

Parallel + CAN インタフェース基板
NV045-B / CAN-ADP-PARALLEL
ハードウェア仕様書

第 1 版

株式会社ネットビジョン

改訂履歴

版数	日付	内容	担当
第 1 版	2020/06/03	初版作成	山田

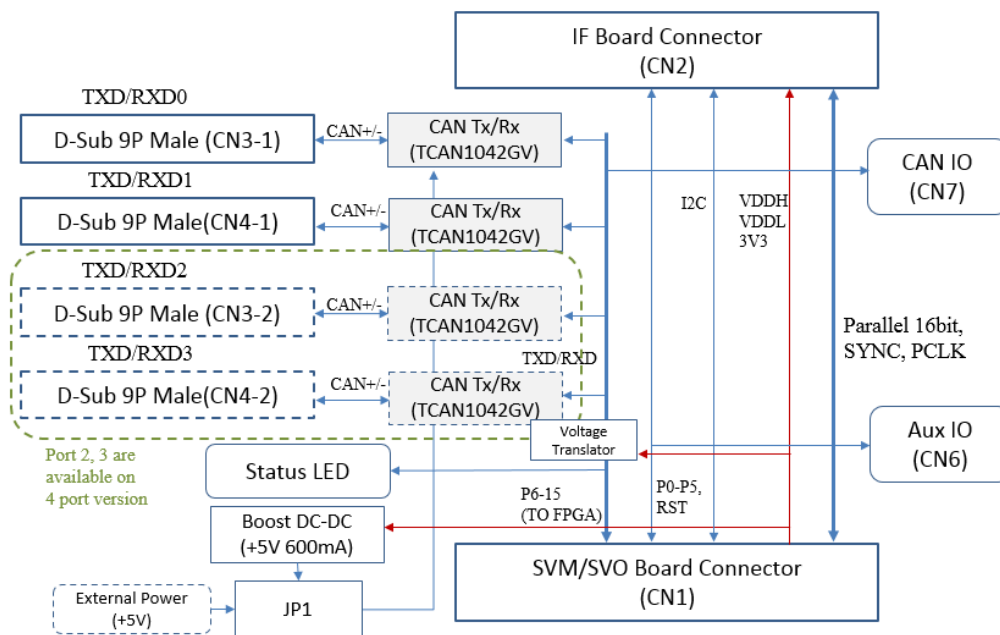
目次

1.	概要	3
2.	基板形状	5
2.1.	コネクタ配置図	5
2.2.	基板写真 (CAN 2 ポート、標準仕様)	6
2.3.	基板写真 (CAN 2 ポート、単体動作仕様)	6
3.	詳細	7
3.1.	コネクタ一覧表	7
3.2.	コネクタ詳細	7
3.3.	ジャンパピン	12
3.4.	LED インジケータ	13
4.	主要諸元	13
5.	Appendix	14
5.1.	基板寸法図	14

1. 概要

本仕様書は、NV045-B / CAN-ADP「Parallel +CAN インタフェース基板」のハードウェア仕様書です。NV045-B 基板(以下本基板と表記)は、弊社 パラレルインタフェース基板 (SVM-03、SVO-03 など)とデシリアライザ基板やイメージセンサ基板の間に挟み、CAN 信号の入出力と映像信号の入出力を同時に行うためのプラグイン基板です。本基板を使用する場合、SVM/SVO ボードやソフトウェアには CAN に対応したバージョンが必要になります。基板両面にパラレル信号用 60 ピンコネクタを搭載しており、穴位置は弊社標準インタフェース基板 (NV01x シリーズ、NV02x シリーズなど)と共通になっています。CAN インタフェースは標準的な D-Sub 9 ピンコネクタやスタックコネクタが実装可能となっており、最大 4 ポートまでの CAN 信号を扱うことができます。標準仕様では 2 ポートの CAN コネクタを備えています。**CAN コネクタの実装状態(2 ポート / 4 ポート)およびパラレル信号コネクタ (CN1 / CN2) の実装状態は注文時にご指定下さい。**

ブロック図

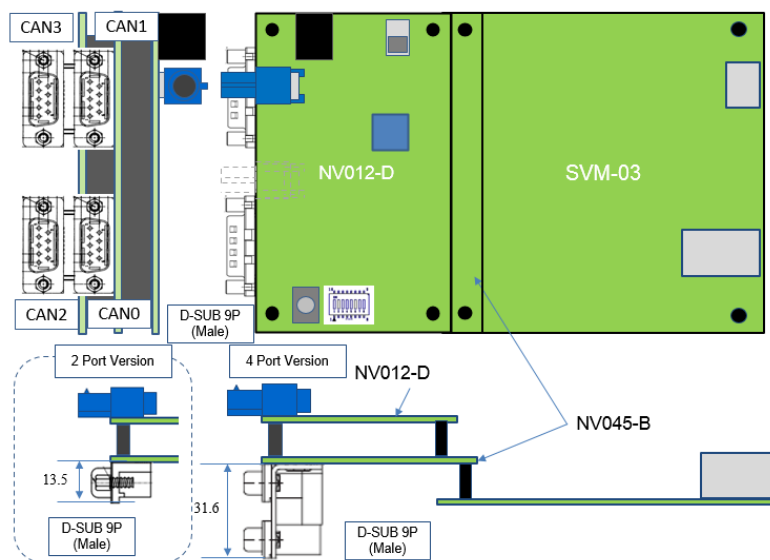


上図に本基板のブロック図を示します。SVM/SVO ボード接続コネクタとして CN1、IF ボード接続コネクタとして CN2 を備えており、CN1-CN2 間はデータ幅 16bit の映像信号と I2C 信号、GPIO 信号、電源などが接続されています。CAN 接続用コネクタは CN3、CN4 の 2 つを実装しており、CAN トランシーバを介して CN1 の P6-P15 ピンに接続されています。

本ボードの電源は、CN1 から供給される +3.3V を昇圧することで、CAN トランシーバの動作に必要な +5V を生成しています。なお、CAN 3 ポート以上使用する場合は外部から +5V の供給が必要です。IO 電圧は 1.8V から 3.3V に対応しており、ボード上で電圧レベルの変換を行っています。

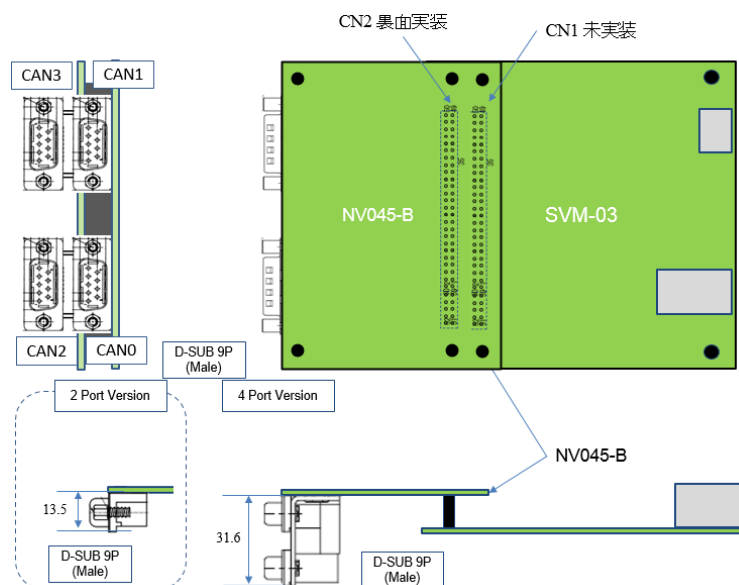
下図に本基板と NV012-D 基板、SVM-03 基板とのボード接続イメージを示します。ねじ穴位置は各基板で共通なので、スペーサ等で両基板を固定することが可能です。

ボード接続イメージ(標準仕様)



CAN 信号の取り込み、出力のみ使用する場合は、インタフェース基板を接続せずに使用することができます。コネクタ実装状態を変更することで、基板長さを NV012-D+SVM-03 接続時と揃えることができます。インタフェース基板を使用しない場合の接続例を下図に示します。

ボード接続イメージ(単体動作仕様)

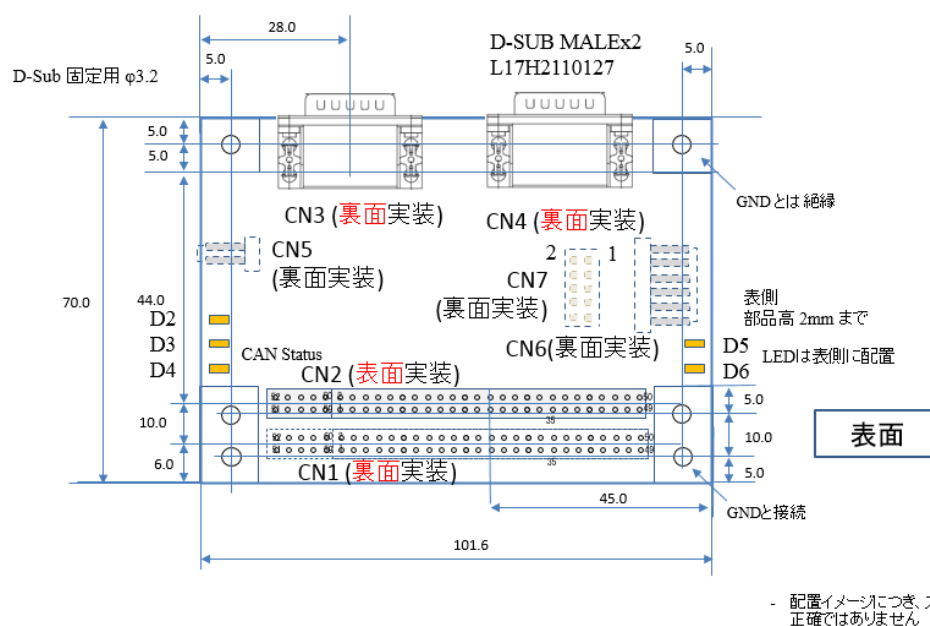


2. 基板形状

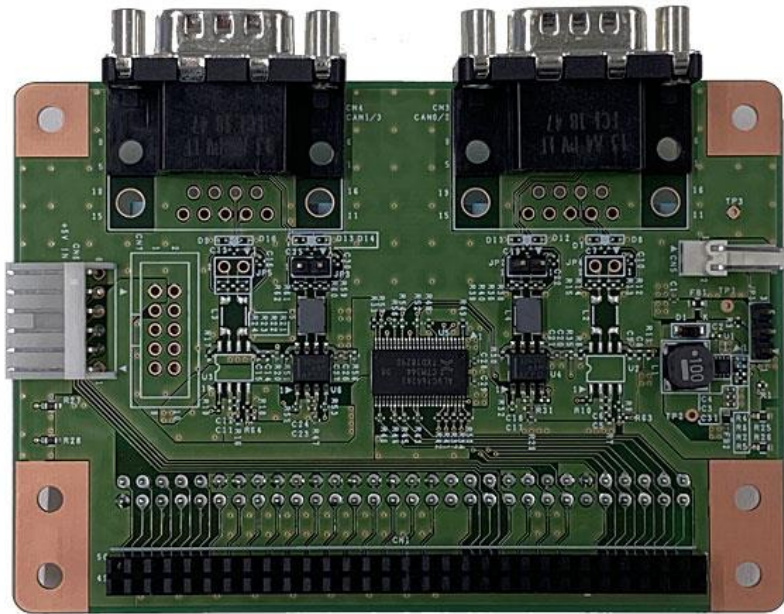
2.1. コネクタ配置図

本基板の主なコネクタの配置図を下图に示します。コネクタのピン番号、ピンアサインは「コネクタ詳細」の項で示します。

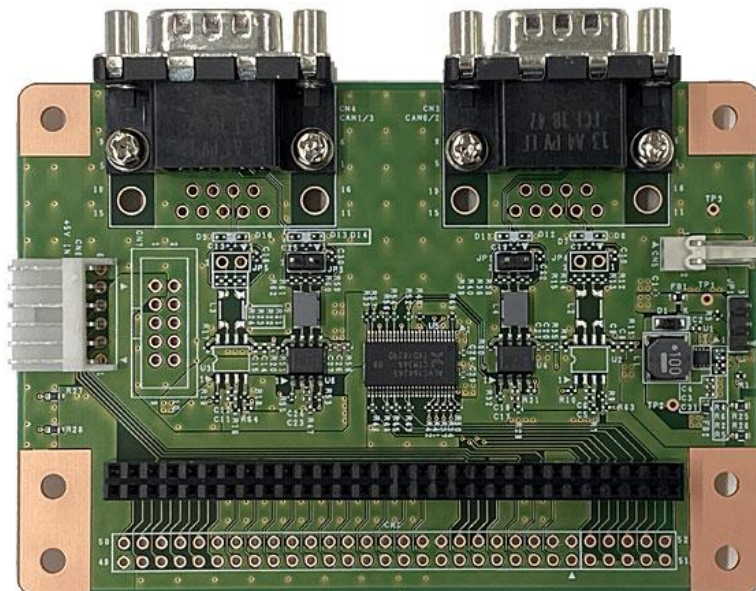
主要コネクタ配置図



2.2. 基板写真 (CAN 2 ポート、標準仕様)



2.3. 基板写真 (CAN 2 ポート、単体動作仕様)



3. 詳細

3.1. コネクタ一覧表

CN#	実装状態	用途	型番
CN1		Parallel 映像信号入出力 SVM/SVO 側	PPPC302LFBN-RC (標準仕様) 未実装(単体動作仕様)
CN2		Parallel 映像信号入出力 IF 基板側	PRPC030DAAN-RC (標準仕様) PPPC302LFBN-RC (単体動作仕様)
CN3		CAN 信号入出力	L17H2110127 (4 ポート時) D09P13A4PV00LF (2 ポート時)
CN4		CAN 信号入出力	L17H2110127 (4 ポート時) D09P13A4PV00LF (2 ポート時)
CN5		+5V 入力	22-05-1022
CN6		GPIO ピン出力	171826-6
CN7	未実装	CAN 信号状態出力	0702461004

- CN5 は CAN 4 ポート使用時や、電源容量が不足する場合に使用します。
- CN6, CN7 は通常使用しません。

3.2. コネクタ詳細

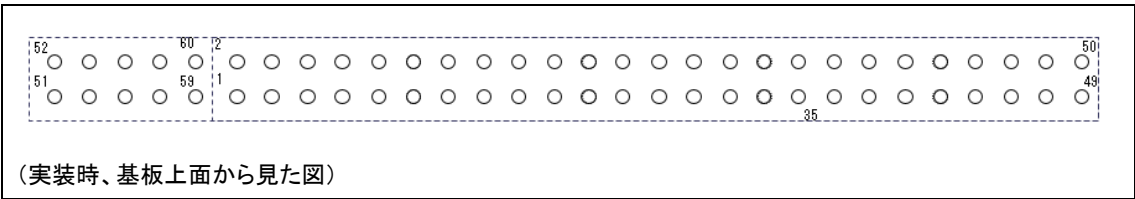
以下に、本基板のコネクタの上面図(概略)およびピンアサイン(回路図より抜粋)を示します。

(標準仕様)

- ・CN1 (PPPC302LFBN-RC): SVM/SVO 側
- ・CN2 (PRPC030DAAN-RC): IF 基板側

(単体動作仕様)

- ・CN2 (PRPC030LFBN-RC): SVM/SVO 側



使用コネクタ		PRPC030DAAN-RC					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
51	P6	IN	NC	52	P7	IN	TXD0
53	P8	IN	TXD1	54	P9	IN	TXD2
55	P10	IN	TXD3	56	P11	OUT	NC
57	P12	OUT	RXD0	58	P13	OUT	RXD1
59	P14	OUT	RXD2	60	P15	OUT	RXD3
1	VDDL	POWER	I/O レベル電源	2	GND	–	–
3	P0	OUT	P0 (GPIO)	4	GND	–	–
5	P1	OUT	P1 (GPIO)	6	GND	–	–
7	P2	OUT	P2 (GPIO)	8	GND	–	–
9	P3	IN	P3 (GPIO)	10	GND	–	–
11	P4	IN	P4 (GPIO)	12	HSYNC	IN/OUT	HSYNC
13	VSYN	IN/OUT	VSYN	14	XRST	OUT	リセット信号
15	VDDH	POWER	電源 (3.3V)	16	GND	–	–
17	SDA	IO	SDA	18	GND	–	–
19	SCL	IO	SCL	20	GND	–	–
21	DCK	IN/OUT	PCLK (ピクセルクロック)	22	GND	–	–
23	Y0	IN/OUT	DOUT0	24	GND	–	–
25	Y1	IN/OUT	DOUT1	26	GND	–	–
27	Y2	IN/OUT	DOUT2	28	GND	–	–
29	Y3	IN/OUT	DOUT3	30	GND	–	–
31	Y4	IN/OUT	DOUT4	32	GND	–	–
33	Y5	IN/OUT	DOUT5	34	GND	–	–
35	Y6	IN/OUT	DOUT5	36	GND	–	–
37	Y7	IN/OUT	DOUT7	38	GND	–	–
39	CLKOUT	IN	NC	40	GND	–	–
41	Y8	IN/OUT	DOUT8	42	Y9	IN/OUT	DOUT9

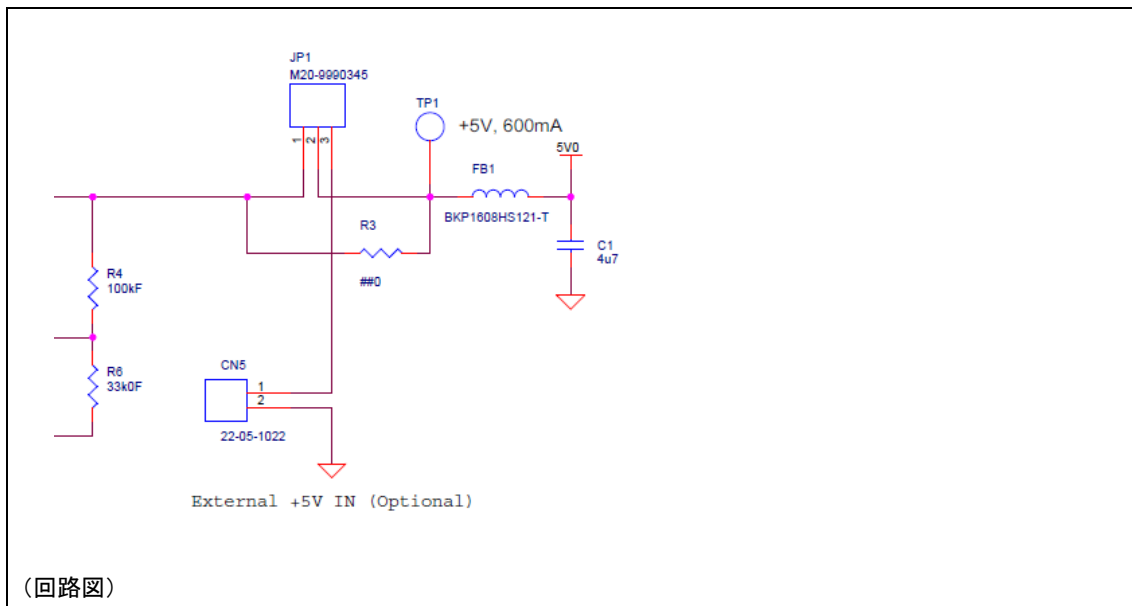
43	Y10	IN/OUT	DOUT10	44	Y11	IN/OUT	DOUT11
45	Y12	IN/OUT	DOUT12	46	Y13	IN/OUT	DOUT13
47	Y14	IN/OUT	DOUT14	48	Y15	IN/OUT	DOUT15
49	+3.3V	POWER	電源 (3.3V)	50	P5	IN	P5(GPIO)

D-SUB 9P オス / D-SUB 9P Dual オス

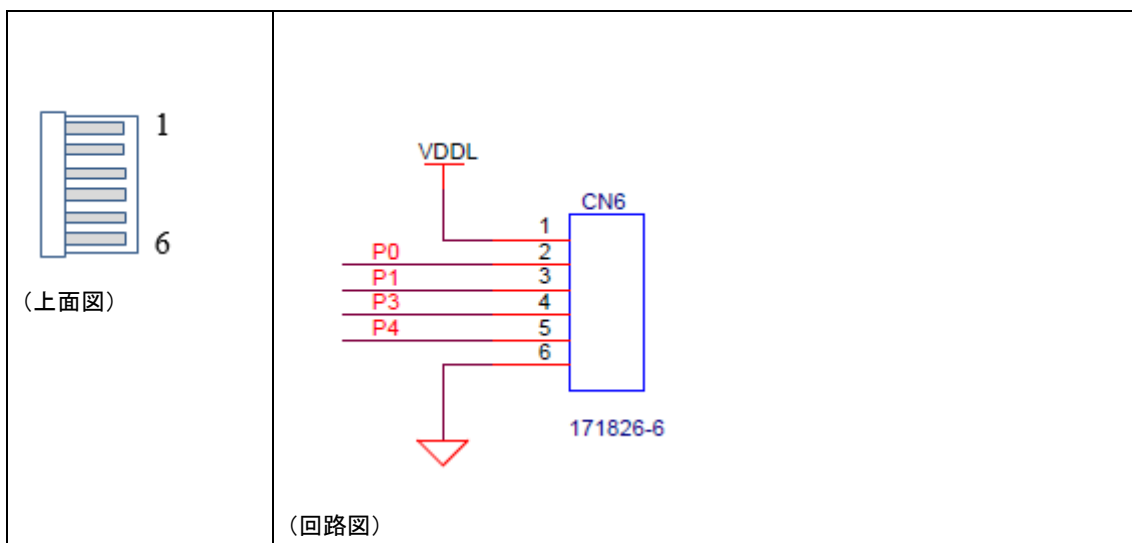
Technical drawing of a quad boardlock. The drawing shows a cross-section of the boardlock with various dimensions and callouts. Key dimensions include: 3.81 (.150) for the total height, 1.27 (.050) for the top flange height, 2.84 (.112) for the flange thickness, 8.08 (.318) for the main body height, and 8 (.315) for the total height. The main body has a diameter of $\phi 3.05 (.120)$ and a central hole with a diameter of $\phi 1.02 (.040)$. The boardlock is shown in a partially assembled state, with a label 'only for quad boardlock' pointing to the central hole. Callouts 1, 6, and 11 are present, with 11 pointing to the top flange and 6 pointing to the central hole. Dimensions $B \pm 0.13 (.005)$ and $E \pm 0.05 (.002)$ are also indicated, along with a dimension X for the central hole diameter.

10

・CN5, JP1

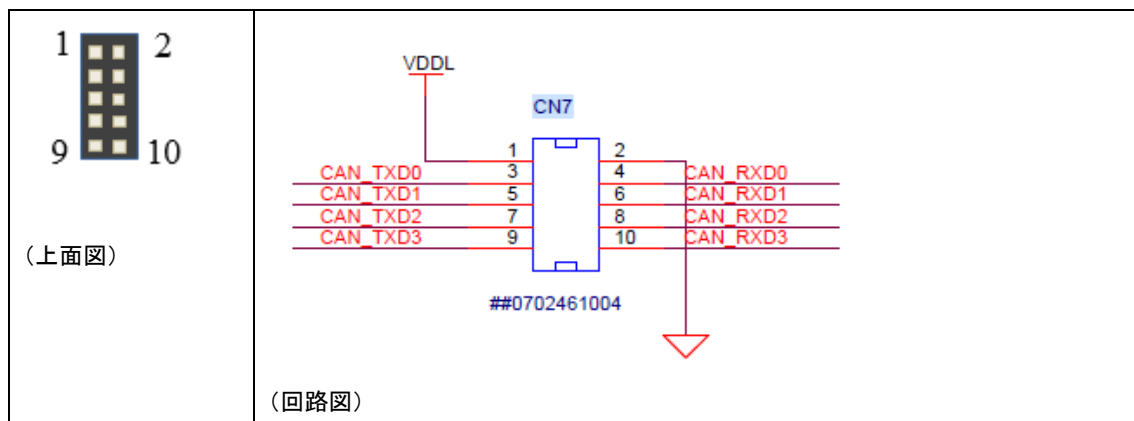


・CN6 (171826-6 / TE)



- P0-P4 (GPIO) が出力されています。

・CN7 (0702461004 / Molex)



- CAN バス状態のモニタ用に使用してください。

3.3. ジャンパピン

- JP1

通常は 1-2 ピン間を短絡で使用します。CN5 より外部 +5V を供給する場合、2-3 ピン間を短絡してください。

- JP2-5

ジャンパ JP2-5 を短絡することで、対応する CAN 信号線を 120 Ω で終端することができます。

3.4. LED インジケータ

LED#	名前	機能
D2	POWER	電源 (5V 系) が供給されていれば点灯します。
D3	TXD0	TXD0 信号が L レベルのとき点灯します。
D4	TXD1	TXD1 信号が L レベルのとき点灯します。
D5	RXD0	RXD0 信号が L レベルのとき点灯します。
D6	RXD1	RXD1 信号が L レベルのとき点灯します。

- D4,D5 の基板上シルク表記は誤りです。正しくは上表の内容となります。

4. 主要諸元

項目	値	備考
基板寸法	101.6 x 70.0 mm	コネクタを含まない値
電源入力	DC +3.3V	CN2 より入力、内部 DC-DC コンバータ で 5V に昇圧
CAN 入出力	2 系統	コネクタは D-Sub 9P オス (Male) を使用 トランシーバとして TI 社 TCAN1042HVDRQ1 を搭載

5. Appendix

5.1. 基板寸法図

(部品面/部品面視)

