

SVM-03 ボードが動作しないときは

Ver. 16.12.12

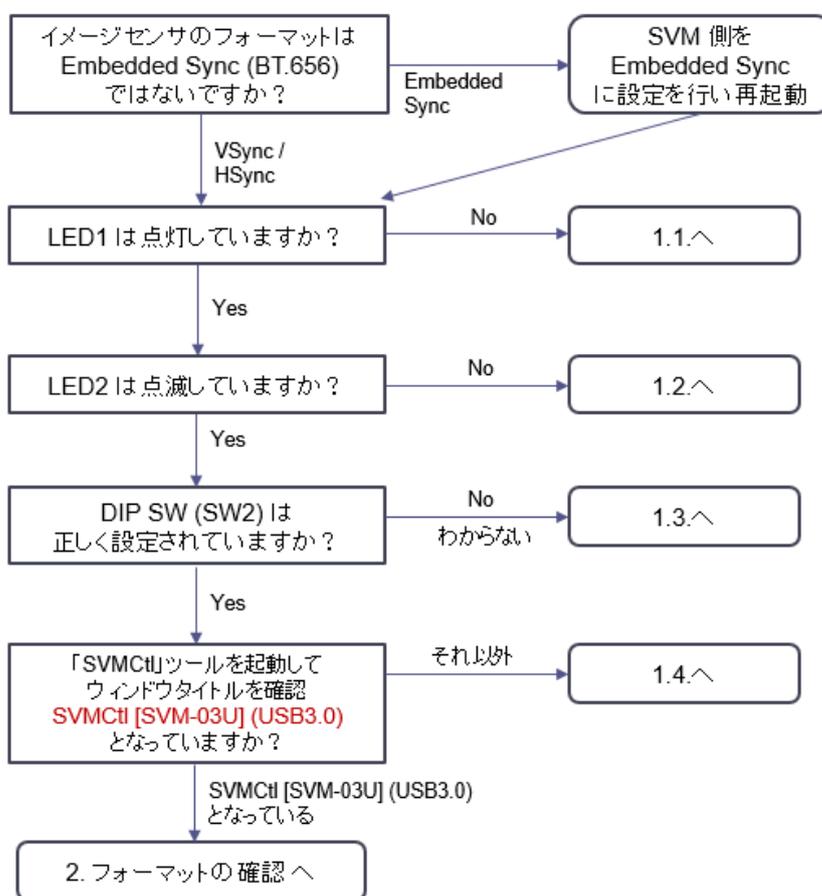
本書では、SVM-03 ボードが動作しない (= 黒い画面になって取り込めない、etc.) ときの確認チャートを示します。

⇒ [SVM-03U モード\(USB 接続\)の場合](#)

⇒ [SVM-03 モード\(HDMI 接続\)の場合](#)

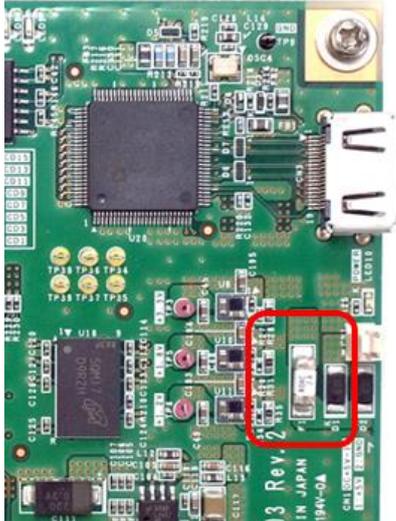
SVM-03U モード (USB 接続) の場合

1. ハードウェアの確認



1.1. ボードの電源が入っていません

- ・ヒューズ切れ、電源定格不足、ボードの故障が考えられます。
- ・SVM-03U モードの消費電流は定常時約 0.5A (+5V 入力時) です。
- ・ヒューズは下写真の位置に実装されています。



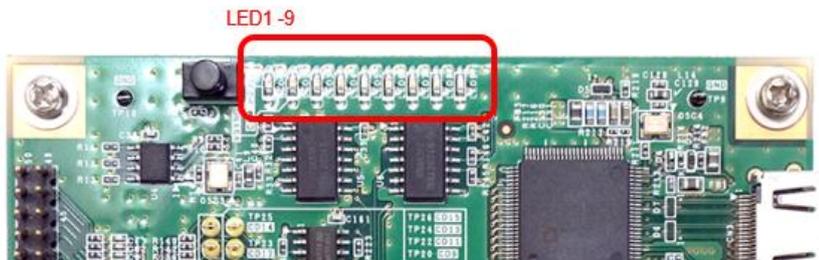
(ヒューズ実装位置)

1.2. 映像信号が正常に入力されていないか、VSync が正しく検出されていません

- ・ VDDL 電圧をターゲット側の電圧レベルに合わせてください。
- ・ 同期信号フォーマットが Embedded Sync の場合、SVMcTl より設定を行ってください。
- ・ 基板上チェックピンに出力されている VS、HS、DCK の各信号がターゲットデバイスの想定通りの信号となっていることを確認してください。



- ・ LED1-9 が全て点灯している場合、SPI-ROM 書き換え作業が必要です。弊社までご連絡下さい。



1.3. DIP SW 設定が正しくありません。

- ・ 入力 bit 幅が 8bit の場合、DIP SW 1 番を OFF、3 番を OFF に設定してください。
- ・ 入力 bit 幅が 16 - 24bit の場合、DIP SW 1 番を ON、3 番を OFF に設定してください。
- ・ 入力 bit 幅が 32bit の場合、DIP SW 1 番を OFF、3 番を ON に設定してください。
- ・ DIP SW 切り替え時は電源 ON で問題ありません。
- ・ DIP SW 8 番が OFF になっている場合、ON に設定して再度ケーブルを接続してください。

1.4. PC に正しく認識されていません。

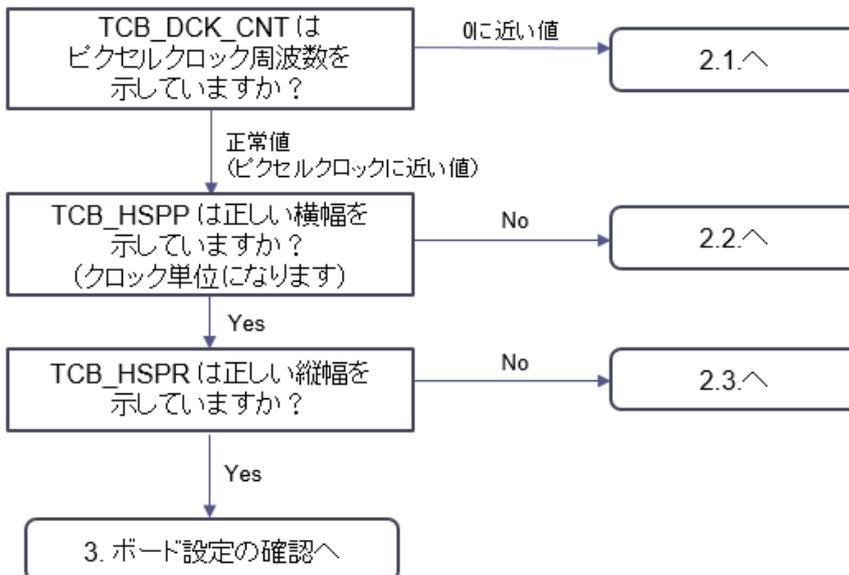
- ・ タイトルが「SVMcTl +[No Device]」となっている場合
⇒ デバイスが認識されていません。SVM-03 のドライバをインストールしてください。
- ・ タイトルが「SVMcTl +[SVM-03U] (USB2.0)」となっている場合

⇒USB2.0 デバイスとして認識されています。USB3.0 ケーブルや、ポートを確認してください。

2. フォーマットの確認

「SVMctl」ツールを起動して「SVM Info」画面を表示してください。

 <pre>Custom Code = MU CTRL_STTS = 161 VPB_SYS = 0x003B VPB_PF = 0x0103 VPB_ERR = 0x0004 TCB_SYNC = 0x0D10 TCB_SYS = 0x1110 TCB_DCK_CNT = 96000 TCB_DEPP = 2560 TCB_DEPR = 720 TCB_HSPP = 2560 TCB_HSPR = 720</pre>	<p>■主なレジスタ値の意味</p> <p>TCB_DCK_CNT: ピクセルクロック周波数 [kHz] TCB_DEPP: DE 信号処理後の水平解像度 [CKs] DE 信号を使用しない場合、TCB_HSPP と同じ TCB_DEPR: DE 信号処理後の垂直解像度 [Lines] DE 信号を使用しない場合、TCB_HSPR と同じ TCB_HSPP: Hsync 水平解像度 [CKs] TCB_HSPR: VSync 垂直解像度 [Lines]</p> <p>左例は 1280x720 / UYVY / 8bit 入力時</p>
--	--



2.1. ピクセルクロックが認識されていません。

・ DCK 信号を確認してください。

2.2. Hsync 設定やクロック極性が正しくありません。

・ $TCB_{HSPP} = (\text{正しい横幅}) \pm 2$ 以内となっている場合

⇒ピクセルクロックの極性が異なる可能性があります。SVMctl よりクロック極性を反転させて、再試行してください。

・ $TCB_{HSPP} < 10$ となっている場合

⇒正しい HSync 信号が入力されていません。配線を確認してください。

・ **それ以外**

⇒同期信号は検出されていますが、HSync 極性または VSync 極性の設定が反対となっている可能性があります。SVMctl より HSync / VSync クロック極性を正しく設定して、再試行してください。

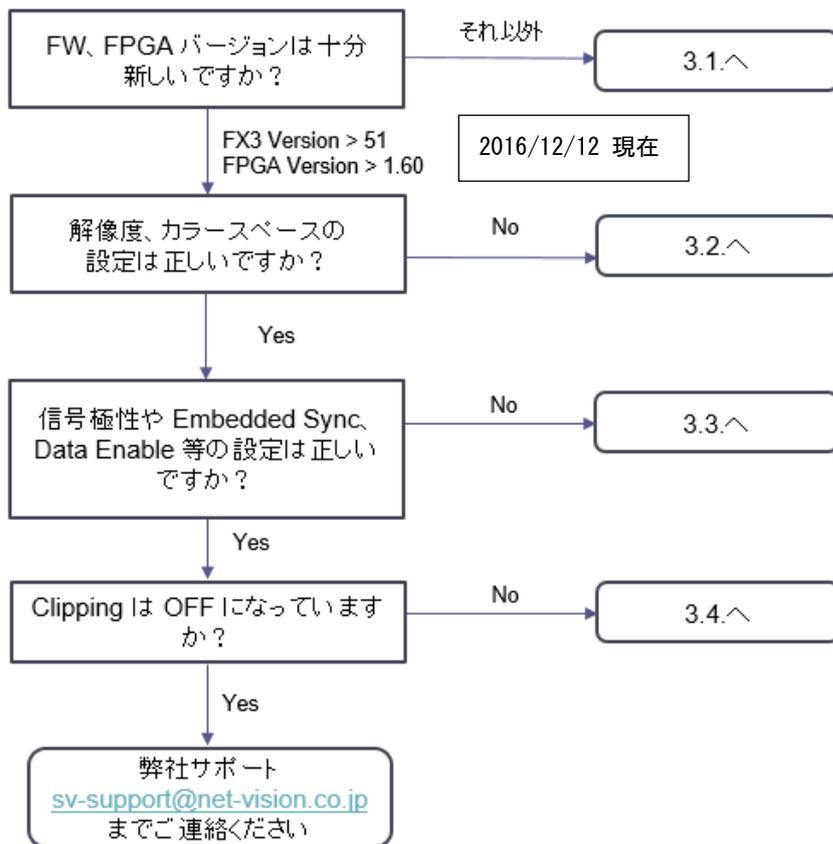
2.3. VSync 設定が正しくありません。

⇒同期信号は検出されていますが、VSync 極性の設定が反対となっている可能性があります。SVMctl より VSync クロック極性を正しく設定して、再試行してください。

3. ボード設定の確認

SVMctl より「SVM Setting...」ボタンをクリックして SVM Setting 画面を呼び出します。取り込みに関わる設定項目は下記の通りです。設定が終わったら「Set」ボタンを押して、ボードの再起動が必要です。

Polarity of Pixel Clock Edge <input checked="" type="radio"/> ↑ (L->H) <input type="radio"/> ↓ (H->L) Polarity of H-Sync <input checked="" type="radio"/> Low Active <input type="radio"/> High Active Polarity of V-Sync <input checked="" type="radio"/> Low Active <input type="radio"/> High Active	イメージセンサからのクロック、同期信号の極性を設定します。
Embedded Sync (BT.656) <input checked="" type="radio"/> OFF <input type="radio"/> ON	Embedded Sync (BT.656) として取り込むかどうかを設定します。(通常 OFF)
Polarity of DE <input checked="" type="radio"/> Low Active <input type="radio"/> High Active DE Input Mode (P1) <input checked="" type="radio"/> OFF <input type="radio"/> ON	Data Enable (DE) 信号の極性、DE 信号が有効かどうかを設定します。DE 信号は P1 ピンに入力します。DE 信号を使用しない場合、「DE Input Mode」を OFF に設定します。
Clipping OFF Detail...	画面クリッピングの ON/OFF 状態を表示します。「Detail...」で設定を行います。
UVC Setting UVC Resolution 1280 x 720 UVC FPS 30 UVC Color Space UYVY	取り込むべき映像信号の解像度、FPS、カラースペース等を設定します。
FX3 Version 57 FPGA Version 1.87	ファームウェア、FPGA コンフィギュレーションのバージョンを表示します。



3.1. FW、FPGA バージョンが古いものを使用しています。

お手数ですが、弊社 Web ページより最新版イメージにアップデートした上、再度お試してください。

- 2016/12/09 現在、Web ページの最新バージョンは FX3: 56, FPGA: 1.87 です。

3.2. 解像度、カラースペースの設定が異なります。

解像度やカラースペースの設定が入力映像と異なる場合、映像は PC から正しく受信できません。正しく設定した上、ボードを再起動してください。

3.3. 信号フォーマットとボード設定が合っていません。

正しく設定した上、ボードを再起動してください。

3.4. クリッピング設定が ON になっている場合、解像度の設定に注意が必要です。

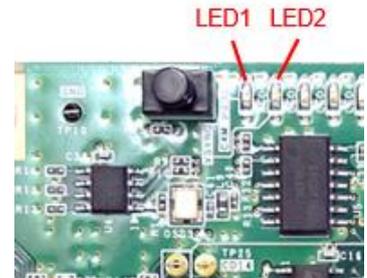
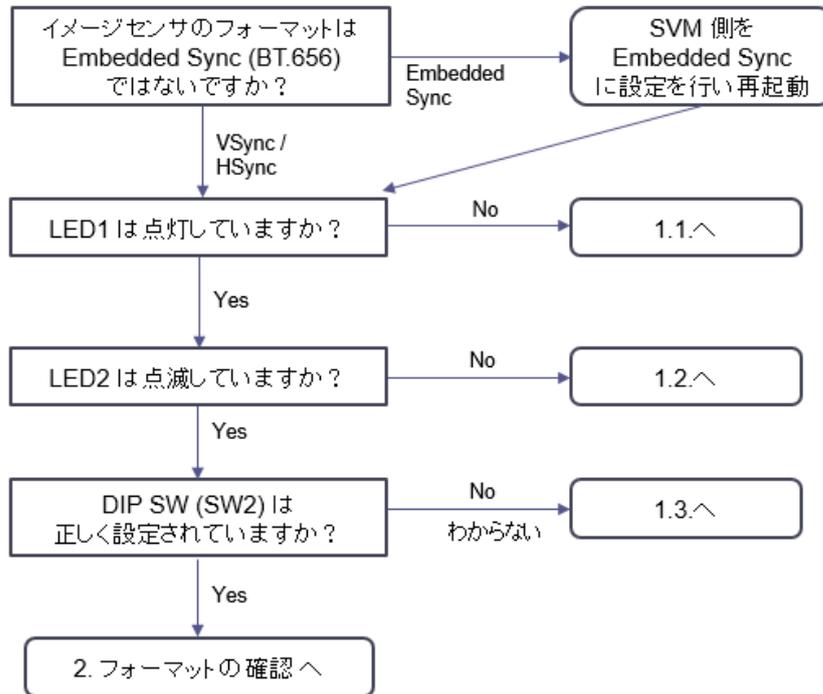
クリッピングが有効の場合、「UVC Resolution」にはクリッピング後の解像度を入力する必要があります。また、クリッピング解像度が入力映像の解像度より大きい場合、正常にキャプチャすることができません。

4. 上記で解決しない場合

⇒別の要因が考えられます。PC の変更や、異なる USB ポートの接続でも症状に変化ない場合、お手数ですが SVM Setting 画面 および SVM Info 画面のキャプチャを添付して、弊社サポートまでご連絡ください。

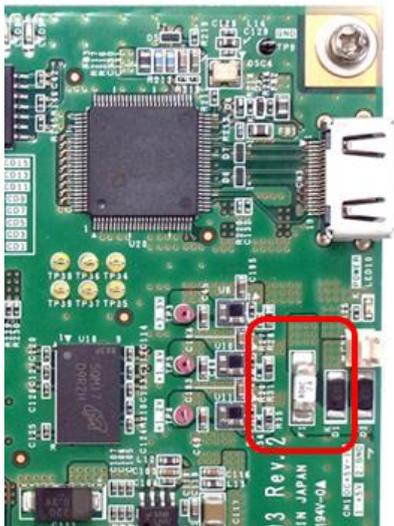
SVM-03 モード（HDMI 接続）の場合

1. ハードウェアの確認



1.1. ボードの電源が入っていません

- ・ヒューズ切れ、電源定格不足、ボードの故障が考えられます。
- ・SVM-03 モードの消費電流は定常時約 0.7A (+5V 入力時) です。
- ・ヒューズは下写真の位置に実装されています。



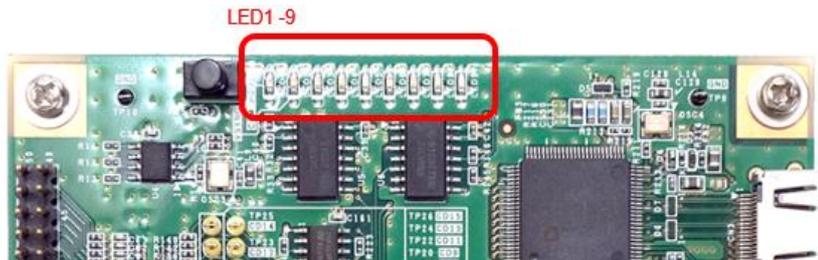
1.2. 映像信号が正常に入力されていないか、VSync が正しく検出されていません

- ・VDDL 電圧をターゲット側の電圧レベルに合わせてください。
- ・同期信号フォーマットが Embedded Sync の場合、SVMctl より設定を行ってください。

- ・基板上チェックピンに出力されている VS、HS、DCK の各信号がターゲットデバイスの想定通りの信号となっていることを確認してください。



- ・LED1-9 が全て点灯している場合、SPI-ROM 書き換え作業が必要です。弊社までご連絡下さい。



1.3. DIP SW 設定が正しくありません。

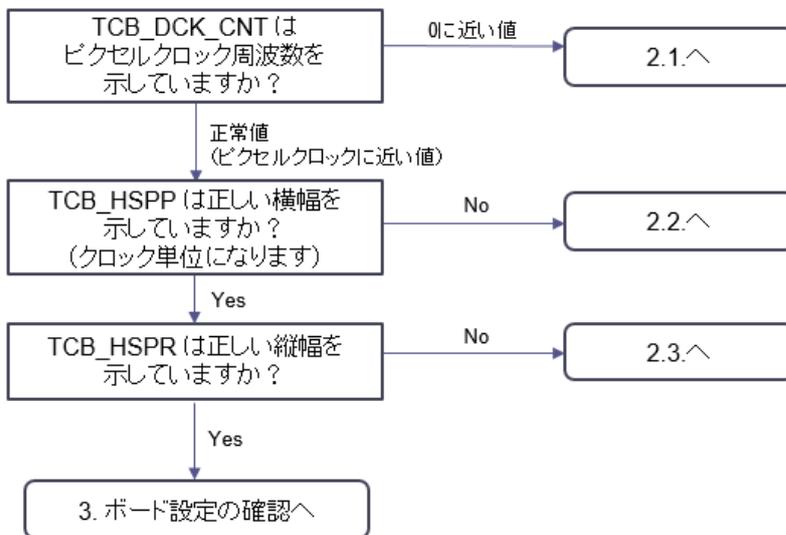
- ・DIP SW 8 番が ON になっている場合、OFF に設定して再度ケーブルを接続してください。
- ・入力 bit 幅が 16 - 24bit の場合、DIP SW 1 番を ON にします。
- ・出力解像度、出力モード (HDMI / DVI) は SVM-03 側で選択可能ですが、モニターによっては一部モードにしか対応していない場合があります。下記設定を変更してみてください。
- ・DIP SW 切り替え時は電源 ON で問題ありません。
- ・DIP SW 1 - 7 番の設定は即時反映されますので、設定変更時の電源 OFF は不要です。

SW#	項目	OFF 時	ON 時
5	モニター出力モード選択	HDMI モード (YUV4:2:2)	DVI モード (RGB4:4:4)
6	モニター出力サイズ設定	1080p (1920 x 1080)	720p (1280 x 720)
7	モニター出力フレームレート設定	60 [fps]	30 [fps]

2. フォーマットの確認

「SVMct1」ツールを起動して「SVM Info」画面を表示してください。

	<p>■主なレジスタ値の意味</p> <p>TCB_DCK_CNT: ピクセルクロック周波数 [kHz]</p> <p>TCB_DEPP: DE 信号処理後の水平解像度 [CKs] DE 信号を使用しない場合、TCB_HSPP と同じ</p> <p>TCB_DEPR: DE 信号処理後の垂直解像度 [Lines] DE 信号を使用しない場合、TCB_HSPR と同じ</p> <p>TCB_HSPP: Hsync 水平解像度 [CKs]</p> <p>TCB_HSPR: VSync 垂直解像度 [Lines]</p> <p>左例は 1280x720 / UYVY / 8bit 入力時</p>
---	--



2.1. ピクセルクロックが認識されていません。

- ・ DCK 信号を確認してください。

2.2. HSync 設定やクロック極性が正しくありません。

- ・ $TCB_{HSPP} = (\text{正しい横幅}) \pm 2$ 以内となっている場合

⇒ピクセルクロックの極性が異なる可能性があります。SVMctl よりクロック極性を反転させて、再試行してください。

- ・ $TCB_{HSPP} < 10$ となっている場合

⇒正しい HSync 信号が入力されていません。配線を確認してください。

- ・ **それ以外**

⇒同期信号は検出されていますが、HSync 極性または VSync 極性の設定が反対となっている可能性があります。SVMctl より HSync / VSync クロック極性を正しく設定して、再試行してください。

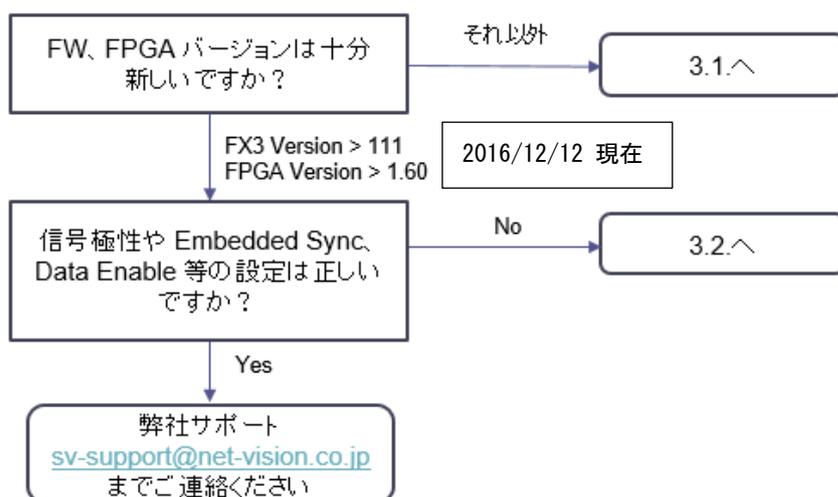
2.3. VSync 設定が正しくありません。

⇒同期信号は検出されていますが、VSync 極性の設定が反対となっている可能性があります。SVMctl より VSync クロック極性を正しく設定して、再試行してください。

3. ボード設定の確認

SVMctl より「SVM Setting...」ボタンをクリックして SVM Setting 画面を呼び出します。取り込みに関わる設定項目は下記の通りです。設定が終わったら「Set」ボタンを押して、ボードの再起動が必要です。

Polarity of Pixel Clock Edge <input checked="" type="radio"/> ↑ (L->H) <input type="radio"/> ↓ (H->L) Polarity of H-Sync <input checked="" type="radio"/> Low Active <input type="radio"/> High Active Polarity of V-Sync <input checked="" type="radio"/> Low Active <input type="radio"/> High Active	イメージセンサからのクロック、同期信号の極性を設定します。
Embedded Sync (BT.656) <input checked="" type="radio"/> OFF <input type="radio"/> ON	Embedded Sync (BT.656) として取り込むかどうかを設定します。(通常 OFF)
Polarity of DE <input checked="" type="radio"/> Low Active <input type="radio"/> High Active DE Input Mode (P1) <input checked="" type="radio"/> OFF <input type="radio"/> ON	Data Enable (DE) 信号の極性、DE 信号が有効かどうかを設定します。DE 信号は P1 ピンに入力します。DE 信号を使用しない場合、「DE Input Mode」を OFF に設定します。
Clipping <input type="text" value="OFF"/> <input type="button" value="Detail..."/>	画面クリッピングの ON/OFF 状態を表示します。「Detail...」で設定を行います。
FX3 Version 118 FPGA Version 1.82	ファームウェア、FPGA コンフィギュレーションのバージョンを表示します。



3.1. FW、FPGA バージョンが古いものを使用しています。

お手数ですが、弊社 Web ページより最新版イメージにアップデートした上、再度お試しください。
 - 2016/12/09 現在、Web ページの最新バージョンは FX3: 117, FPGA: 1.81 です。

3.2. 信号フォーマットとボード設定が合っていない。

正しく設定した上、ボードを再起動してください。

4. 上記で解決しない場合

⇒別の要因が考えられます。PC の変更や、異なる USB ポートの接続でも症状に変化ない場合、お手数ですが SVM Setting 画面 および SVM Info 画面のキャプチャを添付して、弊社サポートあてにご連絡ください。

SVM-03 部品名称と位置

