

イメージ・ジェネレータ

SVO-03

ハードウェア仕様書

Rev.1.7

株式会社ネットビジョン

改訂履歴

版数	日付	内容	作成
1.0	2016/01/13	初版(SVO-03ハードウェア仕様書)から改訂	柏木
1.1	2016/01/29	DCK出力のSDR/DDRモード設定の章を追加	工藤
1.2	2016/07/06	「5.5. CN5:ターゲット接続コネクタ」の注釈を追加 「13. 8bit/16bit/24bit/32bit画像出力時のCN4、CN5のピン割り当てについて」 を追加	柏木
1.4	2018/11/08	・HDMI 入力 → パラレル出力 ・HDMI 入力 → USB 出力 上記機能の統合 出力コネクタ説明の更新	山田
1.5	2018/12/10	・HDMI 入力 → パラレル出力 ・HDMI 入力 → USB 出力 上記機能説明の更新	薄葉
1.6	2019/05/31	・ピクセルクロック出力150MHz対応を明記	薄葉
1.7	2019/07/25	・基板写真の差し替え 及びサブ電源コネクタの型番を変更	薄葉

目次

1. 概要	1
1.1. SVO-03 の機能	1
1.2. 諸元(USB 入力モード)	1
1.3. 諸元(HDMI 入力、パラレル出力モード)	1
1.4. 諸元(HDMI 入力、USB 出力モード)	2
2. USB 入力モードの動作詳細	3
2.1. USB 入力モードの主な機能および特徴	3
2.2. USB 入力モードの接続構成	4
2.3. 電源入力に関して	4
2.4. PC などの USB ポートからの給電に関して	4
3. HDMI 入力、パラレル出力モードの動作詳細	5
3.1. HDMI 入力、パラレル出力モードの主な機能および特徴	5
3.2. HDMI 入力、パラレル出力モードの接続構成	5
4. HDMI 入力、USB 出力モードの動作詳細	6
4.1. HDMI 入力、USB 出力モードの主な機能および特徴	6
4.2. HDMI 入力、USB 出力モードの接続構成	6
5. SVO-03 ブロック図	7
6. SVO-03 ボードの外形	8
6.1. 外観写真	8
6.2. SVO-03 ボードの概略配置	9
6.3. SVO-03 ボードの寸法	10
7. コネクタ仕様	11
7.1. CN1: サブ電源コネクタ	11
7.2. CN4: ターゲット接続コネクタ	11
7.3. CN5: ターゲット接続コネクタ	12
7.4. CN4 と CN5 の位置関係	13
8. SVO-03 スイッチ	14
8.1. SW1: プッシュ・スイッチ	14
8.2. SW2: DIP SW	14
8.2.1. USB 入力モード (#7: OFF, #8: ON)	14

8.2.2.	HDMI 入力、パラレル出力モード (#8: OFF).....	14
8.2.3.	HDMI 入力、USB 出力モード (#7: ON, #8: ON).....	15
9.	SVO-03 発光ダイオード	15
9.1.	LED1～10 の概要	15
9.2.	動作状態モニタ LED の詳細	15
10.	チェック端子	17
10.1.	TP2: "VDDH"チェック端子 (赤)	17
10.2.	TP4: "VDDL"チェック端子 (赤)	17
10.3.	TP1/3/5/6: 電圧チェック端子 (赤)	17
10.4.	TP7/8/9/10: "GND"チェック端子 (黒)	17
10.5.	TP11～33: IO 信号チェック端子 (黄)	17
11.	ターゲット用電源 VDDH、VDDL	18
11.1.	VDDH	18
11.2.	VDDL	18
11.3.	出力回路概略図	18
11.4.	入力回路概略図	18
12.	DCK 出力の SDR/DDR モード設定	19
12.1.	SDR-Mode0 (pos-edge)	19
12.2.	SDR-Mode1 (neg-edge)	19
12.3.	DDR-Mode0 (0°)	20
12.4.	DDR-Mode1 (180°)	20
12.5.	DDR-Mode2 (-90°)	21
12.6.	DDR-Mode3 (+90°)	21
13.	HDMI 入力、パラレル出力モードの出力フォーマット詳細	22
13.1.	信号線とタイミング一覧表	22
13.2.	出力データ構成表	22
14.	注意事項	23
15.	Appendix	24
15.1.	CN2: USB3.0 コネクタ	24
15.2.	CN3: HDMI コネクタ	24
15.3.	CN6: FPGA-JTAG コネクタ	25
15.4.	信号名と映像信号の割り当て表	25

1. 概要

本仕様書は、PC に保存された画像、もしくは HDMI 入力のビデオ映像をカメラやイメージ・センサのように出力する I/F ボード: "SVO-03" のハードウェア仕様書です。

SVO-03 には、「USB 入力モード」と「HDMI 入力、パラレル出力モード」、「HDMI 入力、USB 出力モード」の 3 つのモードがあります。これらのモードは、基板上的 DIP スイッチ(SW2)の 7 番と 8 番を使用して切り替える事ができます。

USB 入力モードでは、USB3.0 インタフェースを持つパソコンと接続し、簡単にターゲットボードに画像をリアルタイムで出力することができます。

HDMI 入力、パラレル出力モードでは、よく使われるパラレルのビデオ信号フォーマットをサポートしています。このモードを使用すると、パラレル信号入力を持つ映像処理装置の開発等をスムーズに行う事ができます。

HDMI 入力、USB 出力モードでは、USB の標準規格である USB Video Class (UVC)をサポートしているため、OS やソフトウェアを問わずドライバ無しで PC に映像を取り込む事ができます。また、USB3.0 の高速転送により、1920x1080 60FPS までの非圧縮の映像をサポートしています。

1.1. SVO-03 の機能

コンピュータ上の映像ファイル → パラレル信号の変換

HDMI 信号 → パラレル信号の変換

HDMI 信号 → USB3.0(UVC)の変換

1.2. 諸元(USB 入力モード)

電源: USB バス給電(外部給電も可能) / +5V 0.65A typ.

入力: USB3.0 コネクタ

出力解像度: 最大 4093 x 4093 pixel

出力フレームレート: 任意

出力ピクセルフォーマット: YUV422 / RGB24 / Raw8,10,12 / RGB565

出力ビット幅: YUV(8bit, 16bit, 32bit) / RGB24(24bit)

出力電圧レベル: シングルエンド 1.8 – 3.6V CMOS(調整可能)

出力コネクタ: 弊社 SV シリーズ標準(50/60Pin, 2.54mm ピンヘッダ)

入力解像度、フレームレート、ピクセルフォーマット:出力と同一 [1]

[1] 入力フォーマットが AVI 形式の場合、ファイル上のピクセルフォーマットは YUV もしくは RGB24(DIB)をサポートします
FRM 形式の場合、上記のピクセルフォーマットに加え Raw、RGB565 をサポートします

1.3. 諸元(HDMI 入力、パラレル出力モード)

電源: USB バス給電(外部給電も可能) / +5V 0.65A typ.

入力: HDMI1.4 (RGB4:4:4)

出力解像度: 1280x720 / 1920x1080 pixel [2]

出力フレームレート: 30 / 60 FPS (* ピクセルクロック 150MHz を超えない範囲内)

出力ピクセルフォーマット: YUV(UYVY, YUY2), RGB24 (RGB8:8:8) 非圧縮

出力ビット幅: YUV(8bit, 16bit, 32bit) / RGB24(24bit)

出力電圧レベル: シングルエンド 1.8 – 3.6V CMOS(調整可能)
出力コネクタ: 弊社 SV シリーズ標準(50/60Pin, 2.54mm ピンヘッダ)
入力解像度、フレームレート、ピクセルフォーマット:出力と同一

[2] 弊社アプリ「SVOcti」より EDID, 信号のタイミング設定を行う事により、別の解像度で出力する事が可能です。

1.4. 諸元(HDMI 入力、USB 出力モード)

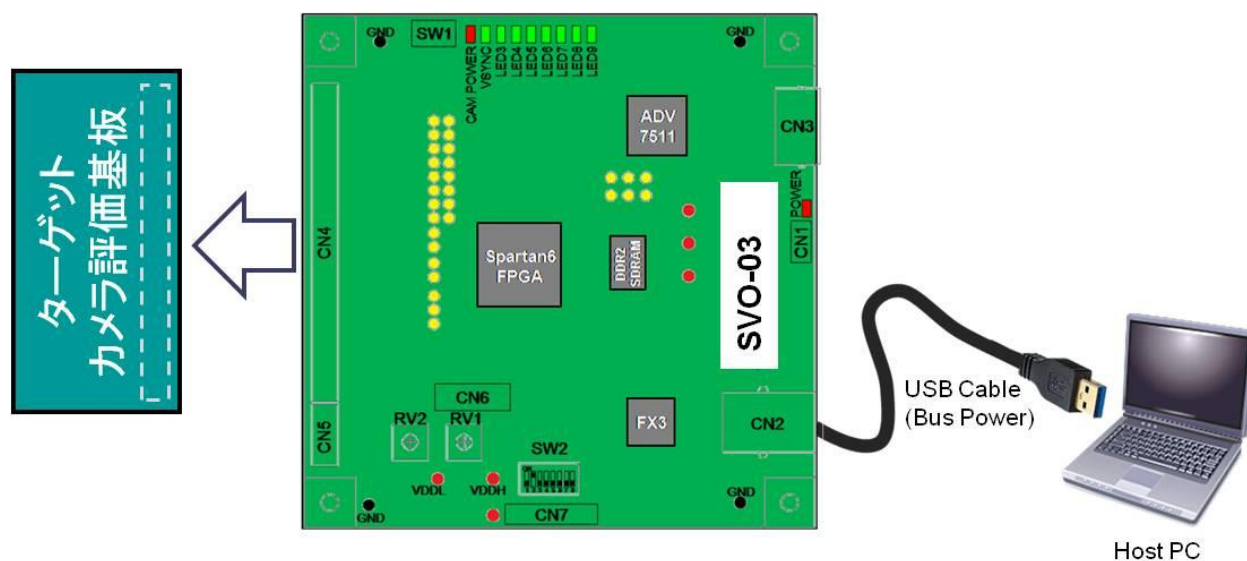
電源: USB バス給電(外部給電も可能) / +5V 0.65A typ.
入力: HDMI1.4 (RGB4:4:4)
出力解像度: 1280x720 / 1920x1080 pixel
出力フレームレート: 入力と同一
出力ピクセルフォーマット: YUV(UYVY, YUY2), RGB24 (RGB8:8:8) 非圧縮
出力: USB Video Class (UVC) 準拠
入力解像度、ピクセルフォーマット:出力と同一

2. USB 入力モードの動作詳細

2.1. USB 入力モードの主な機能および特徴

- ・ PC に保存された非圧縮 .avi ファイルもしくは .frm ファイルをパラレル信号に変換して出力します。
- ・ 転送は非圧縮で行うので、画質を損ねることがなく、評価試験やアルゴリズム開発にも最適です。
- ・ Windows OS に対応しています。
- ・ 付属 CD に専用映像出力ソフト(SVOGenerator)を同梱しています。
- ・ USB3.0 デバイス・コントローラを搭載しているので、ホスト PC に保存済みの画像、ビデオ・ファイルを USB3.0(5Gbps)を介した高速転送で、デジタル・パラレルでビデオ信号を出力するイメージ・ジェネレータとしての機能(以後、USB 版と称します。)を有します。
- ・ ホストPCとのUSB接続を通して、アプリケーションから複数ボードの選択、ビデオ出力のためのピクセル・クロック周波数、VS/HS などの同期信号のタイミングおよび極性、さらに Embedded Sync.(SAV/EAV)などの細やかな設定およびコントロールが可能です。
- ・ フレーム・メモリとして DDR2-SDRAM(128MByte)を搭載していますので、ターゲットに合わせた多様な出力タイミングに対応でき、データ抜け、ライン抜けのない画像出力が可能です。(動作モード、転送設定によっては保証できない場合があります。)
- ・ 外部クロック入力(外部出力装置のピクセル・クロックとの同期)、外部同期入力(外部出力装置のビデオ・タイミング信号をマスタとし、本装置をスレーブとしてのビデオ同期)、外部トリガ入力(外部出力装置のトリガによるスタート・ストップの制御に対応しているので、複数の SVO-03 ボード間または他の装置との同期動作、協調動作に対応します。
- ・ ターゲット接続側は、2 列 2.54mm ピッチの 60 ピンで、既存の SVO-02 他、SV シリーズと完全にピン・コンパチブルですので、お使いのカメラ評価基板などのターゲットとすぐに接続することができます。
- ・ ターゲット接続での出力ハードウェア仕様は、CMOS パラレルで 16bit データ、同期信号として VSYNC,HSYNC、ピクセル・クロックを出力し、ピクセル・クロック出力は 150MHz まで対応します。
- ・ 8bit 汎用出力ポート/8bit 汎用入力ポート(8bit 単位で相互に方向切り替え可能)を搭載していますので、ターゲット評価ボードへの設定、ステータスの読み込み等が可能です。
- ・ 上記汎用ポートを 16bit 出力として組み合わせることで、32bit でのデータ出力も可能です。(現行では、16bit より大きいビット幅でのデータ出力はオプションとなります。)
- ・ DDR 出力に対応し、ピクセル・クロックに対してデータおよび同期信号を 2 倍のビット・レートで出力することが可能なので、1080p/60fps のような高転送レートを必要とする画像出力を標準の 16bit データ・バスで出力できます。
- ・ ピクセル・クロック出力は、搭載 FPGA に内蔵の PLL 及び DCM を使用することで、任意の周波数に対応します。
- ・ 出力画像の形式として、8bit x 2CLKs または 16bit x 1CLK で YUV4:2:2 形式に対応します。(オプションですが、ラインナッパを増やすことが可能です。)
- ・ SVO-03 ボードの電源は、USB コネクタからの 5V 給電により動作します。PC の USB ポートから USB ケーブルを介して給電するので、通常は専用の AC アダプタを必要としません。
- ・ DIP スイッチの 7 番を OFF、8 番を ON にセットして起動する事で USB 入力モードとして起動します。

2.2. USB 入力モードの接続構成



2.3. 電源入力に関して

SVO-03 ボードは専用電源アダプタを不要としているため、ホストPCとのUSB接続による給電で動作します。ターゲットを接続しない場合の画像出力動作状態で、USB バスパワー(5V)入力に対してUSB版では**620mA**程度の消費電流となります。ターゲットを接続しての画像出力では、さらに電流量が増えますので、給電には十分な電流容量のあるUSBケーブルを使用し、ホストPCのUSB3.0ポートへ接続してご使用ください。

2.4. PCなどのUSBポートからの給電に関して

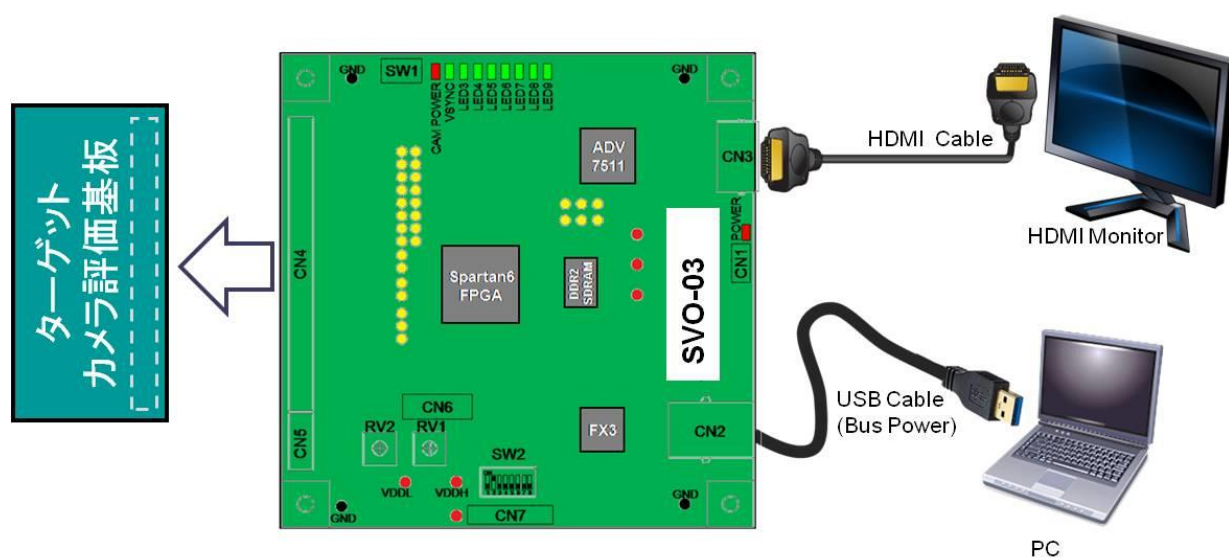
PCなどからのUSB給電で動作可能ですが、USB2.0ポートでは**最大 500mA**、USB3.0ポートでは**最大 900mA**とUSB仕様上では決められています。また、バッテリー動作のモバイルPCとの接続では電力が制限される場合がありますので、AC電源に接続したPCとの接続を推奨します。

3. HDMI 入力、パラレル出力モードの動作詳細

3.1. HDMI 入力、パラレル出力モードの主な機能および特徴

- ・ HDMI コネクタからの映像信号をパラレル信号に変換して出力します。
- ・ 転送は非圧縮で行うので、画質を損ねることがなく、評価試験やアルゴリズム開発にも最適です。
- ・ EDID、信号のタイミングを設定するためのユーティリティソフトが同梱されています。
- ・ 上記ソフトを使用しない場合でも、DIP スイッチの設定により標準で 1920x1080, 1280x720 の解像度をサポートしています。
- ・ ターゲット接続側は、2 列 2.54mm ピッチの 60 ピンで、既存の SVO-02 他、SV シリーズと完全にピン・コンパチブルですので、お使いのカメラ評価基板などのターゲットとすぐに接続することができます。
- ・ DIP スイッチの 8 番を OFF にセットして起動する事で HDMI 入力、パラレル出力モードとして起動します。

3.2. HDMI 入力、パラレル出力モードの接続構成

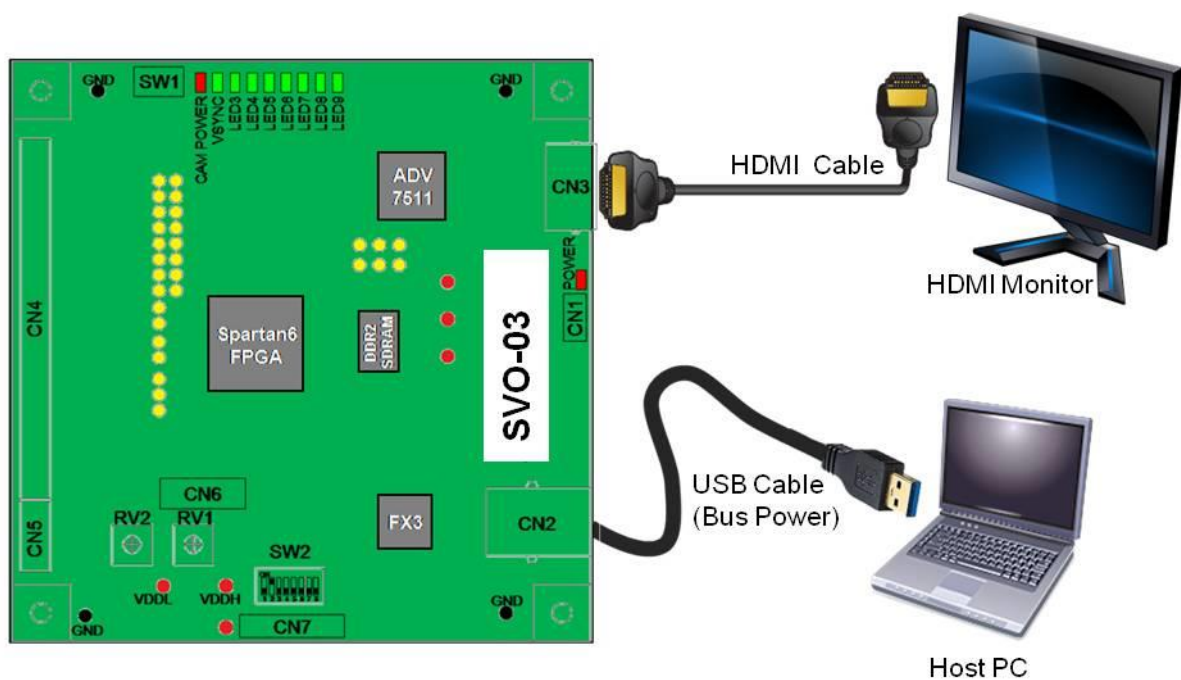


4. HDMI 入力、USB 出力モードの動作詳細

4.1. HDMI 入力、USB 出力モードの主な機能および特徴

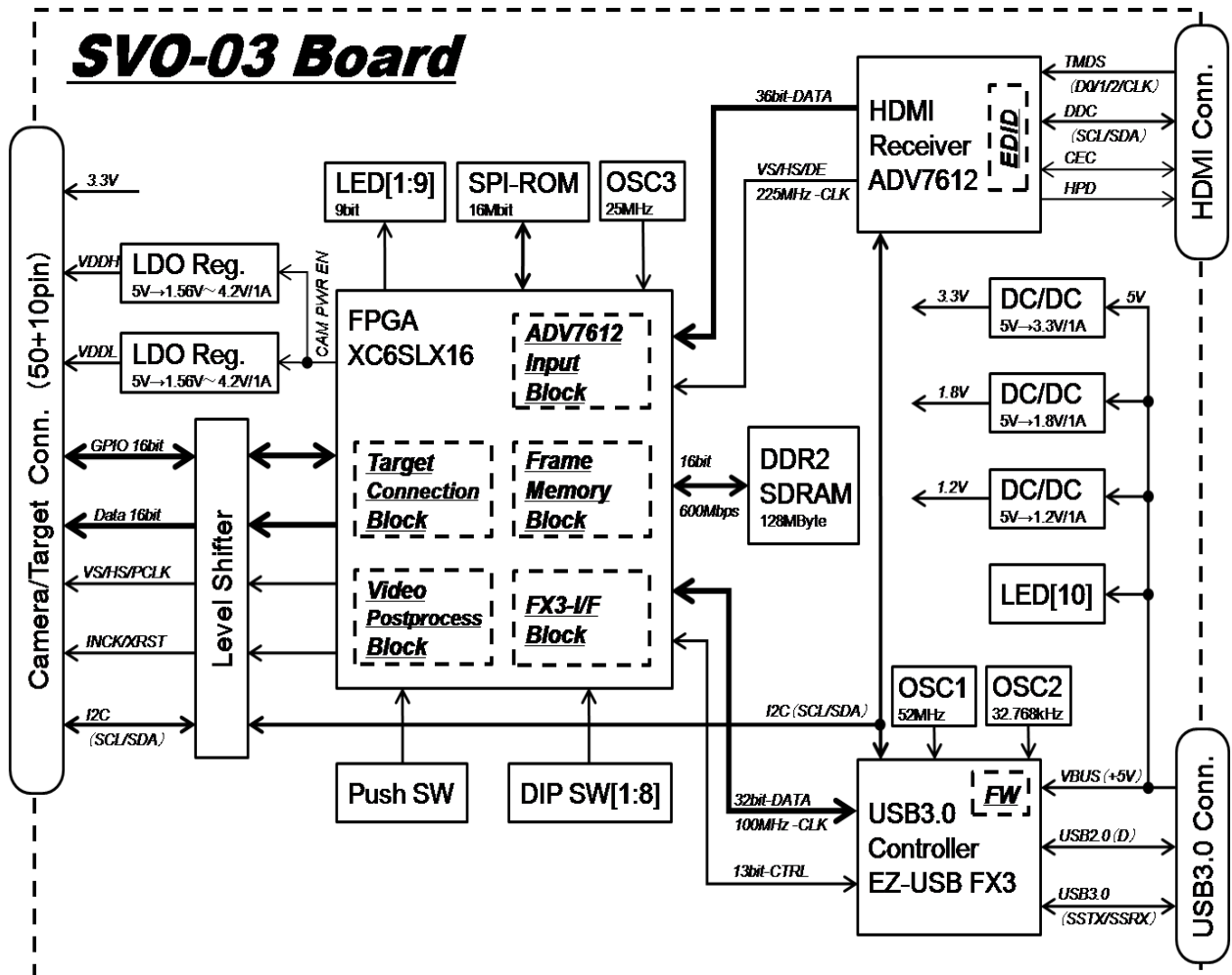
- ・ HDMI コネクタからの映像信号を USB 接続により PC に出力します。
- ・ 転送は非圧縮で行うので、画質を損ねることがなく、評価試験やアルゴリズム開発にも最適です。
- ・ 付属 CD に専用 DirectShow キャプチャソフト(NVGap)を同梱しています。
- ・ USB3.0 の高速転送により、最大 3.2Gbps(理論値)の映像データを非圧縮で取り込む事ができます。
- ・ ピクセルフォーマット、解像度、フレームレートの設定は DIP スイッチにて行います。
- ・ PC からの設定は基本的に不要です。
- ・ USB3.0 チップは Cypress 社製 EZ-USB FX3 を搭載しています。
- ・ DIP スイッチの 7 番を ON、8 番を ON にセットして起動する事で、HDMI 入力、USB 出力モードとして起動します。

4.2. HDMI 入力、USB 出力モードの接続構成



5. SVO-03 ブロック図

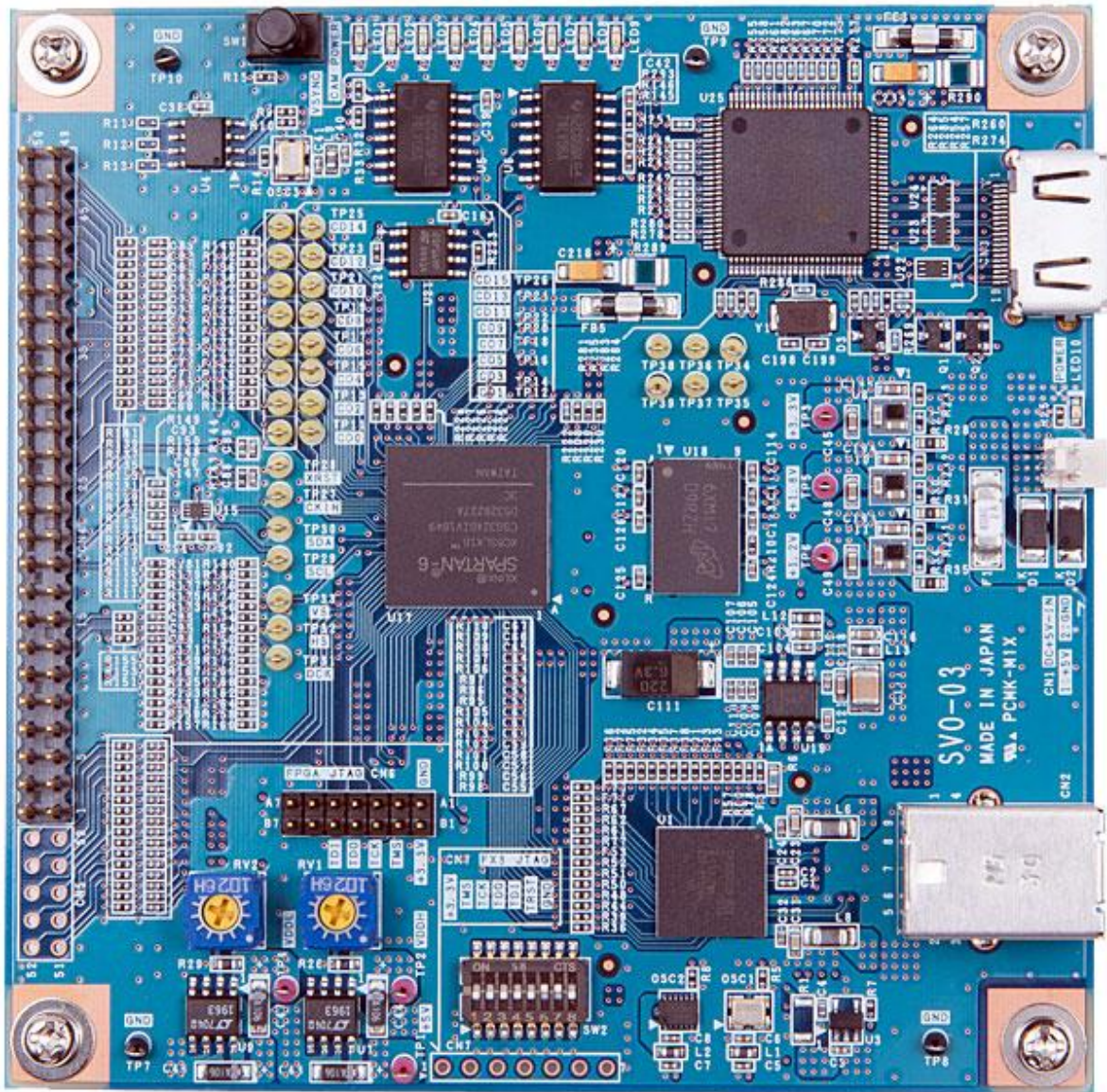
以下に SVO-03 の概略ブロック図を示します。



6. SVO-03 ボードの外形

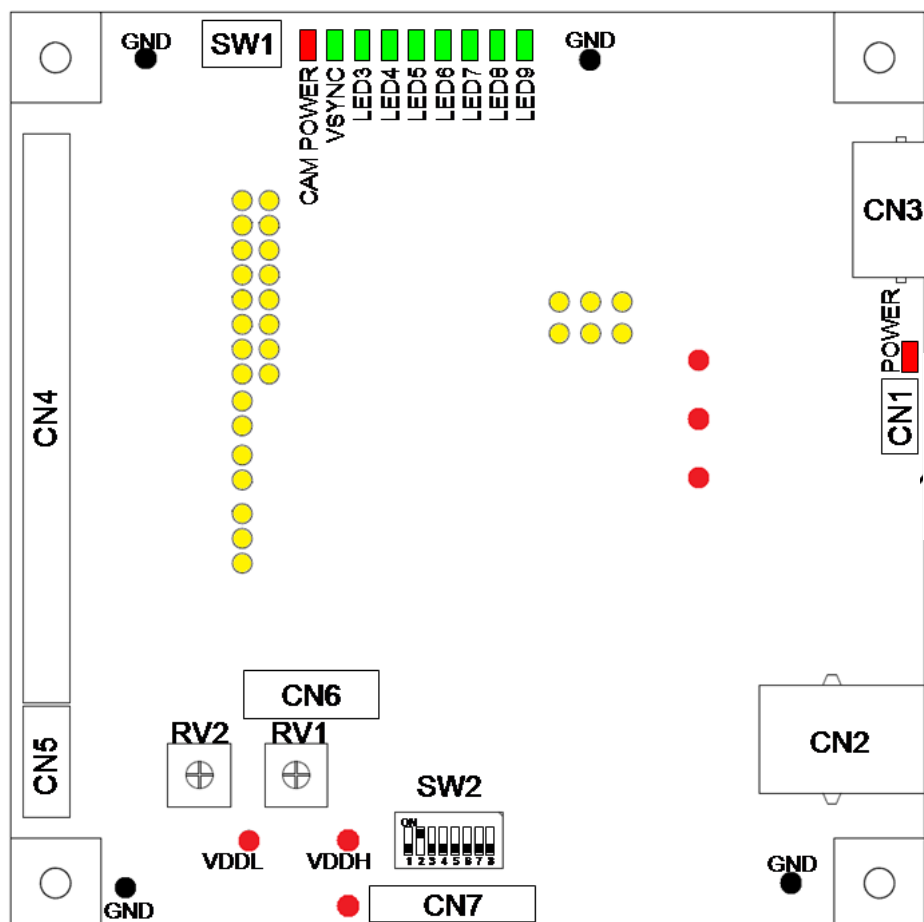
以下に SVO-03 ボードの外形に関する写真や図を掲載します。

6.1. 外観写真

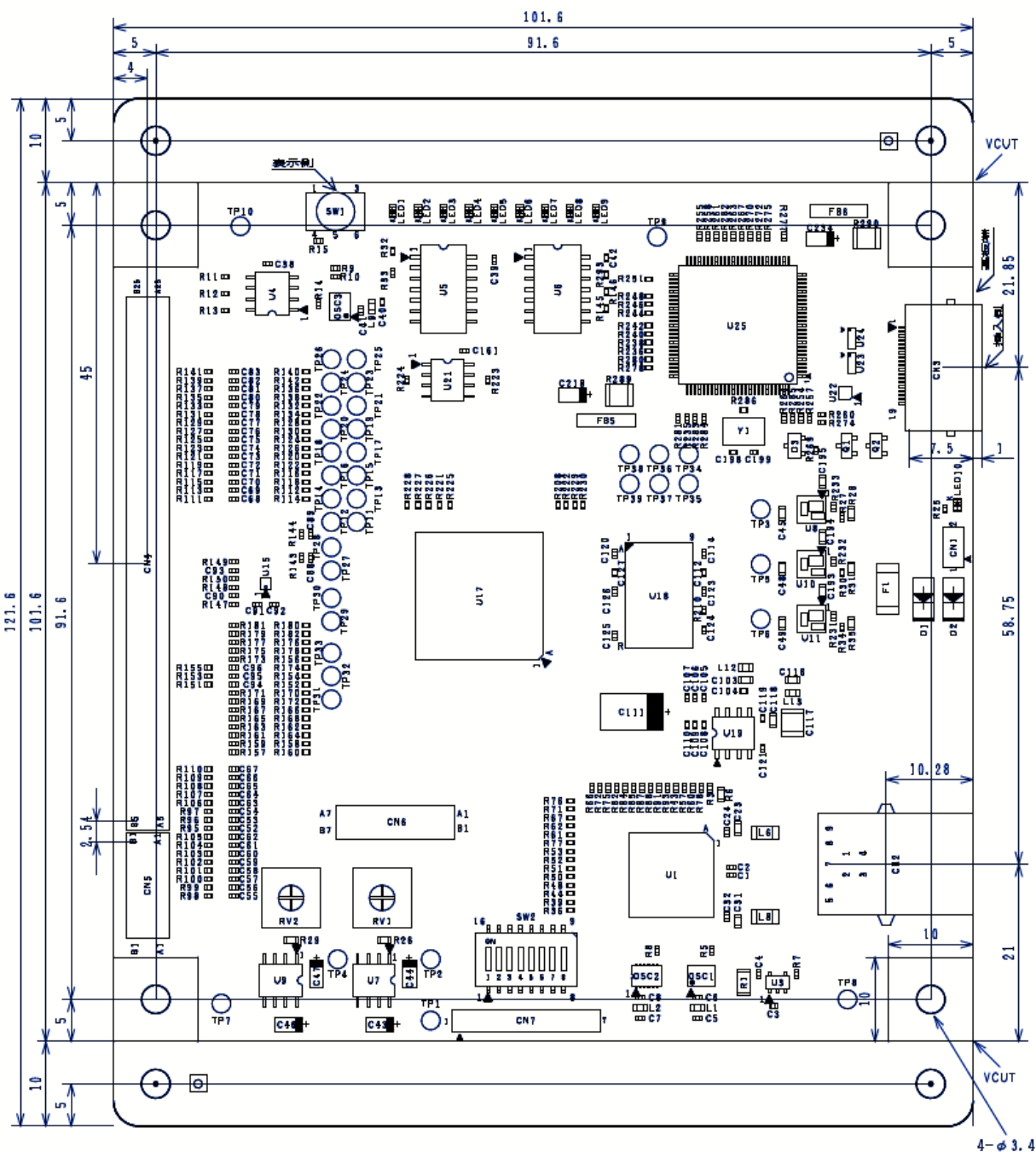


6.2 SVO-03 ボードの概略配置

以下に SVO-03 ボードの概略配置図を掲載します。ボード上のコネクタ、スイッチ、発光ダイオードなど、ユーザが操作または確認することのできる部品に限定して示しています。



以下に SVO-03 ボードの寸法図を掲載します。実際のボードでは、上端と下端それぞれで VCUT までの 10mm の部分は含まれず、縦方向のサイズは他の SV シリーズ同様に 101.6[mm]となっています。



7. コネクタ仕様

本章では、通常の使用時に考慮すべきコネクタの仕様について記述します。その他のコネクタについては、Appendix に記述があります。

7.1. CN1: サブ電源コネクタ

USB バスパワーでは電源容量を満たせない場合、または USB バスパワー経由で給電しない場合に使用するための電源コネクタです。

使用コネクタ		5045-02A(22-11-1021): Molex					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	+5V	IN	DC5V 電源	2	GND	-	電源グラウンド



-CN1 からの+5V(DC5V_IN)と USB コネクタからの+5V(USB_VBUS)は上記回路図のようにダイオード OR で接続されており、ボード内部電源(+5V)として使用されます。

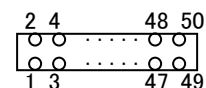
-基板上 USB コネクタ側の位置に CN1 の 1,2 ピンの向きがシルクされています。

7.2. CN4: ターゲット接続コネクタ

ターゲットを接続するためのコネクタです。

- 方向は SVO-03 から見た方向です。

勘合面視



使用コネクタ		A1-50PA-2.54DSA: ヒロセ電機					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	VDD_L-	OUT	ターゲット IO レベル電源 (1.6~4.2V まで設定可能)	2	GND	-	-
3	P0	OUT	汎用出力ポート 0 / FSYNC マスタ用内部 VS 出力/ Pixel_DATA16	4	GND	-	-
5	P1/ DE/HREF	OUT	汎用出力ポート 1 / ターゲットへの DE 同期信号 出力(8-16bit) / Pixel_DATA17	6	GND	-	-
7	P2	OUT	汎用出力ポート 2 / Pixel_DATA18	8	GND	-	-
9	P3	IN /OUT	汎用入力ポート 0 / 外部同期用 Pixel_CLK 入力 / Pixel_DATA24	10	GND	-	-

11	P4	IN /OUT	汎用入力ポート 1 外部同期用 VSync / FSync 入力 / Pixel_DATA25	12	HSYNC	OUT	ターゲットへの水平同期信号
13	VSNC	OUT	ターゲットへの垂直同期信号	14	XRST-	OUT	ターゲットへのリセット信号
15	VDD_H-	OUT	ターゲット電源 (1.6~4.2V まで設定可能)	16	GND	-	-
17	SDA	IO	I2C_SDA	18	GND	-	-
19	SCL	IO	I2C_SCL	20	GND	-	-
21	DCK	OUT	Pixel_CLK	22	GND	-	-
23	Y0	OUT	Pixel_DATA0	24	GND	-	-
25	Y1	OUT	Pixel_DATA1	26	GND	-	-
27	Y2	OUT	Pixel_DATA2	28	GND	-	-
29	Y3	OUT	Pixel_DATA3	30	GND	-	-
31	Y4	OUT	Pixel_DATA4	32	GND	-	-
33	Y5	OUT	Pixel_DATA5	34	GND	-	-
35	Y6	OUT	Pixel_DATA6	36	GND	-	-
37	Y7	OUT	Pixel_DATA7	38	GND	-	-
39	DE/HREF-	OUT	ターゲットへの DE 同期信号	40	GND	-	-
41	Y8	OUT	Pixel_DATA8	42	Y9	OUT	Pixel_DATA9
43	Y10	OUT	Pixel_DATA10	44	Y11	OUT	Pixel_DATA11
45	Y12	OUT	Pixel_DATA12	46	Y13	OUT	Pixel_DATA13
47	Y14	OUT	Pixel_DATA14	48	Y15	OUT	Pixel_DATA15
49	+3.3V-	OUT	出力電流 300mA まで	50	P5	IN /OUT	汎用入力ポート 2 外部同期用 HS 入力 / Pixel_DATA26

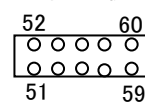
一付きの信号は方向を切り替えることができず、常に出力状態になります。SVI ボードなどと接続する際は、対象となる線をカットする必要があります。

7.3. CN5: ターゲット接続コネクタ

ターゲットを接続するコネクタです。

– 方向は SVO-03 から見た方向です。

勘合面視

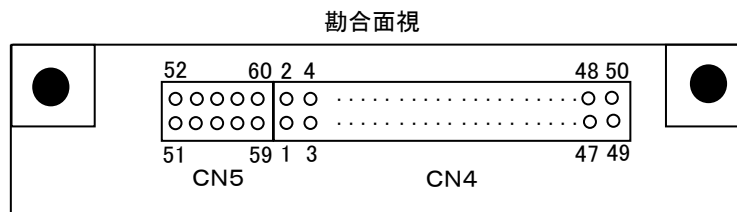


使用コネクタ		A1-10PA-2.54DSA: ヒロセ電機					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
51	P6	IN /OUT	汎用入力ポート 3 / Pixel_DATA27	52	P7	IN /OUT	汎用入力ポート 4 / Pixel_DATA28
53	P8	IN /OUT	汎用入力ポート 5 / Pixel_DATA29	54	P9	IN /OUT	汎用入力ポート 6 / Pixel_DATA30

55	P10	IN /OUT	汎用入力ポート 7 / Pixel_DATA31	56	P11	OUT	汎用出力ポート 3 / Pixel_DATA19
57	P12	OUT	汎用出力ポート 4 / Pixel_DATA20	58	P13	OUT	汎用出力ポート 5 / Pixel_DATA21
59	P14	OUT	汎用出力ポート 6 / Pixel_DATA22	60	P15	OUT	汎用出力ポート 7 / Pixel_DATA23

- CN5については、オプションです。ピンヘッダは未実装になります。
- 24bit画像出力、32bit画像出力を行う場合はCN5を実装する必要があります。
- 「15.4. 8bit/16bit/24bit/32bit 画像出力時の CN4、CN5 のピン割り当てについて」も参照してください。

7.4. CN4 と CN5 の位置関係



- ・ CN4 と CN5 を合わせて 60 ピンのピンヘッダ相当になっています。
- ・ 60 ピン接続コネクタは、ケーブルで接続の場合に”ヒロセ電機：HIF3BA-60D-2.54R”、ボード対ボードの接続の場合に”ヒロセ電機：HIF3H-60DA-2.54DSA(71)”になります。

8. SVO-03 スイッチ

8.1. SW1: プッシュ・スイッチ

現状では、ユーザが使用可能な機能は割り当てられていません。

8.2. SW2: DIP SW

SVO-03 の各種動作モードを設定するための 8 ビットのスイッチです。7 番、8 番で動作モードを設定します。

8.2.1. USB 入力モード (#7: OFF, #8: ON)

番号	機能名	OFF 時	ON 時
1	Reserved	OFF	--
2	Reserved	OFF	--
3	Reserved	OFF	--
4	Board ID bit0	SVOGenerator から認識されるボード番号を指定します。	
5	Board ID bit1		
6	Board ID bit2		
7	MODE 0	OFF	--
8	MODE 1	--	ON

8.2.2. HDMI 入力、パラレル出力モード (#8: OFF)

番号	機能名	OFF 時	ON 時
1	Bit Width 1	8 Bit	16 Bit / 24 Bit
2	Reserved	OFF	--
3	Bit Width 2	Normal	Force 32 Bit
4	UYVY/YUY2	UYVY	YUY2
5	RGB/YUV	YUV 4:2:2	RGB24
6	Resolution	1920x1080	1280x720
7	MODE 0	60 FPS	30 FPS
8	MODE 1	OFF	--

- ソフトウェア(SVOctl)により出力タイミングが設定されている場合、DIP スイッチ 6, 7 の設定内容は無視されます。

8.2.3. HDMI 入力、USB 出力モード (#7: ON, #8: ON)

番号	機能名	OFF 時	ON 時
1	Reserved	OFF	--
2	Reserved	OFF	--
3	Reserved	OFF	--
4	UYVY/YUY2	UYVY	YUY2
5	RGB/YUV	YUV 4:2:2	RGB24
6	Resolution	1920x1080	1280x720
7	MODE 0	--	ON
8	MODE 1	--	ON

– フレームレートは HDMI 出力側で設定してください。

9. SVO-03 発光ダイオード

9.1. LED1～10 の概要

SVO-03 は赤色 LED が 2 個、緑色 LED が 8 個の合計 10 個の LED を実装しており、LED1～10 としてボード上にシルクで表記してあります。内訳として LED1 および LED10 が赤色で、それぞれ“CAM POWER”、“POWER”と名前を付けてシルク表記してあります。また、緑色の LED2 についても“VSYNC”と名前を付けてシルク表記してあります。LED10 の“POWER”は、SVO-03 ボードの電源投入時に点灯します。その他の LED1～9 については FPGA から点灯制御されます。

9.2. 動作状態モニタ LED の詳細

ボードや FPGA の動作状態を表示する LED です。

LED	説明
1	<p>(USB 入力モード、HDMI 入力、パラレル出力モード)</p> <p>“CAM POWER”とシルク表記された赤色 LED です。点灯時、ターゲットへの VDDH 電源および VDDL 電源の供給中であると同時に、レベル・シフタを介してターゲットへの信号入出力が可能な状態であることを示します。消灯時では VDDH および VDDL の各電源供給はディスエーブルされ、ターゲットへ信号出力されません。</p> <p>(HDMI 入力、USB 出力モード)</p> <p>常に消灯します。</p>
2	<p>(USB 入力モード、HDMI 入力、パラレル出力モード)</p> <p>“VSYNC”とシルク表記された LED です。ターゲットへ出力の V-Sync 同期信号を 3 分周した周期で ON/OFF します。出力画像が 30fps の場合、一秒間に 5 回点滅を繰り返します。</p> <p>(HDMI 入力、USB 出力モード)</p> <p>常に消灯します。</p>

3	<p>(USB 入力モード及び HDMI 入力、パラレル出力モード)</p> <p>ターゲットへのリセット状態を示します。ターゲットへの画像出力が可能な状態では消灯します。ターゲットへ出力準備中である場合、または何らかの不具合によりターゲットへの画像出力ができない場合に点灯します。</p> <p>(HDMI 入力、USB 出力モード)</p> <p>常に消灯します。</p>
4	<p>(USB 入力モード及び HDMI 入力、パラレル出力モード)</p> <p>ターゲットに対してピクセル・クロックが出力されている場合に点灯します。</p> <p>(HDMI 入力、USB 出力モード)</p> <p>常に消灯します。</p>
5	<p>(USB 入力モード及び HDMI 入力、パラレル出力モード)</p> <p>ターゲットへ出力するピクセル・クロックがロックしている場合に点灯します。FPGA 内蔵クロック・ジェネレータからピクセル・クロックを生成の場合に、周波数合成する DCM、PLL 等の全体がロックしている状態で点灯します。</p> <p>(HDMI 入力、USB 出力モード)</p> <p>常に消灯します。</p>
6	<p>(USB 入力モード及び HDMI 入力、パラレル出力モード)</p> <p>外部クロック入力を選択されている場合に点灯します。</p> <p>(HDMI 入力、USB 出力モード)</p> <p>常に消灯します。</p>
7	<p>(USB 入力モード及び HDMI 入力、パラレル出力モード)</p> <p>内部の統合ビデオ同期信号ソースが駆動中である場合に、V-Sync 同期信号を 3 分周した周期で ON/OFF します。本 LED の点滅状態が、必ずしもターゲットへの画像出力を示すわけではありません。</p> <p>(HDMI 入力、USB 出力モード)</p> <p>FPGA が FX3 に対して、UVC フレームを出力中である場合に、FV 同期信号を 3 分周した周期で ON/OFF します。</p>
8	<p>フレーム・メモリに格納済みの画像をターゲットへ出力するためにロードしている場合に点灯します。本 LED の点灯状態が、必ずしもターゲットへの画像出力を示すわけではありません。</p>
9	<p>(USB 入力モード)</p> <p>画像ソースが FPGA へ入力されている場合に点滅します。USB ポートから画像のような大量のデータ・パケットが入力される場合に点滅します。</p> <p>(HDMI 入力、パラレル出力モード及び HDMI 入力、USB 出力モード)</p> <p>HDMI からソース画像が FPGA へ入力されている場合に点滅します。HDMI レシーバーからの V-Sync 同期信号を 3 分周した周期で ON/OFF します。</p>

10. チェック端子

10.1. TP2: "VDDH" チェック端子 (赤)

VDDH の調整時に使用するチェック端子です。

10.2. TP4: "VDDL" チェック端子 (赤)

VDDL の調整時に使用するチェック端子です。

10.3. TP1/3/5/6: 電圧チェック端子 (赤)

SVO-03 ボードの動作で必要となる各電源電圧のチェック端子です。通常の使用では、チェックする必要はありません。また、外部モジュールへの電源供給のために、このチェック端子から電源を取り出すことはやめてください。

10.4. TP7/8/9/10: "GND" チェック端子 (黒)

VDDH 及び VDDL 調整時の GND 端子として使用してください。

10.5. TP11~33: IO 信号チェック端子 (黄)

ターゲット信号のチェック端子です。各信号のシルクを捺印しています。測定器等を接続する際に使用してください。

11. ターゲット用電源 VDDH、VDDL

11.1. VDDH

VDDH はカメラ・モジュールまたはターゲットの内部電源等でご使用ください。

SVO-03 ボード上に実装している RV1 にて調整します。1.6V～4.2V の範囲で調整することができます。

通常出荷時は+3.3V に設定しています。

11.2. VDDL

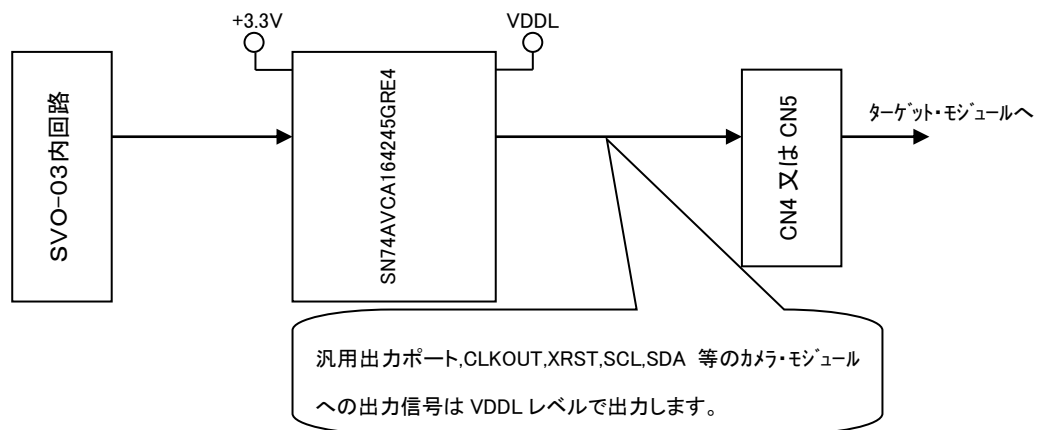
VDDL はカメラ・モジュールなどのターゲットの IO 信号レベル用電源です。

SVO-03 ボード上に実装している RV2 にて調整します。1.6V～4.2V の範囲で調整することができます。

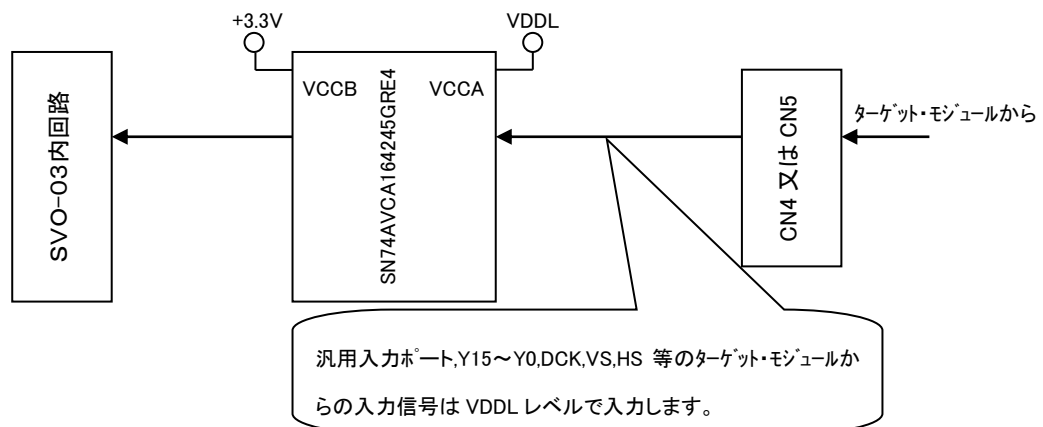
ただし、ターゲットへの IO 電圧に変換するレベルシフタの推奨動作条件は 1.40V～3.60V の範囲になります。

通常出荷時は+3.30V に設定しています。ターゲットからの入出力概略回路は以下のようになっています。

11.3. 出力回路概略図



11.4. 入力回路概略図

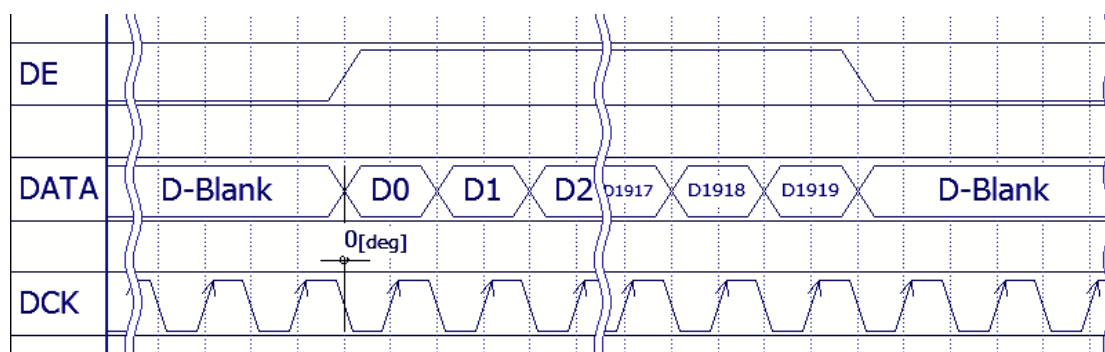


12. DCK 出力の SDR/DDR モード設定

DCK(ピクセル・クロック)出力を通常の SDR(Single Data Rate)に加えて、DDR(Double Data Rate)に切り替えて出力することができます。1080p/60fps のような高データ転送レート of 画像出力で、標準的なデータ幅 16bit で転送する場合には、SDR クロック出力で 148.5[MHz]など 100MHz を超える DCK 出力が必要となりますが、ボード上の出力回路の制約により困難でした。DCK 出力の DDR 設定により、データ・バスのビット・レートを 148.5[Mbps]で、DCK クロック周波数を 1/2 の 74.25[MHz]に落とすことができ、ボードの制約を超えずに標準の 16bit データ幅のピン配で 1080p/60fps の画像転送が可能になります。

DCK クロック出力設定として、従来の SDR での 2 つのモードに加えて、DDR で 4 つのモードを設定できます。以降で各モードの詳細について示します。

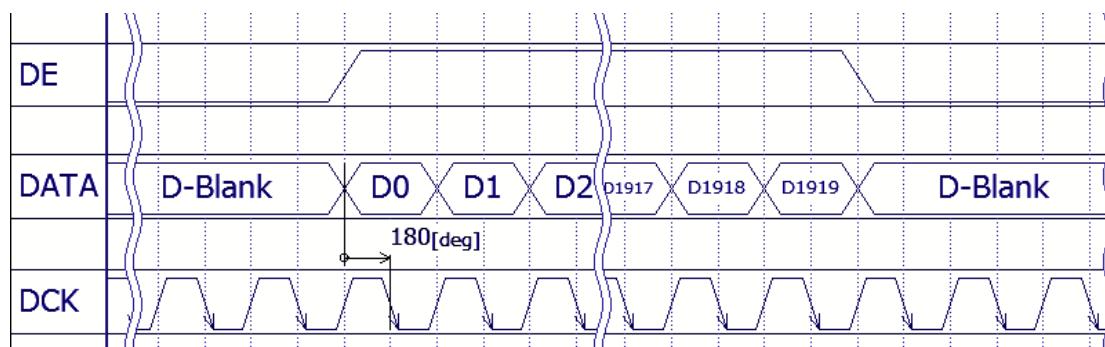
12.1. SDR-Mode0(pos-edge)



最も標準的な DCK 出力設定で、SDR でターゲットが Positive(Leading)-Edge(立上りエッジ)でサンプリングできるよう、Negative(Trailing)-Edge(立下りエッジ)でデータ・バスおよび同期信号をドライブします。

タイミング・チャート図の DCK における立上りの矢印は、ターゲットから見たサンプリング用のエッジであることを示します。また、同期信号として、DE 信号しか図示していませんが、その他の HS/VS/FI などの同期信号についても DE 信号と同様です。

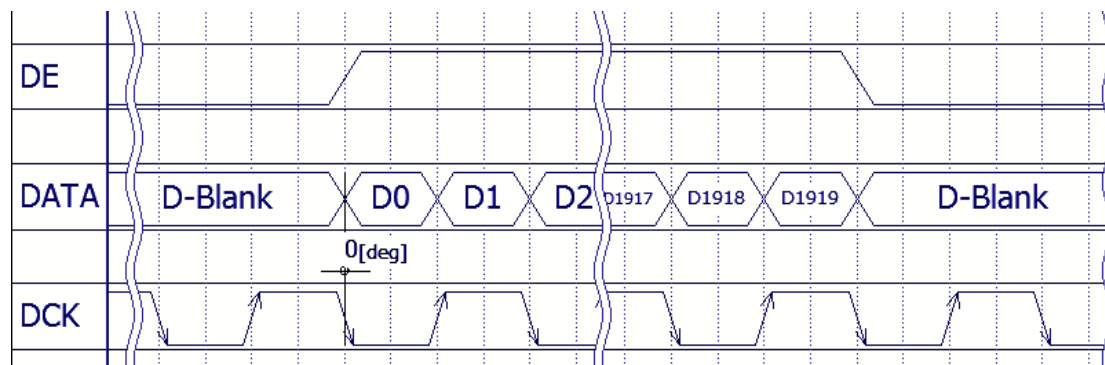
12.2. SDR-Mode1(neg-edge)



SDR-Mode0 に対して DCK 出力を反転クロックとした、または 180° 位相シフトした関係になります。SDR でターゲットが Negative(Trailing)-Edge(立下りエッジ)でサンプリングできるよう、Positive(Leading)-Edge(立上りエッジ)でデータ・バスおよび同期信号をドライブします。

タイミング・チャート図の DCK における立下り矢印が、ターゲットから見たサンプリング用のエッジであることを示します。また、同期信号として、DE 信号しか図示していませんが、その他の HS/VS/FI などの同期信号についても DE 信号と同様です。

12.3. DDR-Mode0(0°)

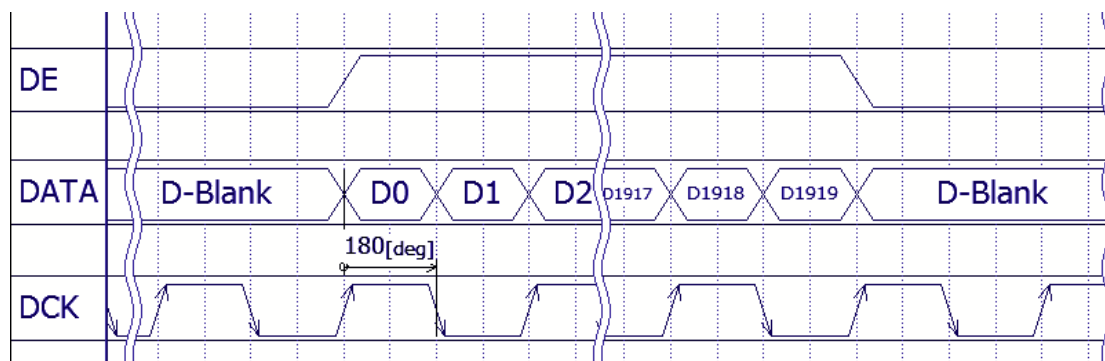


DDR 出力設定で、ターゲットが先行データを立上りエッジ、後続データを立下りエッジでサンプリングするように DCK 出力をドライブします。DCK 出力とデータおよび同期信号の両方のエッジの位相が揃った出力となります。

DDR 出力では、データおよび同期信号出力に関しては DCK に対して周波数 2 倍の内部クロックでドライブします。先行データ(図の DATA バスで偶数番号)の位相と後続データ(奇数番号)の位相のペアとなります。本モードではクロックとデータのエッジ位相が揃っており、先行データが SDR-Mode0 同様に立上りエッジでサンプリングされるよう、立下りエッジでドライブしているように見えることから、DDR-Mode の基準として位相 0° としています。

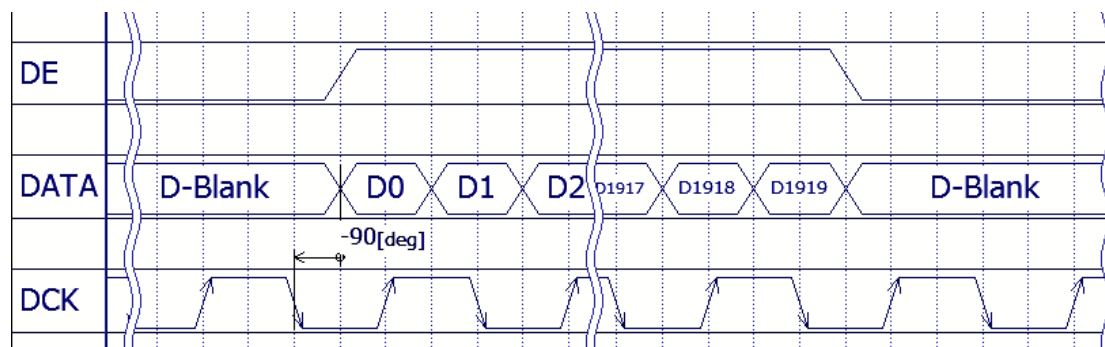
タイミング・チャート図の DCK における立上り/立下りの矢印は、ターゲットから見たサンプリング用のエッジであることを示します。また、同期信号として、DE 信号しか図示していませんが、その他の HS/VS/FI などの同期信号についても DE 信号と同様です。

12.4. DDR-Mode1(180°)



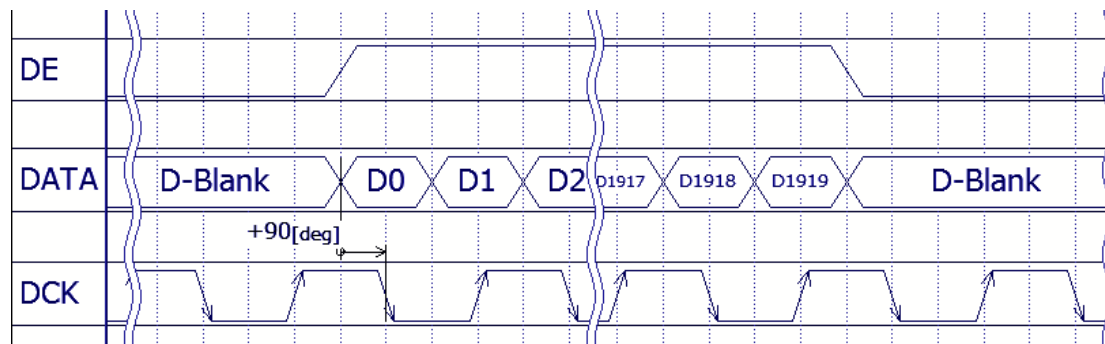
DDR 出力設定で、DDR-Mode0 に対して DCK 出力を反転クロックとした、または 180° 位相シフトした関係になります。ターゲットが先行データを立下りエッジ、後続データを立上りエッジでサンプリングするように DCK 出力をドライブします。DCK 出力とデータおよび同期信号の両方のエッジの位相が揃った出力となります。

タイミング・チャート図の DCK における立上り/立下りの矢印は、ターゲットから見たサンプリング用のエッジであることを示します。また、同期信号として、DE 信号しか図示していませんが、その他の HS/VS/FI などの同期信号についても DE 信号と同様です。

12.5. DDR-Mode2 (-90°)

DDR 出力設定で、DDR-Mode0 に対して DCK 出力を -90° 位相シフトした関係になります。ターゲットが先行データを立上りエッジ、後続データを立下りエッジでサンプリングするように DCK 出力をドライブします。ターゲットから見てアイ・パターンの中でサンプリングできるよう、データおよび同期信号のエッジに対して DCK 出力のエッジをシフトした出力となります。

タイミング・チャート図の DCK における立上り/立下りの矢印は、ターゲットから見たサンプリング用のエッジであることを示します。また、同期信号として、DE 信号しか図示していませんが、その他の HS/VS/FI などの同期信号についても DE 信号と同様です。

12.6. DDR-Mode3 ($+90^\circ$)

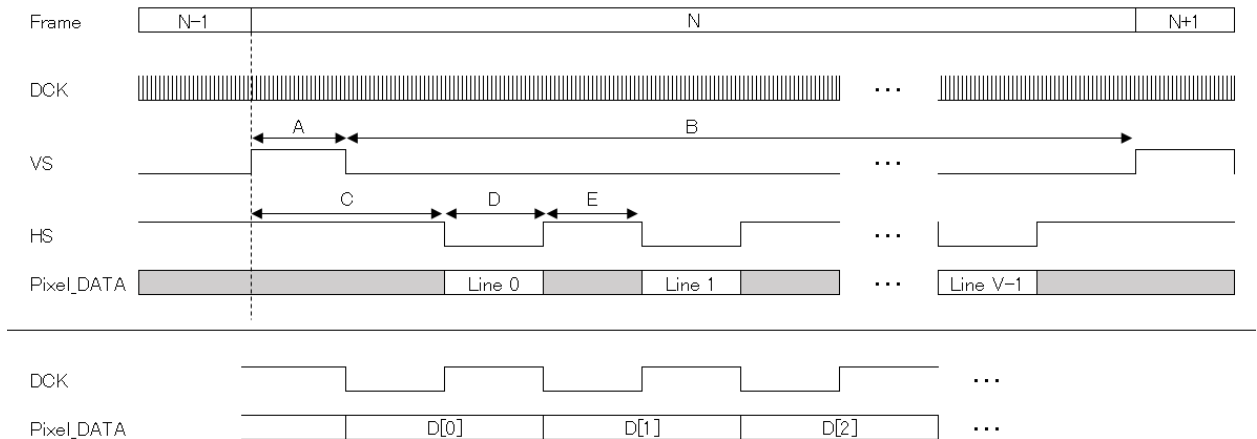
DDR 出力設定で、DDR-Mode0 に対して DCK 出力を $+90^\circ$ 位相シフトした関係になります。ターゲットが先行データを立下りエッジ、後続データを立上りエッジでサンプリングするように DCK 出力をドライブします。ターゲットから見てアイ・パターンの中でサンプリングできるよう、データおよび同期信号のエッジに対して DCK 出力のエッジをシフトした出力となります。

タイミング・チャート図の DCK における立上り/立下りの矢印は、ターゲットから見たサンプリング用のエッジであることを示します。また、同期信号として、DE 信号しか図示していませんが、その他の HS/VS/FI などの同期信号についても DE 信号と同様です。

13. HDMI 入力、パラレル出力モードの出力フォーマット詳細

HDMI 入力、パラレル出力モードでは、ピクセルクロックやブランキング期間等のタイミングはフレームフォーマットに応じて固定となっています。細かいタイミングの調整が必要な場合は、SVOctl からタイミング設定ファイルを使用する必要があります。

13.1. 信号線とタイミング一覧表



* 極性

VS, HS : 負論理(ローアクティブ), DCK 立下りで変更

Pixel_DATA : DCK 立下りで変更

Resolution	1280x720			1920x1080		1280x720		1920x1080
FPS	30		60	30	60	30	60	30
Format	YUV4:2:2					RGB24		
Bit Width	8	16			32	24		
fDCK [MHz]	74.25	37.125	74.25	74.25	74.25	37.125	74.25	74.25
A [DCKs]	99000	8250		11000	44160	8250		11000
B [DCKs]	2376000	1229250		2464000	1192320	1129250		2464000
C [DCKs]	99740	41510		90392	44304	41510		90392
D [DCKs]	2560	1280		1920	960	1280		1920
E [DCKs]	740	370		280	144	370		280

13.2. 出力データ構成表

Format	YUV4:2:2						RGB24
Bit Width	8	8	16	16	32	32	24
DIP SW 4 (UYVY/YUY2)	OFF	ON	OFF	ON	OFF	ON	OFF
Pixel_DATA [31:24]	—	—	—	—	V	Y	—
Pixel_DATA [23:16]	—	—	—	—	Y	V	R
Pixel_DATA [15:8]	—	—	U→V	Y	U	Y	B
Pixel_DATA [7:0]	U→Y→V→Y	Y→U→Y→V	Y	V→U	Y	U	G

14. 注意事項

本ボードをご使用する際は、以下の注意事項を必ずお守り下さい。

1. ターゲットの接続および取り外しを行う場合は、SVO-03 ボードの電源を必ず”OFF”の状態にして行って下さい。
2. 本ボードへの電源供給に関して、[2.3 章](#)および [2.4 章](#)をよくお読みになり、電流容量を十分に確保できる PC に接続してご使用ください。
3. 本書の内容に関しては、将来予告なしに変更することがあります。
4. 本書の内容の一部又は全部を無断で転載することは、禁止されています。
5. 本書の内容については万全を期していますが、万一不審な点や誤り、記載もれなどお気づきの点がありましたら sv-support@net-vision.co.jp へご連絡ください。

15. Appendix

15.1. CN2: USB3.0 コネクタ

ホスト PC と接続する USB3.0 コネクタです。市販の USB3.0 ケーブルがご使用できます。

SVO-03 の電源供給としての使用を兼ねたコネクタです。

使用コネクタ		USB30B-09K-PC: 日本コネクタ					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	VBUS	IN	+5V パスパワー	2	D-	IO	USB2.0 差動ペア-
3	D+	IO	USB2.0 差動ペア+	4	GND	-	パワー用グラウンド
5	SSRX-	IN	USB3.0 受信差動ペア-	6	SSRX+	IN	USB3.0 受信差動ペア+
7	GND DRAIN	-	信号用グラウンド	8	SSTX-	OUT	USB3.0 送信差動ペア-
9	SSTX+	OUT	USB3.0 送信差動ペア+				

15.2. CN3: HDMI コネクタ

HDMI ケーブルを通して、HDMI モニタなどを接続するためのコネクタです。

使用コネクタ		5-1903015-1: TE Connectivity					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	D2+	IN	TMDS データ 2+	2	D2 shield	-	TMDS データ 2 シールド
3	D2-	IN	TMDS データ 2-	4	D1+	IN	TMDS データ 1+
5	D1 shield	-	TMDS データ 1 シールド	6	D1-	IN	TMDS データ 1-
7	D0+	IN	TMDS データ 0+	8	D0 shield	-	TMDS データ 0 シールド
9	D0-	IN	TMDS データ 0-	10	CLK+	IN	TMDS クロック+
11	CLK shield	-	TMDS クロック・シールド	12	CLK-	IN	TMDS クロック-
13	CEC	IO	CEC データ	14	Utility	-	ユーティリティ(N.C.)
15	DDCSCL	I/(O)	DDC クロック	16	DDCSDA	IO	DDC データ
17	GND	-	-	18	+5V	IN	+5V 電源
19	HPD	OUT	ホット・プラグ検出				

15.3. CN6: FPGA-JTAG コネクタ

FPGA ビット・ストリームの SPI-ROM への書き込み、または動作中 FPGA をデバッグするために使用する JTAG ポートです。

通常の動作において、使用する必要はありません。

※方向は、FPGA から見た場合になります。

使用コネクタ		A3B-14PA-2DSA(71): ヒロセ電機					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	GND	–		2	VREF	OUT	参照電圧(3.3V)
3	GND	–		4	TMS	IN	JTAG-TMS
5	GND	–		6	TCK	IN	JTAG-TCK
7	GND	–		8	TDO	OUT	JTAG-TDO
9	GND	–		10	TDI	IN	JTAG-TDI
11	GND	–		12	NC	–	(未接続)
13	GND	–		14	NC	–	(未接続)

- 使用した場合の動作保証はいたしません。

15.4. 信号名と映像信号の割り当て表

ピン番	信号名	8bit	16bit	24bit	32bit
3	P0	汎用出力ポート 0	汎用出力ポート 0	Pixel_DATA16 (R0)	Pixel_DATA16
5	P1	汎用出力ポート 1	汎用出力ポート 1	Pixel_DATA17 (R1)	Pixel_DATA17
7	P2	汎用出力ポート 2	汎用出力ポート 2	Pixel_DATA18 (R2)	Pixel_DATA18
9	P3	汎用入力ポート 0	汎用入力ポート 0	汎用入力ポート 0	Pixel_DATA24
11	P4	汎用入力ポート 1	汎用入力ポート 1	汎用入力ポート 1	Pixel_DATA25
23	Y0	Pixel_DATA0	Pixel_DATA0 (Y0/RAW0)	Pixel_DATA0 (B0)	Pixel_DATA0
25	Y1	Pixel_DATA1	Pixel_DATA1 (Y1/RAW1)	Pixel_DATA1 (B1)	Pixel_DATA1
27	Y2	Pixel_DATA2	Pixel_DATA2 (Y2/RAW2)	Pixel_DATA2 (B2)	Pixel_DATA2
29	Y3	Pixel_DATA3	Pixel_DATA3 (Y3/RAW3)	Pixel_DATA3 (B3)	Pixel_DATA3
31	Y4	Pixel_DATA4	Pixel_DATA4 (Y4/RAW4)	Pixel_DATA4 (B4)	Pixel_DATA4
33	Y5	Pixel_DATA5	Pixel_DATA5 (Y5/RAW5)	Pixel_DATA5 (B5)	Pixel_DATA5
35	Y6	Pixel_DATA6	Pixel_DATA6 (Y6/RAW6)	Pixel_DATA6 (B6)	Pixel_DATA6
37	Y7	Pixel_DATA7	Pixel_DATA7 (Y7/RAW7)	Pixel_DATA7 (B7)	Pixel_DATA7
41	Y8	--	Pixel_DATA8 (C8/RAW8)	Pixel_DATA8 (G0)	Pixel_DATA8
42	Y9	--	Pixel_DATA9 (C9/RAW9)	Pixel_DATA9 (G1)	Pixel_DATA9
43	Y10	--	Pixel_DATA10 (C10/RAW10)	Pixel_DATA10 (G2)	Pixel_DATA10
44	Y11	--	Pixel_DATA11 (C11/RAW11)	Pixel_DATA11 (G3)	Pixel_DATA11

45	Y12	--	Pixel_DATA12 (C12/RAW12)	Pixel_DATA12 (G4)	Pixel_DATA12
46	Y13	--	Pixel_DATA13 (C13/RAW13)	Pixel_DATA13 (G5)	Pixel_DATA13
47	Y14	--	Pixel_DATA14 (C14/RAW14)	Pixel_DATA14 (G6)	Pixel_DATA14
48	Y15	--	Pixel_DATA15 (C15/RAW15)	Pixel_DATA15 (G7)	Pixel_DATA15
50	P5	汎用入力ポート 2	汎用入力ポート 2	汎用入力ポート 2	Pixel_DATA26
51	P6	汎用入力ポート 3	汎用入力ポート 3	汎用入力ポート 3	Pixel_DATA27
52	P7	汎用入力ポート 4	汎用入力ポート 4	汎用入力ポート 4	Pixel_DATA28
53	P8	汎用入力ポート 5	汎用入力ポート 5	汎用入力ポート 5	Pixel_DATA29
54	P9	汎用入力ポート 6	汎用入力ポート 6	汎用入力ポート 6	Pixel_DATA30
55	P10	汎用入力ポート 7	汎用入力ポート 7	汎用入力ポート 7	Pixel_DATA31
56	P11	汎用出力ポート 3	汎用出力ポート 3	Pixel_DATA19 (R3)	Pixel_DATA19
57	P12	汎用出力ポート 4	汎用出力ポート 4	Pixel_DATA20 (R4)	Pixel_DATA20
58	P13	汎用出力ポート 5	汎用出力ポート 5	Pixel_DATA21 (R5)	Pixel_DATA21
59	P14	汎用出力ポート 6	汎用出力ポート 6	Pixel_DATA22 (R6)	Pixel_DATA22
60	P15	汎用出力ポート 7	汎用出力ポート 7	Pixel_DATA23 (R7)	Pixel_DATA23