

SV0-02

ハードウェア仕様書

Rev1.5

株式会社ネットビジョン

SVO-02 HardWare Manual Rev1.5

改訂履歴

版数	日付	内容	担当
1.0	2006/04/07	・ 初版	三上
1.1	2006/05/10	・ 4. 4. 2 S3 :DIPスイッチ ターゲットボードへの出力CLK設定表 変更	三上
1.2	2006/7/25	全面改訂	三上
1.3	2006/07/31	・ 4. 4. 2 S3:-1説明欄変更	三上
1.4	2006/08/07	・ 3章ハードウェアブロック図内誤字訂正	三上
1.5	2006/10/30	・ 4.2.4 CN4:9pin、11pin、50pin外部同期用入力信号名追記 ・ 6章、内部CLKモード、外部CLKモード、外部同期モード追記	三上

SVO-02 HardWare Manual Rev1.5

目次

1. 概要	1
2. 接続図	1
3. ハードウェア・ブロック	2
3.1. ブロック説明	3
3.1.1. CPU	3
3.1.2. SRAM	3
3.1.3. USB2.0 コントローラ	3
3.1.4. FPGA	3
3.1.5. SDRAM	3
3.1.6. 電源	3
4. 概略部品配置図	4
4.1. SVO-02 部品配置図	4
4.2. SVO-02 コネクタ	5
4.2.1. CN1: シリアルコネクタ	5
4.2.2. CN2: USB2. 0コネクタ	5
4.2.3. CN3: 電源コネクタ	5
4.2.4. CN4: カメラ接続コネクタ	6
4.2.5. CN5: カメラ接続コネクタ	7
4.2.6. CN4 と CN5 の位置関係	7
4.3. SVO-02 発光ダイオード	8
4.3.1. POWER LED (赤色)	8
4.3.2. CAM POWER LED (赤色)	8
4.3.3. ERR LED (赤色)	8
4.3.4. VSYNC LED (緑色)	8
4.3.5. ACT LED (緑色)	8
4.3.6. ACC LED (緑色)	8
4.3.7. RDY LED (緑色)	8
4.4. SVO-02 スイッチ	9
4.4.1. S2: DIPスイッチ	9
4.4.2. S3: DIPスイッチ	9
4.4.3. S4: プッシュ・スイッチ	10
4.4.4. S5: POWERスイッチ	10
4.4.5. S6: ターゲットボードPOWERスイッチ	10

SVO-02 HardWare Manual Rev1.5

4.5.	ターゲットボード電源・調整ボリューム.....	10
4.5.1.	VR1:VDDH調整用ボリューム.....	10
4.5.2.	VR2:VDDL調整用ボリューム.....	10
4.6.	SVO-02 チェック端子	10
4.6.1.	VDDH チェック端子	10
4.6.2.	VDDLチェック端子.....	10
4.6.3.	GND1～4チェック端子.....	10
4.6.4.	VDDH及びVDDL調整時の GND 端子として使用してください。GND1、2チェック端子	10
4.7.	SVO-02 ジャンパー.....	11
4.7.1.	JP1	11
4.7.2.	JP2.....	11
5.	出力タイミング	12
6.	内部 CLK モード、外部 CLK モード、外部同期モード.....エラー! ブックマークが定義されていません。	
6.1.	内部 CLK モード.....エラー! ブックマークが定義されていません。	
6.2.	外部 CLK モード.....エラー! ブックマークが定義されていません。	
6.3.	外部同期モード.....エラー! ブックマークが定義されていません。	
6.3.1.	外部同期の出力タイミング.....エラー! ブックマークが定義されていません。	
7.	注意事項.....	13

SVO-02 HardWare Manual Rev1.5

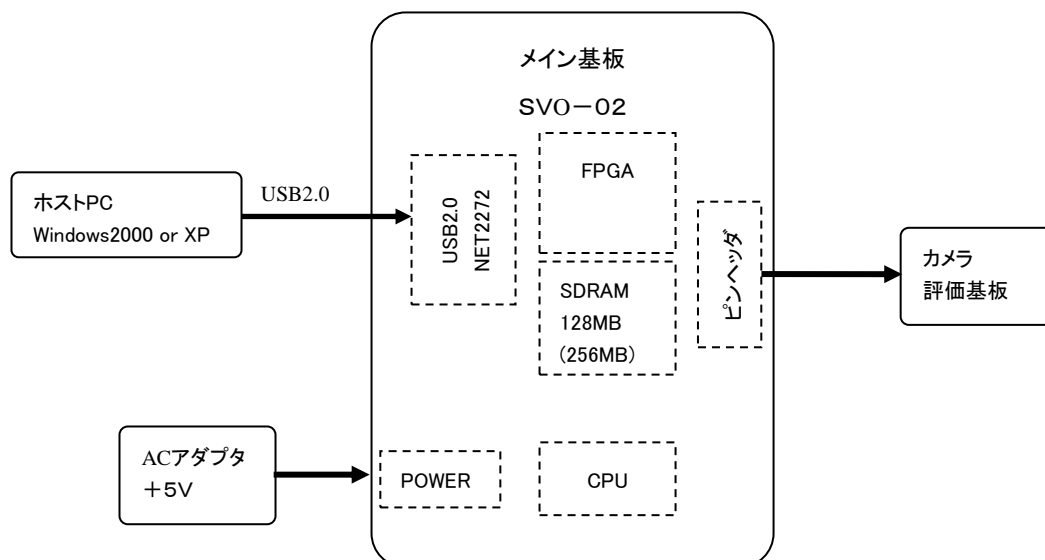
1. 概要

本マニュアルは、ボード評価で使用するI/Fボード: **SVO-02** のハードウェアマニュアルです。USB2.0 インターフェースを持つパソコンが使用でき、簡単にターゲットボードに画像をリアルタイムで出力する事が出来ます。

主な特徴として以下の機能が使用可能です。

- ・ ホストPC I/Fは USB2.0 / 480Mbps
- ・ SDRAM (標準 128MB、オプションで 256MB まで増設可能) を搭載する事により抜けの無いデータ出力が可能です。
- ・ 画像データは 16bit(YUV, 4:2:2) が標準、16bit(RGB, 4:4:4)、8bit(YUV, 4:2:2) はオプションで使用可能です。
- ・ 8ビットの汎用出力ポートと8ビットの汎用の入力ポートを搭載することにより評価ボードへの設定、ステータス読み込み等が可能です。
- ・ 画像 CLK 用 PLL 内蔵クロックジェネレータを搭載することにより、任意に画像クロックを変更することが可能です。

2. 接続図



The block diagram illustrates the hardware configuration of the evaluation board. At the top, a 'カメラ評価基板' (Camera Evaluation Board) is connected to an '画像出力コネクタ(60ピン)' (Image Output Connector, 60 pins). This connector is linked to a 'レベル変換 Buffer' (Level Conversion Buffer), which in turn connects to a '汎用入出力ポート' (General Purpose I/O Port, 8 inputs, 8 outputs). The '汎用入出力ポート' is connected to the 'FPGA' (EP1C6240) via a 16-bit bus. The 'FPGA' is also connected to a 'USB2.0 Port' through a 'USB2.0 コントローラ NET2272' (16-bit bus) and to 'SDRAM' (32Mb x 8b x 4, 128MB, optional 256MB) via a 32-bit bus. The 'FPGA' is connected to a 'CPU' (SH7144) via a 16-bit bus. The 'CPU' is connected to a 'リセット IC' (Reset IC) and a 'リセット SW' (Reset Switch). The 'CPU' is also connected to a 'LED' (4bit) and two 'DIP SW' (8bit and 6bit). The 'CPU' is connected to a 'ターゲットボード電源 SW' (Target Board Power Switch) and a 'リレー' (Relay). The 'リレー' is connected to a 'VDDH 用レギュレータ' (VDDH Regulator, 5V to 1.2V to 4.0V, 0.8A MAX) and a 'VDDL 用レギュレータ' (VDDL Regulator, 5V to 1.2V to 4.0V, 0.8A MAX). The 'VDDH 用レギュレータ' is connected to a '電源 SW' (Power Switch) and a 'レギュレータ +5.0V to +3.3V'. The 'VDDL 用レギュレータ' is connected to a 'レギュレータ +5.0V to +2.5V' and a 'レギュレータ +3.3V to +1.5V'. The '電源 SW' is connected to an 'ACアダプタ' (AC Adapter, AC100V to 5V(2.3A)).

SVO-02 HardWare Manual Rev1.5

3.1. ブロック説明

おもなデバイスについて記述します。

3.1.1. CPU

USB2.0 の制御、FPGA の初期化と設定などを行います。16 ビット・データ幅の SH2 系 CPU (SH7144) を使います。CPU クロックは 11.0592MHz の 4 倍の約 44MHz です。

3.1.2. SRAM

CPU 用の SRAM です。容量は 512KB です。

3.1.3. USB2.0 コントローラ

USB2.0 のコントローラです。

3.1.4. FPGA

USB2.0 から送られてくるビデオ・データの取り込みロジック、SDRAM コントローラ、USB2.0 と SDRAM 間の DMA コントローラ、ターゲットボードへの H/VSING ジェネレータ、H/VSING に同期しての画像出力などの機能を有したデバイスです。

3.1.5. SDRAM

USB2.0 から送られてくるビデオ・データを保持するメモリです。容量は 128MB です。オプションとして 256MB も用意可能です。

3.1.6. 電源

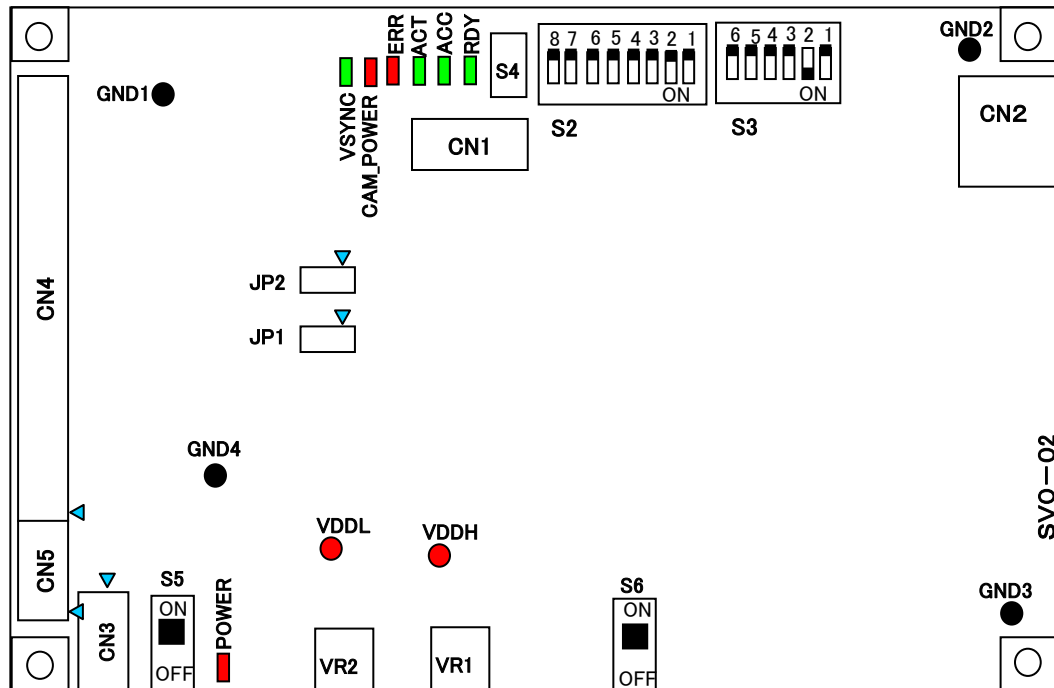
AC-DC アダプターから+5V の電圧の電源を入力し、各種電源電圧を生成します。

SVO-02 HardWare Manual Rev1.5

4. 概略部品配置図

4.1. SVO-02 部品配置図

以下に本書中に説明のある SVO-02 の部品配置図を記します。



* ▼ はコネクタの 1 番ピンの位置を表しています。

SVO-02 HardWare Manual Rev1.5

4.2. SVO-02 コネクタ

4.2.1. CN1:シリアルコネクタ

CPU(SH7144)内蔵のフラッシュROMへプログラム等をダウンロードする際に使用します。(通常は使用不可)

*** 使用した場合の動作保証は致しません。**

使用コネクタ		A1-10PA-2.54DSA:HIROSE		
ピン番	信号名	ニーモニク	入出力	備考
1	NC		—	
2	+3.3V		—	
3	GND		—	
4	NMI		入力	510Ω プルアップ抵抗付き
5	TxD		出力	
6	RxD		入力	4.7KΩ プルアップ抵抗付き
7	NC			
8	NC			
9	NC			
10	NC			

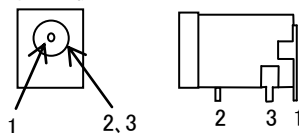
4.2.2. CN2:USB2. 0コネクタ

ホストPCと接続するUSB2. 0コネクタです。

使用コネクタ		E8144-B01021: Full Rise Electronic		
ピン番	信号名	ニーモニク	入出力	備考
1	BUS_POWER		—	未使用
2	DM		—	
3	DP		—	
4	GND		—	

4.2.3. CN3:電源コネクタ

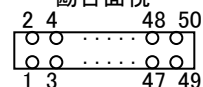
勘合面視



SVO-02 用DC5V用電源入力コネクタです。

使用コネクタ		MJ-179P:丸信無線		
ピン番	信号名	ニーモニク	入出力	備考
1	VCC(+5V)		—	
2	GND		—	
3	GND		—	

勘合面視



SVO-02 HardWare Manual Rev1.5

4.2.4. CN4:カメラ接続コネクタ

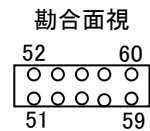
ターゲットボードへの接続コネクタです。IN/OUT は SVO-02 の信号、IN/OUT です。

使用コネクタ		A1-50PA-2.54DSA:HIROSE					
ピン番	信号名	IN/OUT	備考	ピン番	信号名	IN/OUT	備考
1	VDD_L *注)	OUT	1.25～4.0V 出力可能	26	GND	–	
2	GND	–		27	Y2	OUT	Pixel_DATA2
3	P0	OUT	汎用出力ポート	28	GND	–	
4	GND	–		29	Y3	OUT	Pixel_DATA3
5	P1	OUT	汎用出力ポート	30	GND	–	
6	GND	–		31	Y4	OUT	Pixel_DATA4
7	P2	OUT	汎用出力ポート	32	GND	–	
8	GND	–		33	Y5	OUT	Pixel_DATA5
9	P3	IN	汎用入力ポート(外部同期用 PIX_CLK 入力:オプション)	34	GND	–	
10	GND	–		35	Y6	OUT	Pixel_DATA6
11	P4	IN	汎用入力ポート(外部同期用 Vsync 入力:オプション)	36	GND	–	
12	HS	OUT	ターゲットボードへの水平同期信号	37	Y7	OUT	Pixel_DATA7
13	VS	OUT	ターゲットボードへの垂直同期信号	38	GND	–	
14	XRST *注)	OUT	ターゲットボードへの RESET 信号”L” アクティブ	39	CLKOUT T *注)	OUT	ターゲットボード用 SystemCLK PLL 内蔵クロックジェネレータの設定 及び S3-5,6 にて切り替え可能
15	VDD_H *注)	OUT	1.25～4.0V 出力可能	40	GND	–	
16	GND	–		41	Y8	OUT	Pixel_DATA8
17	NC *注)		何も接続しないで下さい。	42	Y9	OUT	Pixel_DATA9
18	GND	–		43	Y10	OUT	Pixel_DATA10
19	NC *注)	–	何も接続しないで下さい。	44	Y11	OUT	Pixel_DATA11
20	GND	–		45	Y12	OUT	Pixel_DATA12
21	DCK	OUT	Pixel_CLK	46	Y13	OUT	Pixel_DATA13
22	GND	–		47	Y14	OUT	Pixel_DATA14
23	Y0	OUT	Pixel_DATA0	48	Y15	OUT	Pixel_DATA15
24	GND	–		49	3.3V * 注)	–	
25	Y1	OUT	Pixel_DATA1	50	P5	IN	汎用入力ポート(外部同期用 Hsync 入力:オプション)

*注)SVI ボードと接続するケーブルはカットしています。

SVO-02 HardWare Manual Rev1.5

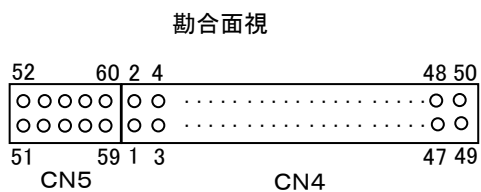
4.2.5. CN5:カメラ接続コネクタ



ターゲットボードへの接続コネクタです。IN/OUT は SVO-02 の信号、IN/OUT です。

使用コネクタ		A1-10PA-2.54DSA:HIROSE					
ピン番	信号名	IN/OUT	備考	ピン番	信号名	IN/OUT	備考
51	P6	IN	汎用入力ポート	56	P11	OUT	汎用出力ポート
52	P7	IN	汎用入力ポート	57	P12	OUT	汎用出力ポート
53	P8	IN	汎用入力ポート	58	P13	OUT	汎用出力ポート
54	P9	IN	汎用入力ポート	59	P14	OUT	汎用出力ポート
55	P10	IN	汎用入力ポート	60	P15	OUT	汎用出力ポート

4.2.6. CN4 と CN5 の位置関係



・CN4 と CN5 を合わせて 60 ピンのピンヘッダ相当になっている。

SVO-02 HardWare Manual Rev1.5

4.3. SVO-02 発光ダイオード

4.3.1. POWER LED(赤色)

SVO-02 の電源表示用LEDです。

電源用コネクタ(CN3)から電源が供給され且、S5が”ON”で点灯します。

4.3.2. CAM POWER LED(赤色)

ターゲットボードの電源表示用LEDです。

ターゲットボードVDDH,VDDLが供給されている事を示すLEDです。

4.3.3. ERR LED(赤色)

何らかのエラーが発生している場合に点灯します。

4.3.4. VSYNC LED(緑色)

ターゲットボードへの VSYNC 信号が供給している事を表示する LED です。

“L”レベルにて点灯します。

4.3.5. ACT LED(緑色)

Buffer0からターゲットボードへ画像を出力している場合に点灯します。

4.3.6. ACC LED(緑色)

アイドルでない場合(画像を出力中、画像を転送中等)に点滅します。

4.3.7. RDY LED(緑色)

レディ状態の場合に点灯します。

SVO-02 HardWare Manual Rev1.5

4.4. SVO-02 スイッチ

4.4.1. S2:DIPスイッチ

S2	説明
1	予約 * 通常はOFF
2	予約 * 通常はOFF
3	ON:シリアル経由でのモジュールダウンロード * 通常はOFF 使用禁止
4	予約 * 通常OFF
5	予約 * 通常OFF
6	ターゲットボードへの電源供給 OFF:起動時にターゲットボードへ電源を供給します。 ON:起動時にターゲットボードへ電源を供給しません。
7	未使用
8	未使用

4.4.2. S3:DIPスイッチ

2～4 は使用禁止です。(使用した場合の動作保証は致しません)

S3	説明
1	FPGA 及びファームウェアダウンロード時に使用、ON:FPGA/FW ダウンロード OFF:通常動作時設定
2	予約 * 通常ON 使用禁止
3	予約 * 通常OFF 使用禁止
4	予約 * 通常OFF 使用禁止
5	ターゲットボードへの出力 CLK 設定 下記表参照
6	ターゲットボードへの出力 CLK 設定 下記表参照

ターゲットボードへの出力 CLK 設定表

出力 CLK	S3-5	S3-6
PLL 内蔵 CLK ジェネレータの出力の 1/1	OFF	OFF
PLL 内蔵 CLK ジェネレータの出力の 1/2	ON	OFF
PLL 内蔵 CLK ジェネレータの出力の 1/4	OFF	ON
PLL 内蔵 CLK ジェネレータの出力の 1/8	ON	ON

SVO-02 HardWare Manual Rev1.5

4.4.3. S4: プッシュ・スイッチ

ターゲットボード・リセットスイッチ。押しているあいだ、ターゲットボードにリセットがかかります。”L”アクティブ

4.4.4. S5: POWERスイッチ

SVO-02 のON/OFFスイッチです。

4.4.5. S6: ターゲットボードPOWERスイッチ

ターゲットボードへの電源(VDDH,VDDL)のON/OFFスイッチです。

ONにするとリレー1が短絡しターゲットボードへ VDDH 及び VDDL が出力されます。

4.5. ターゲットボード電源・調整ボリューム

4.5.1. VR1: VDDH調整用ボリューム

SVO-02 で生成するVDDHの調整用ボリュームです。(1.25V~4.00V)チェック端子VDDHで電圧を計測します。

出荷時設定2. 9V

4.5.2. VR2: VDDL調整用ボリューム

SVO-02 で生成するVDDLの調整用ボリュームです。(1.25V~4.00V)チェック端子VDDLで電圧を計測します。

出荷時設定2. 9V

4.6. SVO-02 チェック端子

4.6.1. VDDH チェック端子

VDDHの調整時に使用するチェック端子です。(出荷時設定2. 9V)

4.6.2. VDDLチェック端子

VDDLの調整時に使用するチェック端子です。(出荷時設定2. 9V)

4.6.3. GND1~4チェック端子


4.6.4. VDDH及びVDDL調整時の GND 端子として使用してください。**GND1、2**チェック端子

SVO-02 HardWare Manual Rev1.5

4.7. SVO-02 ジャンパー

4.7.1. JP1

3	2	1
○	○	○




1-2 を短絡してください。

2-3 を短絡しての動作は保証しません。

4.7.2. JP2

3	2	1
○	○	○

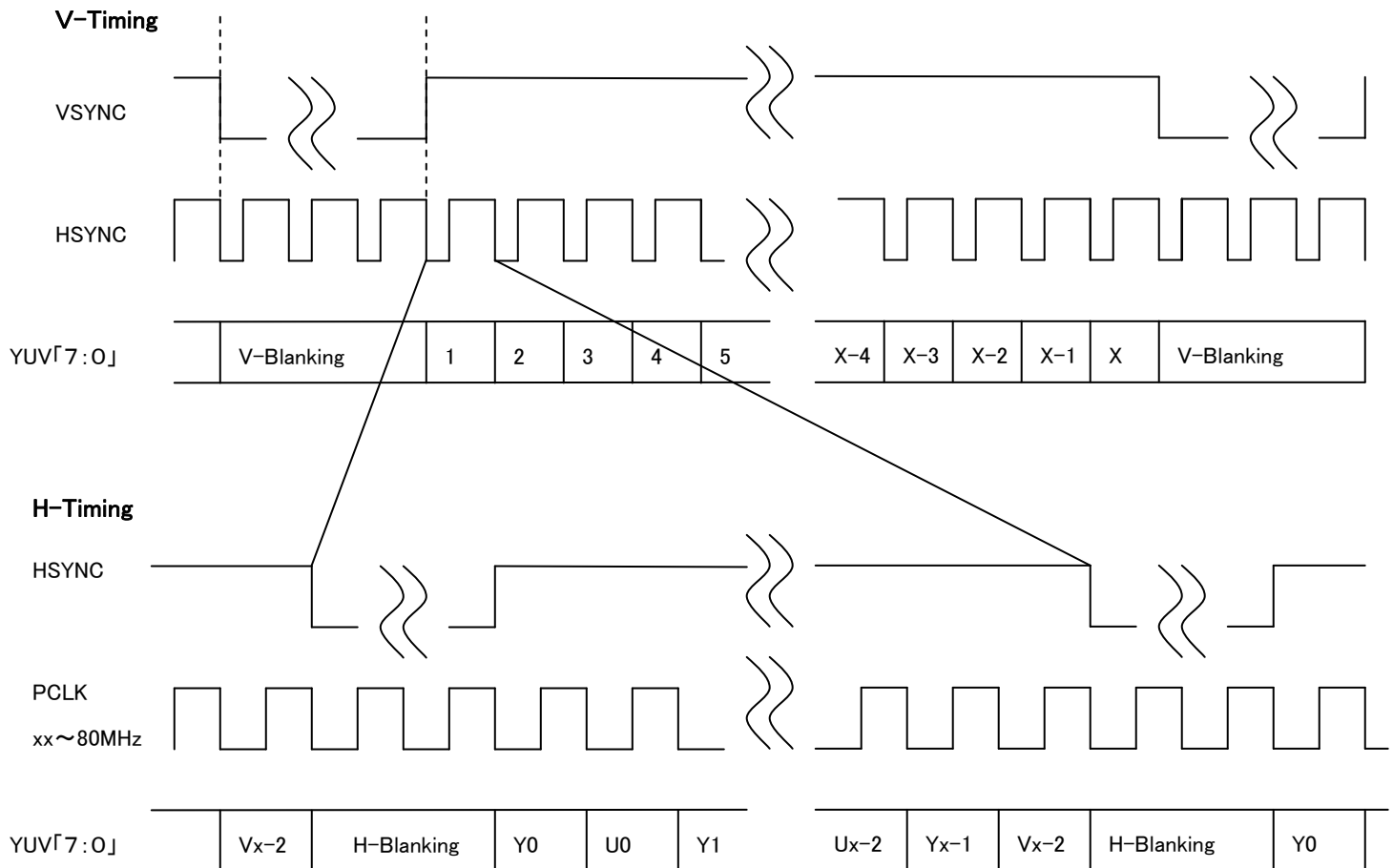


1-2 を短絡してください。

2-3 を短絡しての動作は保証しません。

SVO-02 HardWare Manual Rev1.5

5. 出力タイミング



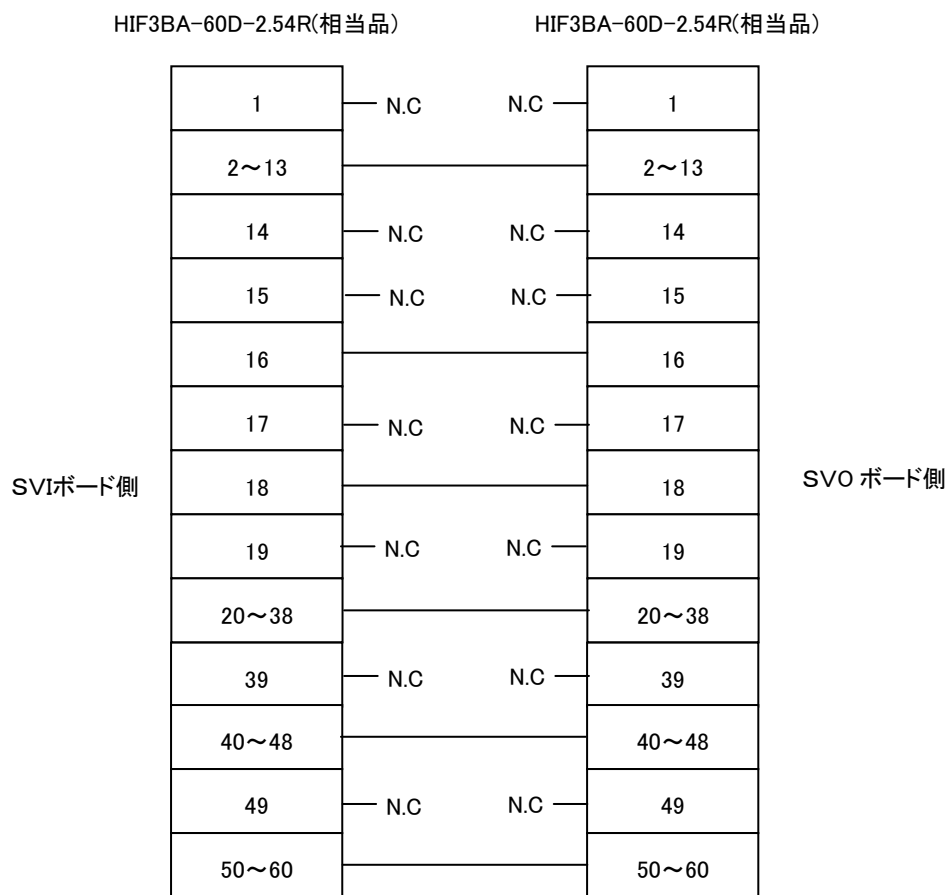
6. 注意事項

本ボードをご使用する際は、以下の注意事項を必ずお守り下さい。

1. ターゲットボードの取り外しを行う場合は SVO-02 の電源をOFFにして下さい。
2. SVI ボードと接続する場合のケーブルは次ページのケーブル図を参照してください。

SVO-02 HardWare Manual Rev1.5

SViボード⇔SVOボード接続ケーブル



フラットケーブル60芯 30mm以内