

MAX96706 GMSL デシリアライザ基板
GMI-96706 / NV013-C
ハードウェア仕様書

第 3 版

株式会社ネットビジョン

改訂履歴

版数	日付	内容	担当
第 1 版	2019/04/17	初版作成 (NV012-B 第 4 版より継承)	山田
第 2 版	2019/06/14	CN8 を未実装に変更 NV013-B からの変更点に SW シルク表記を追加	山田
第 3 版	2019/07/10	部品番号 SW2 を SW3 に修正 ブロック図の修正 (NV013-B -> C の変更を反映)	

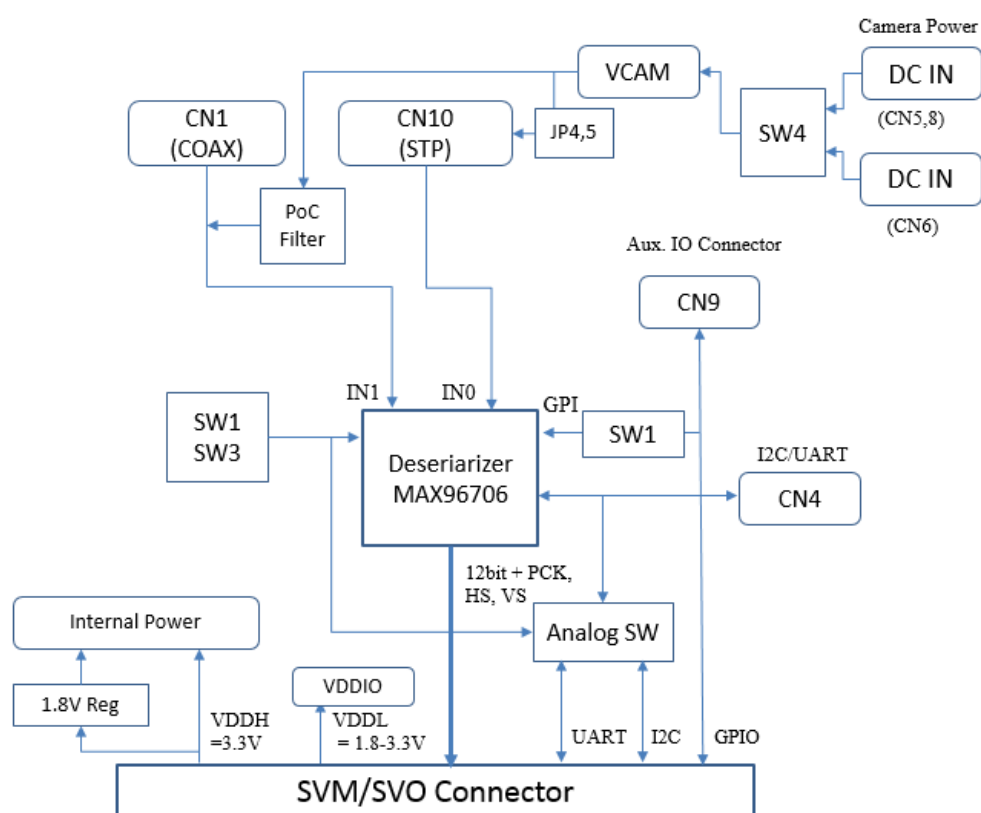
目次

1.	概要	4
2.	詳細	7
2.1.	電源系	7
2.2.	シリアル (UART / I2C) 通信	7
2.3.	コネクタ一覧表	8
2.4.	コネクタ詳細	9
2.5.	スイッチ設定	14
2.6.	LED インジケータ	15
2.7.	電源選択ジャンパ	15
2.8.	GPI ピンに関する配線	15
3.	使用手順	16
4.	主要諸元	17
5.	Appendix	18
5.1.	基板寸法図	18
5.2.	基板写真	19
5.3.	4 CH 同期取り込みシステムでの配線例	20
5.4.	FAKRA コネクタによる差動入力改造箇所	20

1. 概要

本仕様書は、NV013-C / GMI-96706 「MAX96706 GMSL デシリアライザ基板」のハードウェア仕様書です。「MAX96706 GMSL デシリアライザ基板」(以下本基板と表記)は、Maxim 社 GMSL 規格 (参考: MAX96705 / MAX96707) で送信されるシリアル信号の映像をパラレル信号に変換し、弊社 SV シリーズ (SVM-03/03U/SVI-06 etc.)に接続して使用するための変換基板です。本基板は既存 NV013-B 基板の一部回路を変更した改良版であり、NV013-B 基板と同様に使用することができます。なお本基板の製品名は「GMI-96706」ですが、仕様書を通して製造型番 NV013-C の表記としています。

【図1】 ブロック図



【図1】に本基板のブロック図を示します。本基板は Maxim 社デシリアライザ IC MAX96706 を搭載しており、最大 116MHz ピクセルクロックまでの GMSL 映像信号のシリアル - パラレル変換、SVM-03 ボードと組み合わせた MAX96706 のレジスタ設定および GMSL 信号線を通した I2C / GPIO 通信が可能です。パラレル信号の出力コネクタは弊社 SV シリーズ共通のインタフェースとなっており、SVM-03 等と直結しての使用が可能です。シリアル信号の入力として FAKRA 規格のコネクタ(シングルエンド転送)および LVDS コネクタ(差動転送)を実装しており、車載用カメラとの接続に最適です。

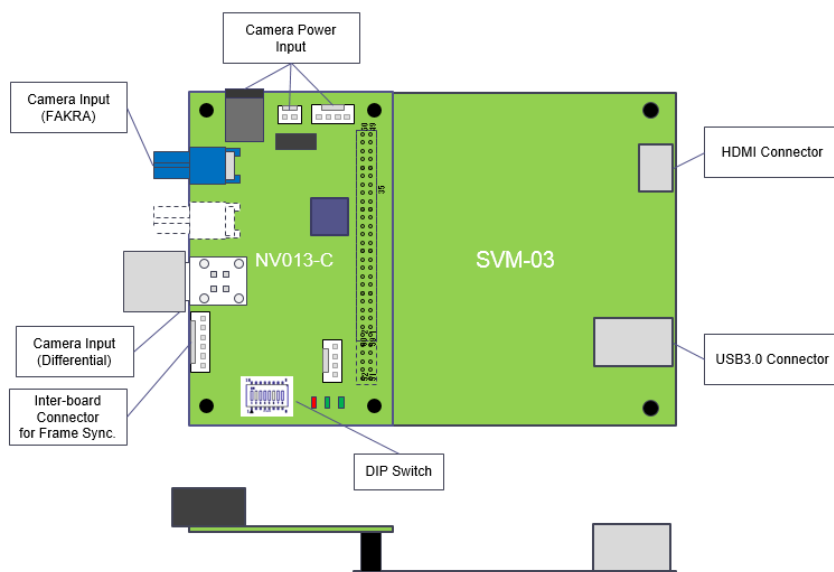
入力コネクタは FAKRA (CN1) および HSD (CN10) が実装可能です。使用コネクタは注文時にご指定ください。MAX96706 の IN0+/- に CN10、IN1+/- に CN1 が接続されています。したがって、CN1 側を使用する場合 キャプチャボード等からの I2C 設定が必要です。未実装コネクタの CN11 は IN1- に接続されています。

す。

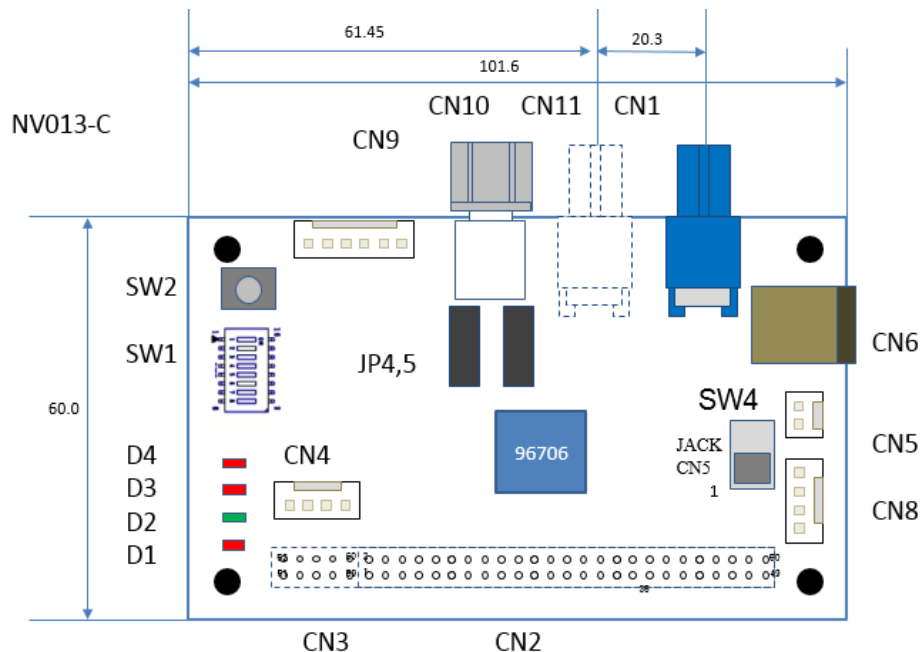
MAX96706 の GPI ピンは外部 IO コネクタや SV シリーズ基板の GPIO と接続可能になっているため、複数の NV013-C 基板を同時に使用したカメラ同期機能も構成可能になっています。

【図3】に本基板と SVM-03 基板のボード接続イメージを示します。図に示すように、両基板は 50 ピンのピンソケット (CN2) を介して接続されます。ねじ穴位置は両基板で共通なので、スペーサ等で両基板を固定することが可能です。本基板のコネクタの配置図は、【図4】に示す通りです。コネクタのピン番号、ピンアサインは「コネクタ詳細」の項で後に示します。

【図3】 ボード接続イメージ



【図4】コネクタ配置図

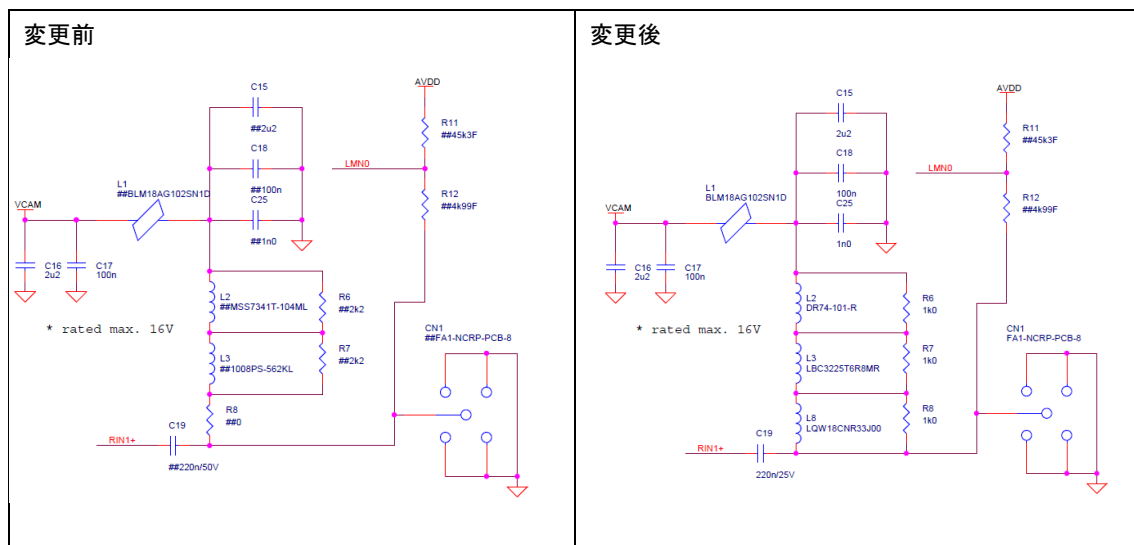


* CN3, CN8, CN9, CN10, CN11, D4 は標準で未実装

1.1. NV013-B 基板からの変更点

本基板の NV013-B 基板からの変更点は次の通りです。

- (1) 電源コネクタ選択用のジャンパはスライドスイッチ (SW4) に置き換えました。
- (2) デシリアライザのリセットスイッチ (SW3) を追加しました。
- (3) PoC 回路を変更しました。



- (4) カメラ電源入力にコンデンサ (100uF) を追加しました。
- (5) 一部のコネクタ実装状態が異なります。CN4 は標準で実装となります。
- (6) 基板固定穴の処理を変更しました。
- (7) SW1 のシルク表記を追加しました。

2. 詳細

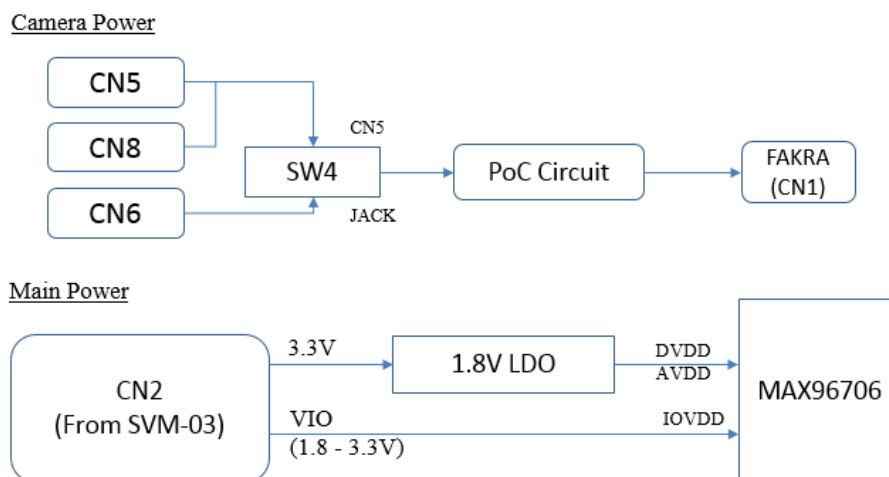
2.1. 電源系

本基板には 1.8V レギュレータ (LDO) を搭載しており、これによりデシリアライザ IC のコア電圧に対し電源を供給しています。IC の電源 (コア電圧、IO 電圧) は コネクタ CN2 を通して SVM-03 等のイメージキャプチャボードより供給します。このとき、イメージキャプチャボードの電源 VDDH および VDDL がそれぞれ本基板のコア電圧と IO 電圧に対応します。通常 VDDH および VDDL はともに 3.3V に設定します。

また、本基板では GMSL ケーブルにカメラ用電源を出力 (差動コネクタ使用の場合) あるいは重量 (FAKRA コネクタ使用の場合; 部品実装変更が必要) することができます。この電源は CN5、CN6、または CN8 から供給します。カメラ用電源と IC とはコンデンサを通して直流的に分断されているので、IC の電源とカメラ用電源の投入順序は基本的に問いません。

本基板の電源システムのブロック図を【図5】に示します。

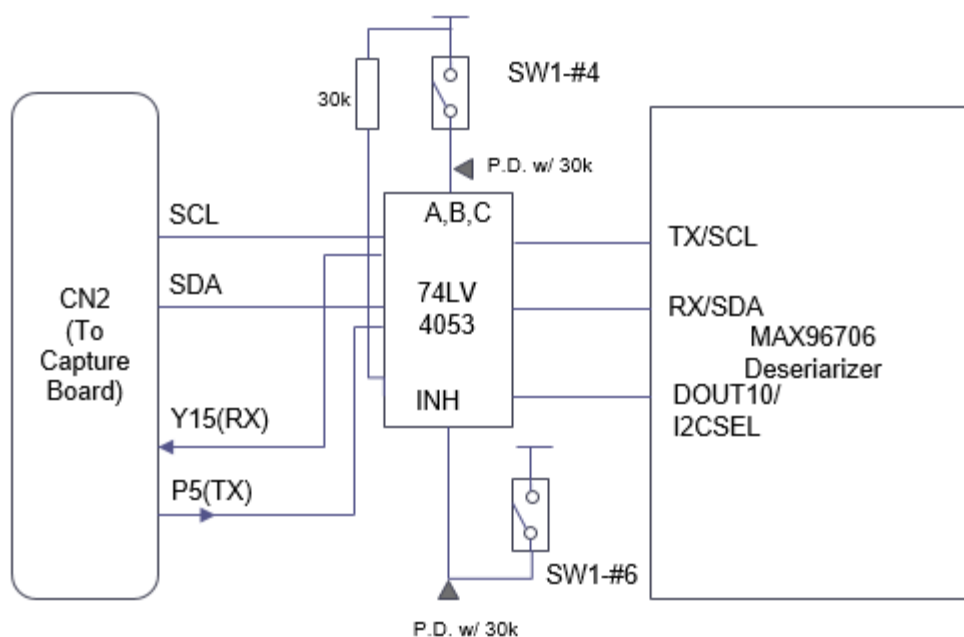
【図5】電源システムブロック図



2.2. シリアル (UART / I2C) 通信

本基板のデシリアライザ IC (MAX96706) は UART / I2C バスを有しており、IC の設定変更や GMSL ケーブルを通した、シリアルライザおよびターゲットデバイスとの UART 通信機能を持ちます。UART / I2C は同時に使用することができないため、本基板では UART / I2C は DIP SW によって選択します。

【図6】シリアルバス部分ブロック図



【図6】に NV013-C 基板上のシリアルバス部分のブロック図を示します。MAX96706 の I2C / UART は兼用機能ピンとして、同じピンが割り当てられています。SV シリーズのコネクタはキャプチャボードの仕様上 I2C / UART ピンが別々に割り当てられているので、図のようにアナログスイッチ 4053 (SN74LV4053A) によってバス切り替えを行っています。キャプチャボード側からシリアル通信を行う場合、DIP SW を適切に設定する必要があります。

2.3. コネクタ一覧表

CN#	実装状態	名前	型番
CN1		GMSL 入力 (同軸)	FA1-NZRP-PCB-8 (FAKRA)
CN2		パラレル出力	C-00086
CN3	未実装	(未使用)	N/A
CN4		I2C/UART 入出力	171825-4
CN5		カメラ電源入力1	22-04-1021
CN6		カメラ電源入力2	PJ-202A センタ+, 2.1mm
CN8	未実装	カメラ電源入力3	171825-4
CN9	未実装	拡張コネクタ	171825-6
CN10	未実装	GMSL 入力	2286546

		(差動)	(HSD)
CN11	未実装	(未使用)	FA1-NZRP-PCB-8

* 実装状態は GMI-96706-F に適用する

拡張コネクタ (CN9) は多チャンネル取り込みシステムでの基板間通信、および将来の拡張用のコネクタです。
I2C 入出力コネクタ (CN4) は MAX96706 の シリアルバスに直結されています。

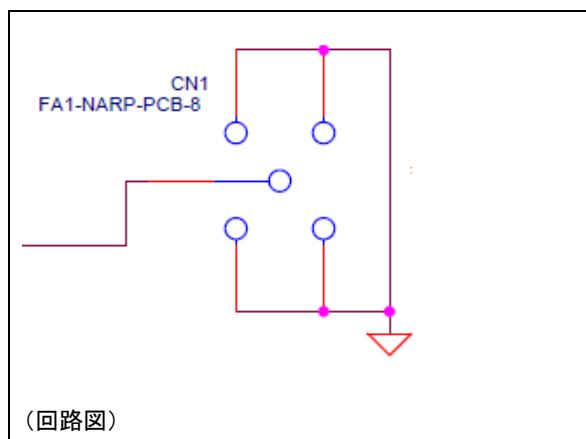
2.4. コネクタ詳細

以下に、本基板のコネクタの上面図(概略)およびピンアサイン(回路図より抜粋)を示します。なお、回路図中 ## で始まる部品は未実装部品を示します。

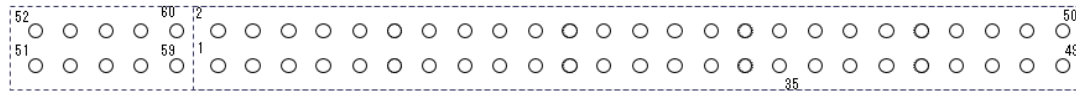
(信号名凡例)

名前	意味
VDDIO	IO 電源
VCAM	カメラ用電源
TX_SCL / RX_SDA	シリアル信号線
P0 - P5	SV ボードの汎用 IO ポート (CN2 直結)
RIN0+/-	GMSL 信号線

・CN1, CN11 (FA1-NZRP-PCB-8)



・CN2(C-00086 = 下図右)、CN3(下図左)



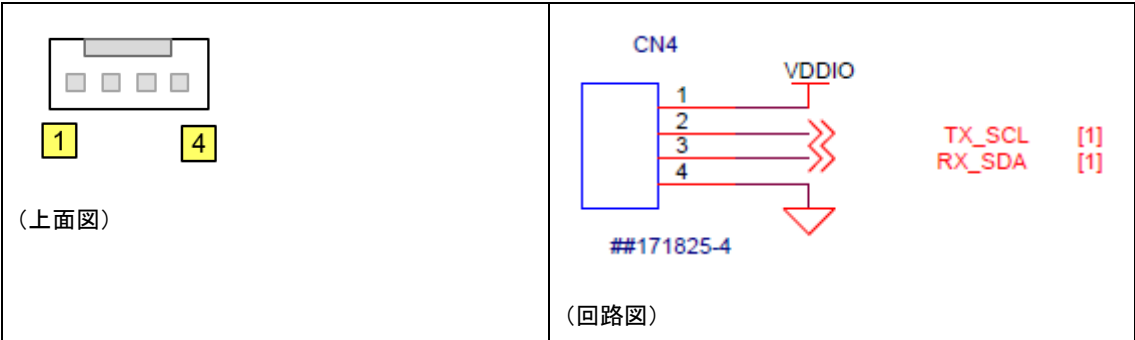
(実装時、基板上面から見た図)

使用コネクタ		C-00086					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	VDDL	POWER	I/O レベル電源 (1.8V or 3.3V)	2	GND	—	—
3	P0	OUT	NC	4	GND	—	—
5	P1	OUT	DOUT11/CXTP/DE (DE 出力)	6	GND	—	—
7	P2	OUT	NC	8	GND	—	—
9	P3	IN	NC	10	GND	—	—
11	P4	IN	NC	12	HSYNC	OUT	DOUT12/HS
13	VSYNC	OUT	DOUT13/VS	14	XRST	IN	/PWDN (MAX96706 リセット信号)
15	VDDH	POWER	ターゲット電源 (3.3V)	16	GND	—	—
17	SDA	IO	SDA	18	GND	—	—
19	SCL	IO	SCL	20	GND	—	—
21	DCK	OUT	PCLKOUT (ピクセルクロック出力)	22	GND	—	—
23	Y0	OUT	DOUT0	24	GND	—	—
25	Y1	OUT	DOUT1	26	GND	—	—
27	Y2	OUT	DOUT2	28	GND	—	—
29	Y3	OUT	DOUT3	30	GND	—	—
31	Y4	OUT	DOUT4	32	GND	—	—
33	Y5	OUT	DOUT5	34	GND	—	—
35	Y6	OUT	DOUT5	36	GND	—	—
37	Y7	OUT	DOUT7	38	GND	—	—
39	CLKOUT	IN	NC	40	GND	—	—
41	Y8	OUT	DOUT8	42	Y9	OUT	DOUT9
43	Y10	OUT	DOUT10/I2CSEL	44	Y11	OUT	DOUT11/CXTP/DE
45	Y12	OUT	DOUT12/HS	46	Y13	OUT	DOUT13/VS

47	Y14	OUT	NC	48	Y15	OUT	TX
49	+3.3V	-	NC	50	P5	IN	RX

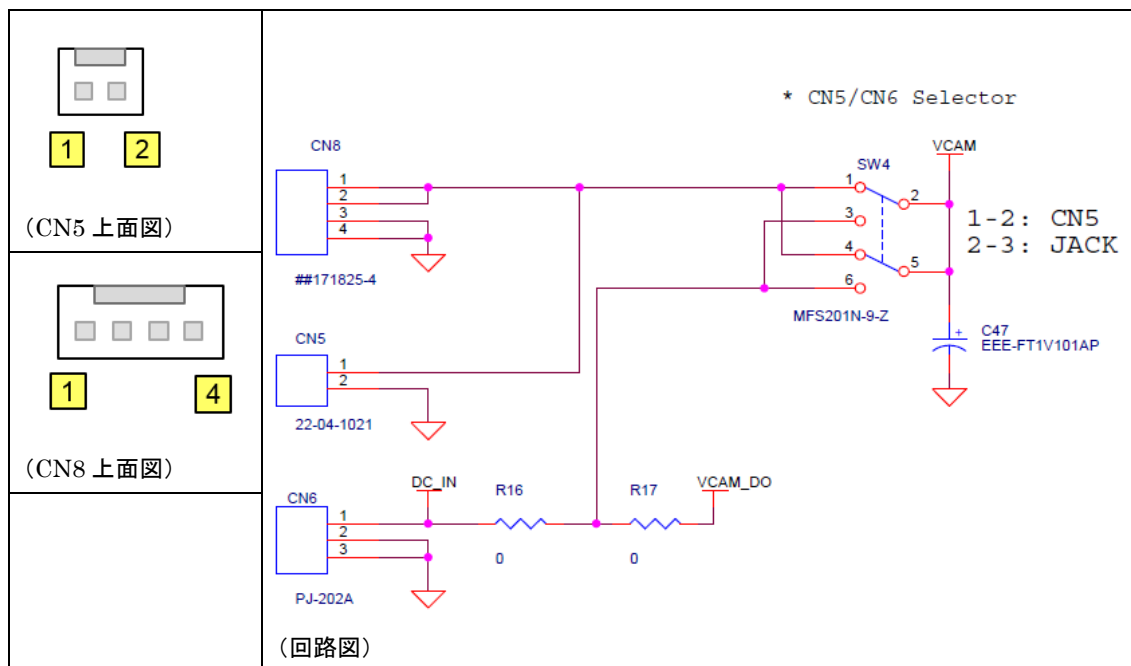
- 方向: NV013-C からみた IN/OUT を示しています。

・CN4 (171825-4 / TE Connectivity)

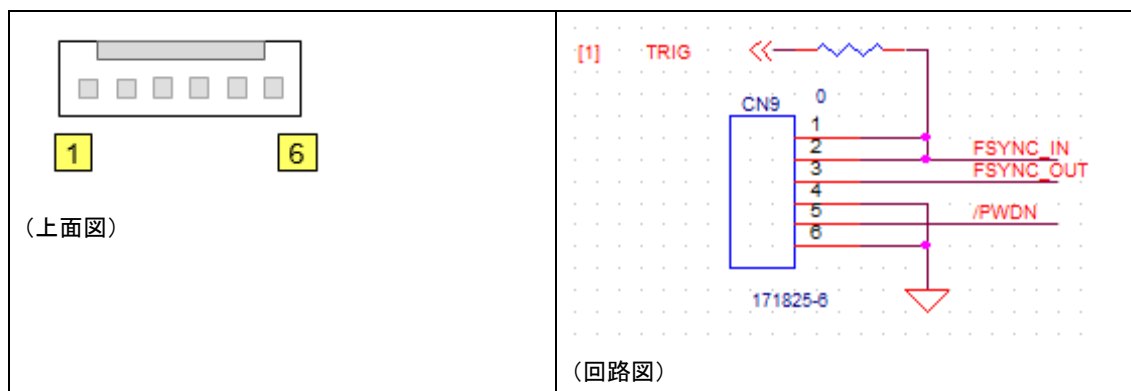


- CN4 は MAX96706 の端子直結です。

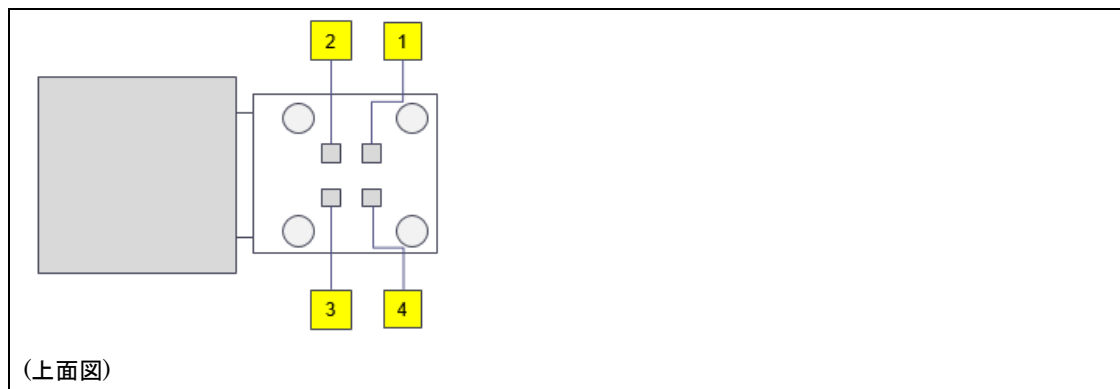
・CN5 (22-04-1021 / Molex), CN6(PJ-202A), CN8(171825-4 / TE Connectivity)

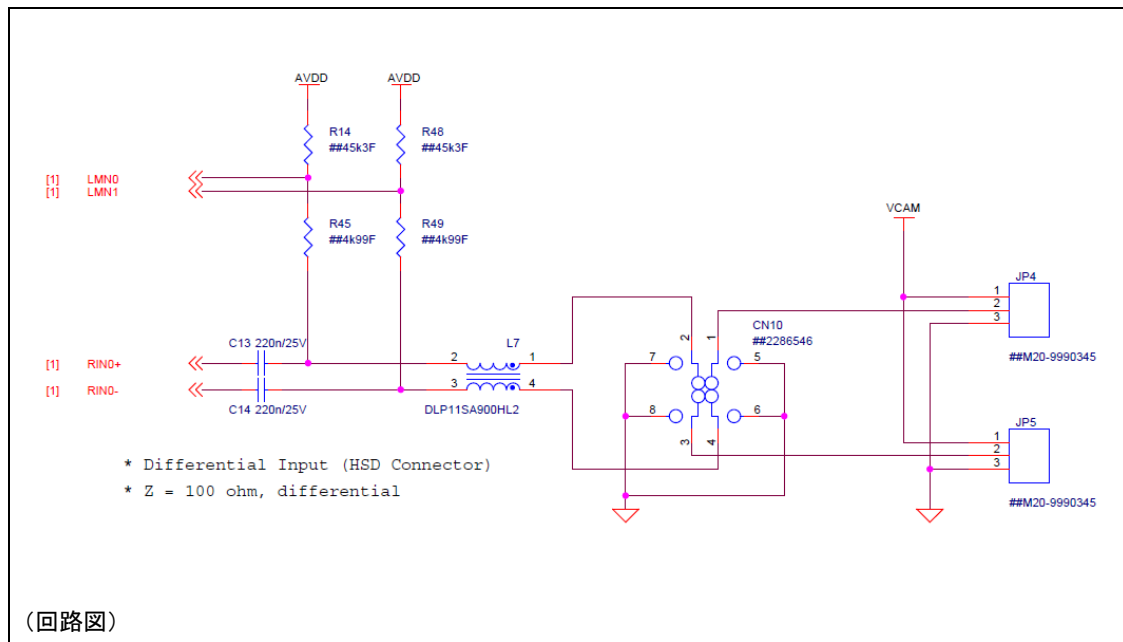


・CN9 (171825-6 / TE Connectivity)



・CN10 (2286546 / TE Connectivity)





2.5. スイッチ設定

本基板には 8 bit の DIP スイッチ (SW1) とリセットスイッチ (SW3) が実装されており、デシリアライザ機能や I2C アドレス等の設定を行うことができます。SW3 が押下されているとき、MAX96706 の PWDN 端子は L レベルになります。

SW1 の動作詳細を下記に示します。各機能の詳しい動作詳細は MAX96706 データシートも参照してください。

SW#	名前	機能
1	ADD0	デバイスアドレスを設定します。
2	ADD1	デバイスアドレスを設定します。 ADD1, ADD0 = {OFF, OFF} -> Address 58h ADD1, ADD0 = {OFF, ON} -> Address 5Ah ADD1, ADD0 = {ON, OFF} -> Address 5Ch ADD1, ADD0 = {ON, ON} -> Address 5Eh
3	CX/TP	入力信号仕様を指定します。 ON: 同軸入力 (CX/TP = H) OFF: 差動入力 (CX/TP = L) - CN1 側から入力を行う場合、MAX96706 のレジスタ GMSL_IN_SEL ビットの切り替えが必要です。
4	I2CSEL	I2C / UART 機能を選択します。 ON: I2C インタフェース (I2CSEL = H) OFF: UART インタフェース (I2CSEL = L)
5	I2C_INH	ON: CN2 と MAX96706 間の I2C/UART 接続を切り離します。 OFF: CN2 と MAX96706 間の I2C/UART 信号を接続します。 - CN4 から外部と直接 I2C/UART 信号をやりとりする際は ON にしてください。
6	HIM	High Immunity Mode を設定します。 ON: High Immunity Mode (HIM = H) OFF: Legacy Reverse Control Mode (HIM = L)
7	MS	ON: Bypass Mode OFF: Base Mode
8	GPI	GPI ピンの入力を選択します。 ON: 外部トリガ (CN9 から入力された FSYNC_IN 信号) を入力 OFF: L 入力 (30k プルダウン)

- デフォルトは 4 のみ ON

- DIP スイッチによる MAX96706 の動作モードはパワーアップ時の状態が適用されます。

SW4 はカメラ電源コネクタを選択するためのスイッチです。CN6 または CN5/CN8 コネクタとカメラ電源の接続を設定します。カメラ電源スイッチとしても使用できます。

SW4 状態	カメラ電源 (VCAM)
"JACK" 側	CN6 と接続
"CN5" 側	CN5, CN8 と接続

2.6. LED インジケータ

本基板には 3 つの LED が実装されています。それぞれの機能は下表の通りです。

LED#	名前	機能
D1	ERR	転送エラーが発生していれば点灯します。
D2	LOCK	PLL がロックしていれば点灯します。
D3	POWER	電源 (VDDH) が供給されていれば点灯します。
D4	LFLT	対応している場合、Line Fault 状態ならば点灯します。 (オプション機能につき要製造時指定)

2.7. 電源選択ジャンパ

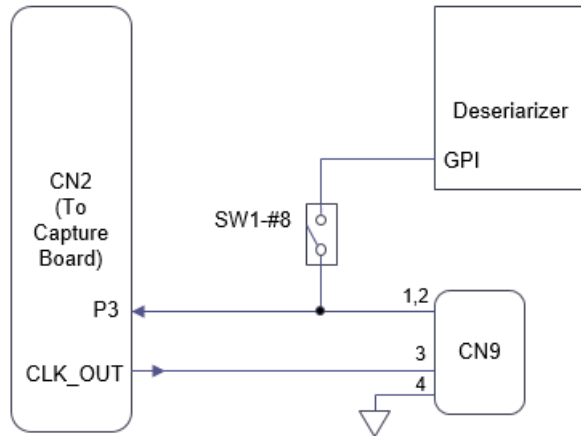
JP4, JP5 は HSD コネクタの電源出力極性を選択するジャンパです。HSD コネクタを通したターゲットへの電源出力を行う場合、以下通りジャンパを設定します。

HSD への出力	ジャンパ設定
Pin 1: GND Pin 3: GND (電源出力なし)	JP4: 2-3 間短絡 JP5: 2-3 間短絡
Pin 1: VCAM Pin 3: GND	JP4: 1-2 間短絡 JP5: 2-3 間短絡
Pin 1: GND Pin 3: VCAM	JP4: 2-3 間短絡 JP5: 1-2 間短絡

2.8. GPI ピンに関する配線

MAX96706 の GPI ピンは外部 IO コネクタや SV シリーズ基板の GPIO と接続可能になっているため、複数の NV013-C 基板を同時に使用したカメラ同期機能が構成可能になっています。

GPI ピン周りの配線は以下の通りになっています。「P3」は CN2 の 9 ピン、「CLK_OUT」は CN2 の 39 ピンにあたります。



3. 使用手順

以下に本基板を SVM-03 ボードと接続して使用する場合の使用手順について説明します。

- ・本基板の DIP SW が適切な設定になっていることを確認します。
- ・SVM-03 のターゲット電源 (VDDH、VDDL) が 3.3V にセットされていることを確認します。
- ・SVM-03 と本基板を接続します。
- ・SVM-03 に USB ケーブルを挿入し、PC と接続します。
- ・本基板の電源インジケータ (D3) が点灯していることを確認します。
- ・CN1 にカメラを接続します。
- ・(必要な場合) CN5 または CN6 よりカメラ電源を供給します。

以上で本基板のセットアップが完了します。以降は SVM-03 にカメラを接続する場合と同じですので、SVM-03 の使用方法に従ってください。

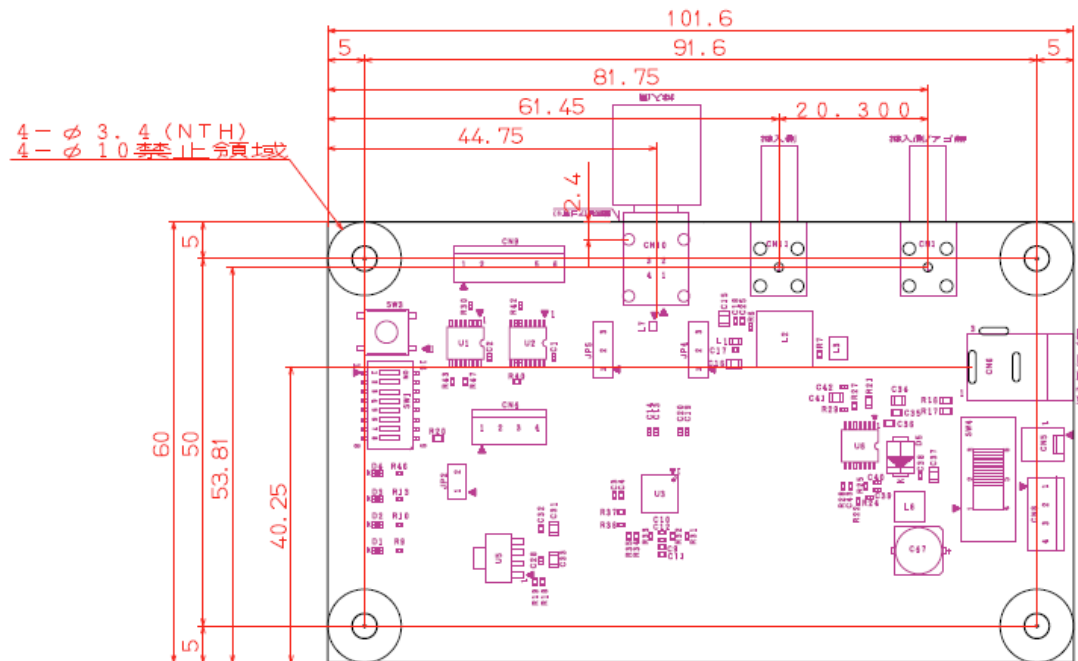
4. 主要諸元

項目	値	備考
基板寸法	60.0 x 101.6 mm	コネクタを含まない値
デシリアライザ用電源	DC +3.3V	CN2 経由、SVM-03U 等キャプチャボード (VDDH) から供給
IO 電源	DC +3.3V or 1.8V	CN2 経由、SVM-03U 等キャプチャボード (VDDL) から供給
カメラ用電源	DC +5 ~ +16V	CN5 または CN8 コネクタから供給可能 FAKRA コネクタより PoC 出力 電源電圧は接続するカメラに従う
画像入力	GMSL シングルエンド入力 もしくは 差動入力	シリアライザ MAX96705/MAX96707 対応 シングルエンド入力 (IN1+) として CN1 FAKRA 規格コネクタを用意 差動入力 (IN0+/IN0-) として HSD コネクタ CN10 を用意 CN11 および周辺部品を実装した場合には、 FAKRA x2 差動入力 (IN1+/IN1-) に対応可
画像出力	パラレル信号 最大 12 bit + VSYNC + HSYNC + PCK フォーマットは MAX96706 の設定に従う	インタフェースは SVM-03 に準ずる
シリアル通信	UART / I2C 選択可	Bypass mode で動作する場合、DIP SW の操作 が必要

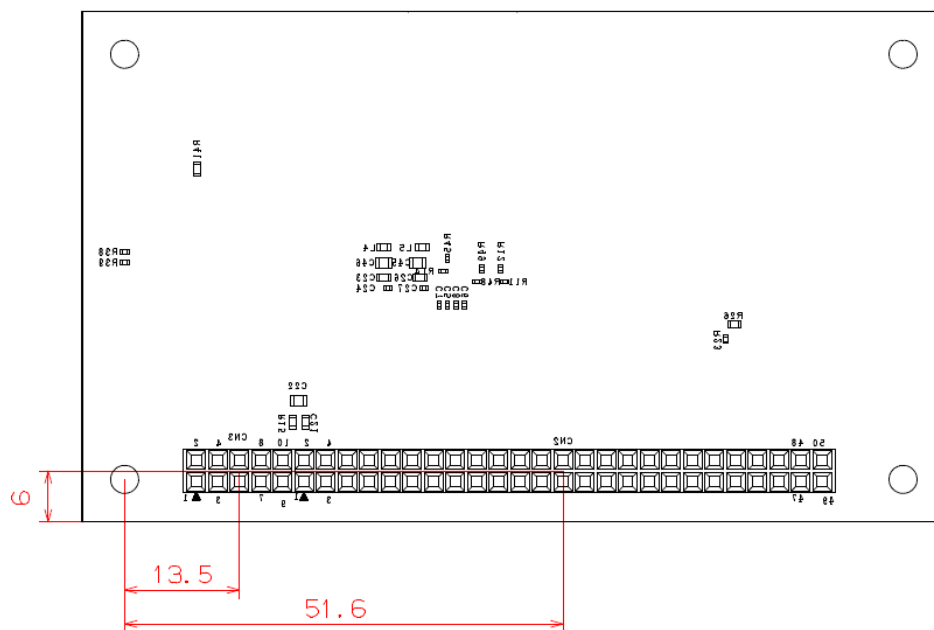
5. Appendix

5.1. 基板寸法図

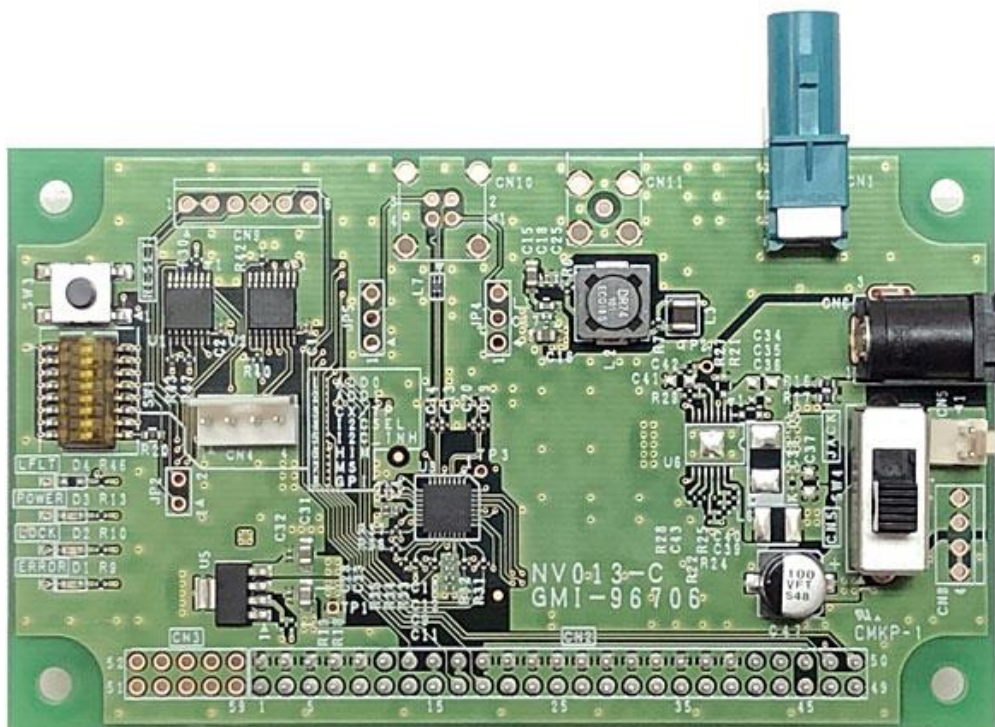
(部品面/部品面視)



(半田面/部品面視)



5.2. 基板写真

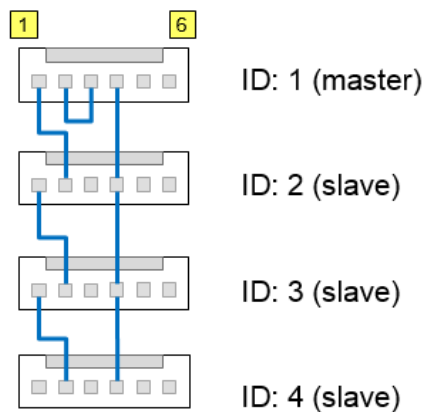


5.3. 4 CH 同期取り込みシステムでの配線例

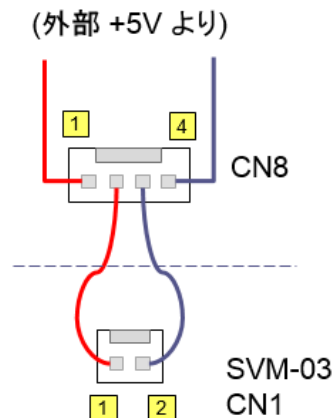
CN9 経由で配線を行うことで、GPI ピンの信号を複数のボードで共有することができます。GPI ピンにフレーム同期信号を入力し、対応するカメラを使用することで複数 CH の同期取り込みシステムが構築できます。

以下は配線の参考資料です。

CN9 ボード間配線図



CN8 電源配線図(参考)



5.4. FAKRA コネクタによる差動入力改造箇所

