

NV025-A
GVO-4963
(GVIF2 出力基板)
ハードウェア仕様書

第 2.1 版

株式会社ネットビジョン

改訂履歴

版数	日付	内容	担当
第 1 版	2019/12/03	初版作成	山田
第 2 版	2020/02/12	JP2 GVIFID 設定の設定値の誤りを修正 (6x -> 4x)	山田
第 2.1 版	2020/02/13	JP2 GVIFID 設定の設定値の誤りを修正 (3-4 短絡) 基板写真の配置を修正	山田

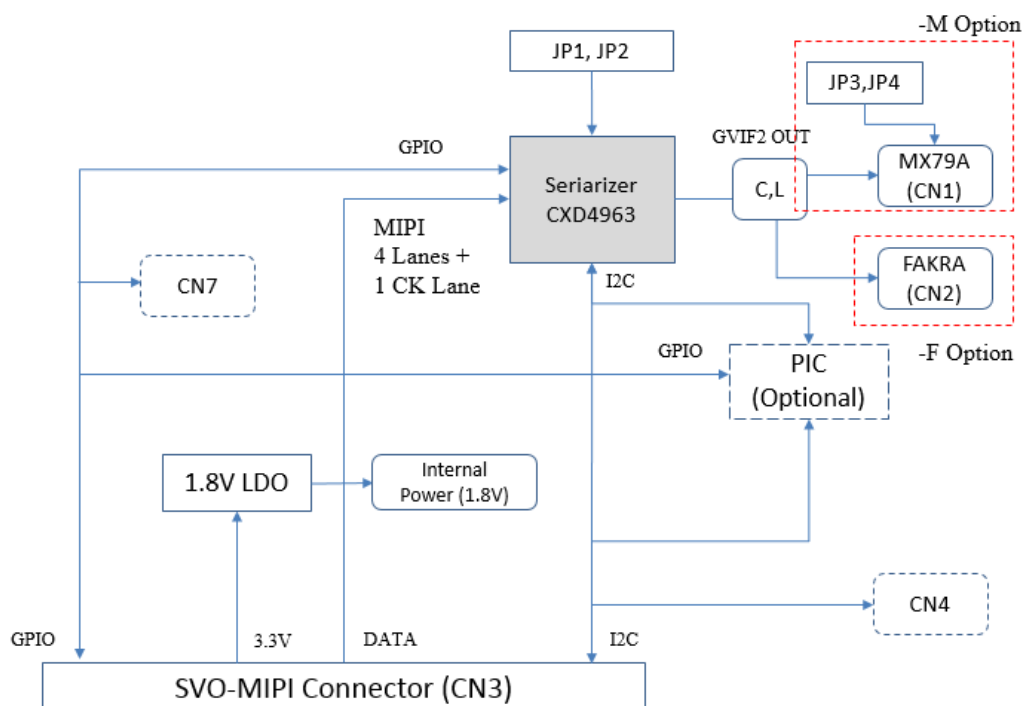
目次

1.	概要	4
2.	基板形状	6
2.1.	コネクタ配置図	6
2.2.	基板写真	7
3.	詳細	8
3.1.	コネクタ一覧表	8
3.2.	コネクタ詳細	8
3.3.	スイッチ	11
3.4.	ジャンパ設定	11
3.5.	LED インジケータ	12
3.6.	電源	12
3.7.	GPIO	12
3.8.	MIPI 信号入力の割り当て	12
4.	主要諸元	13
5.	Appendix	14
5.1.	基板寸法図	14
5.2.	PIC マイコン周辺回路図	15

1. 概要

本仕様書は NV025-A「GVIF2 出力基板」のハードウェア仕様書です。NV025-A 基板(以下本基板と表記)は、SONY シリアライザ CXD4963 を搭載し、MIPI で入力された映像信号を GVIF2 信号に変換するための基板です。本基板は 1 系統の GVIF2 出力と、弊社 SVO-MIPI シリーズ基板と接続するためのコネクタを持ちます。SVO-MIPI ボードと組み合わせた GVIF2 カメラのエミュレーションなどに応用が可能です。

ブロック図

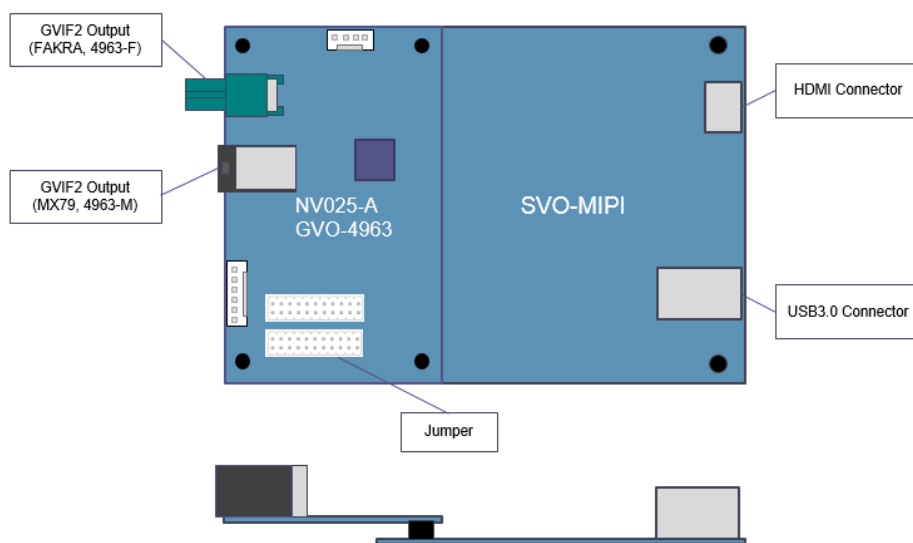


上図に本基板のブロック図を示します。GVO-4963-M 仕様では、GVIF2 出力は JAE MX79A コネクタに接続されています。この場合、FAKRA コネクタは未実装となり使用することはできません。GVO-4963-F 仕様では、GVIF2 出力は FAKRA コネクタに接続されます。この場合、MX79A コネクタは使用することができません。

MIPI 信号の入力コネクタ (CN3) は弊社映像出力ボードと接続することを想定しており SVO-MIPI 基板と直結しての使用が可能です。オプションとして、I2C スレーブのエミュレーション用途に PIC マイコンを搭載できるパターンを設けています。ボード電源はコネクタ CN3 を通して SVO-MIPI 等映像出力ボードより供給します。外部からの電源供給には対応しません。

下図に本基板と SVO-MIPI 基板とのボード接続イメージを示します。ねじ穴位置は両基板で共通なので、スペーサ等で両基板を固定することが可能です。

ボード接続イメージ

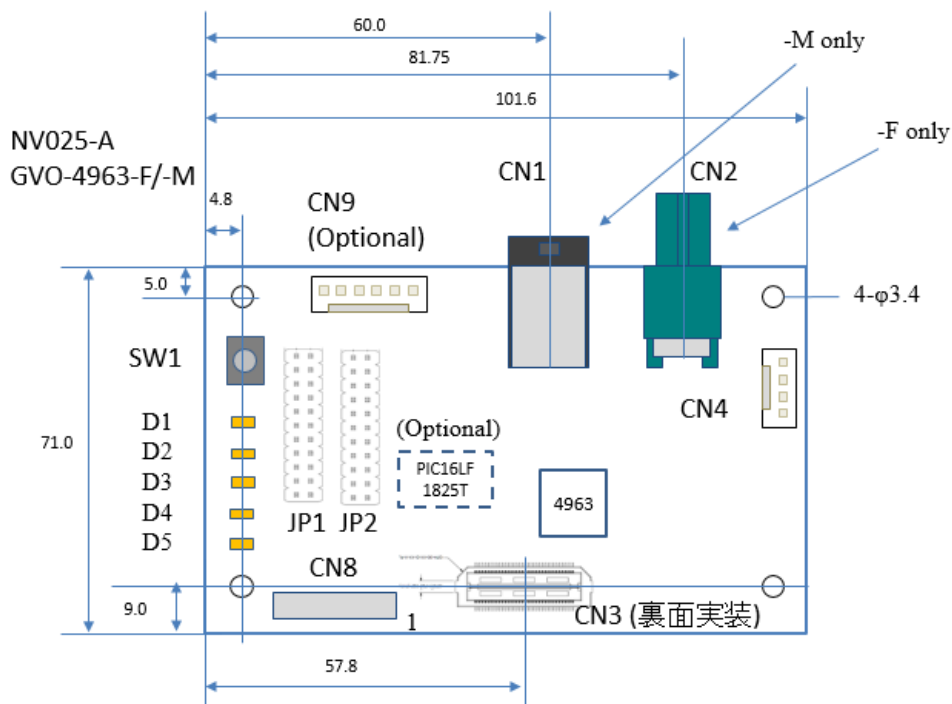


2. 基板形状

2.1. コネクタ配置図

本基板の主なコネクタの配置図を下図に示します。コネクタのピン番号、ピンアサインは「コネクタ詳細」の項で示します。

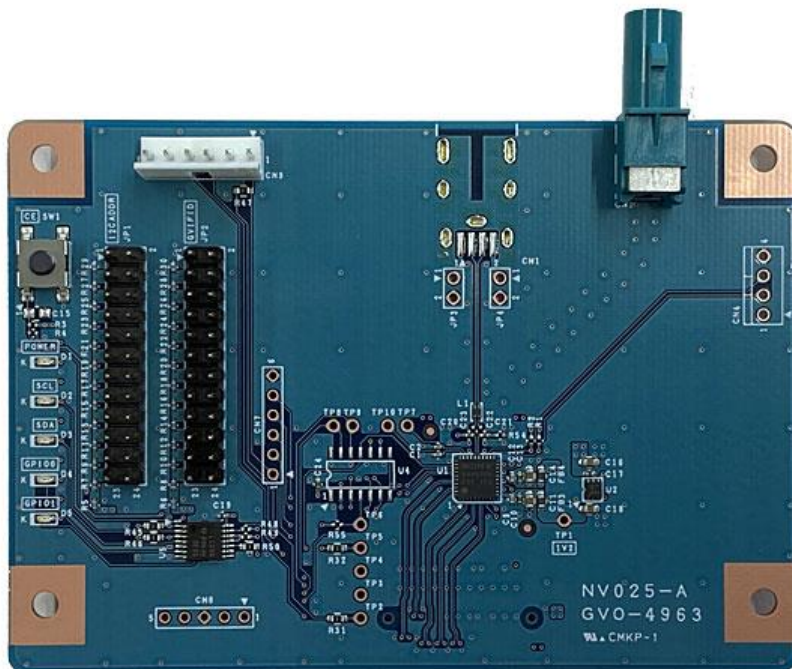
主要コネクタ配置図



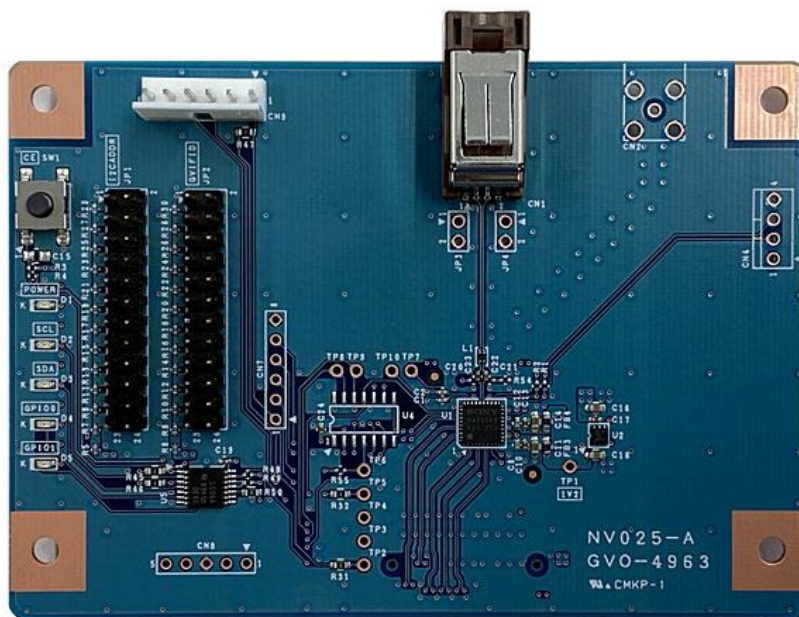
- 主要コネクタのみ表記しています
- CN4, CN8 は未実装

2.2. 基板写真

GVO-4963-F 仕様



GVO-4963-M 仕様



3. 詳細

3.1. コネクタ一覧表

CN#	実装状態	用途	型番
CN1	-M のみ	GVIF2 出力(差動)	MX79A04HQ2
CN2	-F のみ	GVIF2 出力(同軸)	FA1-NCRP-PCB-8
CN3		SVO-MIPI 接続用	QTH-030-01-L-D-A
CN4	未実装	I2C 入出力コネクタ	171825-4
CN7	未実装	GPIO 入出力	A2-6PA-2.54DSA(71)
CN8	未実装	PIC ICSP 書き込み用	A2-5PA-2.54DSA(71)
CN9		拡張用コネクタ	171825-6

- 実装状態は NV025-A / GVO-4963-F/M に適用する

- 拡張用コネクタ (CN8) は複数ボードを使用した出力システムでの基板間通信、および将来の拡張用のコネクタです。

- I2C 入出力コネクタ (CN4) はシリアライザ IC (CXD4963) の I2C バスに直結されています。

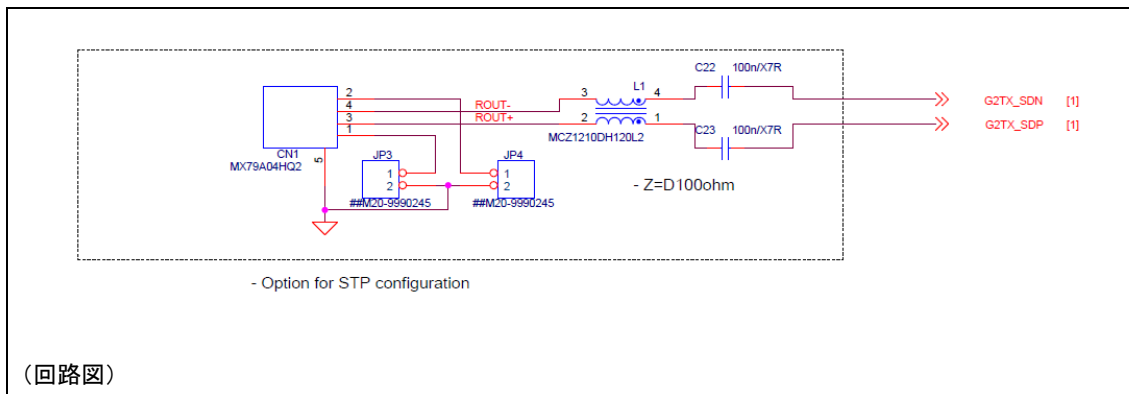
3.2. コネクタ詳細

以下に、本基板のコネクタの上面図(概略)およびピンアサイン(回路図より抜粋)を示します。

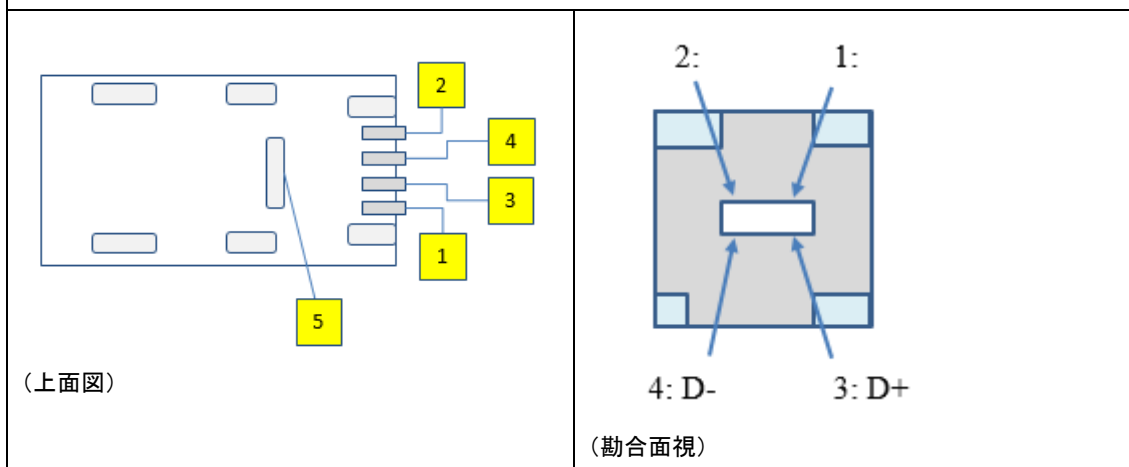
(ピンアサイン凡例)

名前	意味
VDDIO	IO 電源 (CN3 直結)
VCAM	カメラ用電源
SVM_GPIO0 - 7	CN3 の GPIO0-7 と接続 R33-R37 実装時、SVM_GPIO4-7 は CXD4963 の GIO0-3 と接続
SER_SCL / SER_SDA	I2C 信号線 (CXD4963 や CN3 と接続)
P0_FSIN	CN3 の 2ピン (SVM_GPIO0) と接続
P3_FSOUT	CN3 の 10ピン (SVM_GPIO3) と接続

・CN1 (MX79A04HQ2)

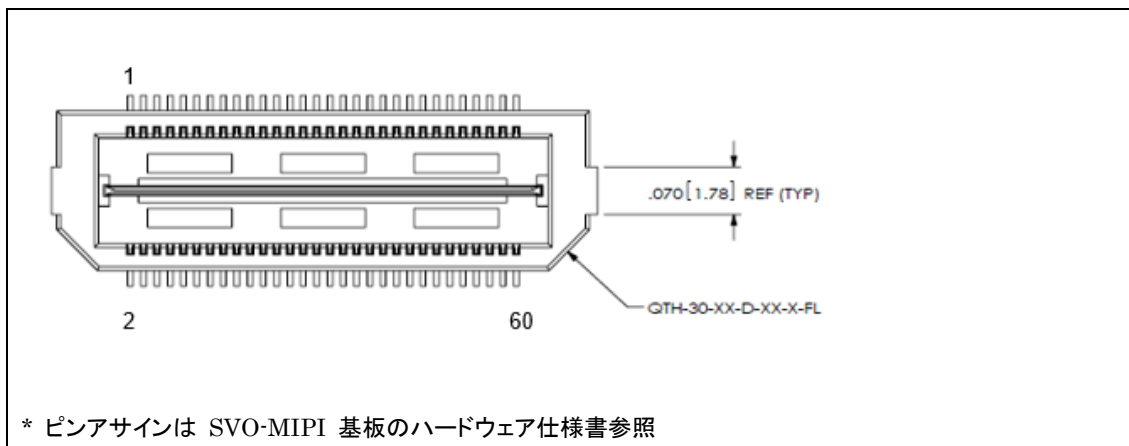


(回路図)

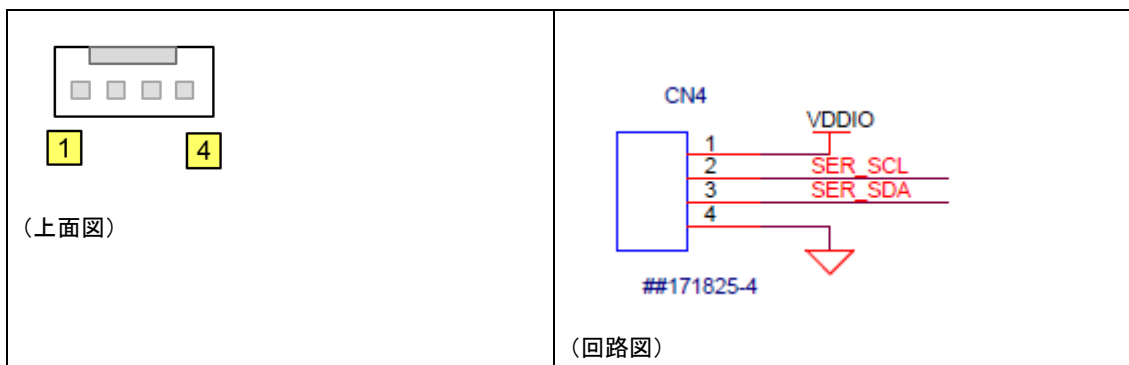


- ピン割り当て 4: D- / 3: D+ は固定となっています。1,2 ピンは JP3, JP4 によって GND と接続することが可能です。

・CN3 (QTH-030-01-L-D-A)

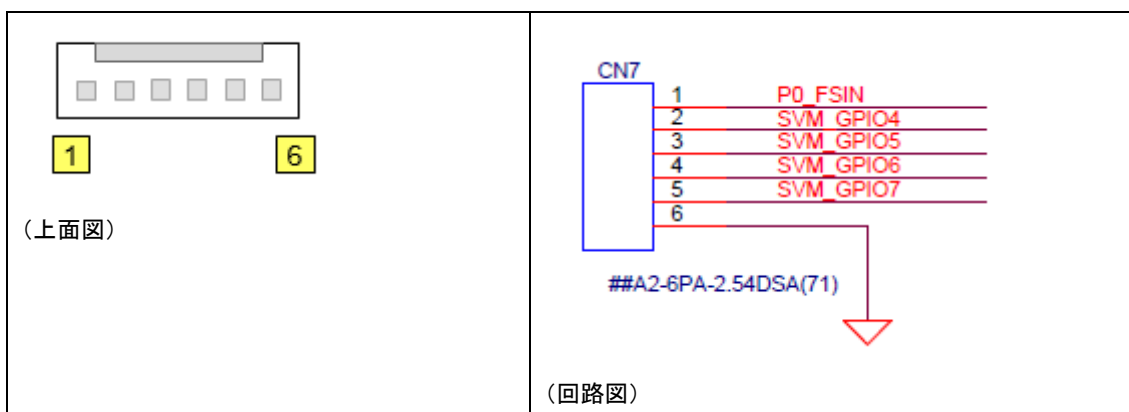


・CN4 (171825-4 / TE Connectivity)



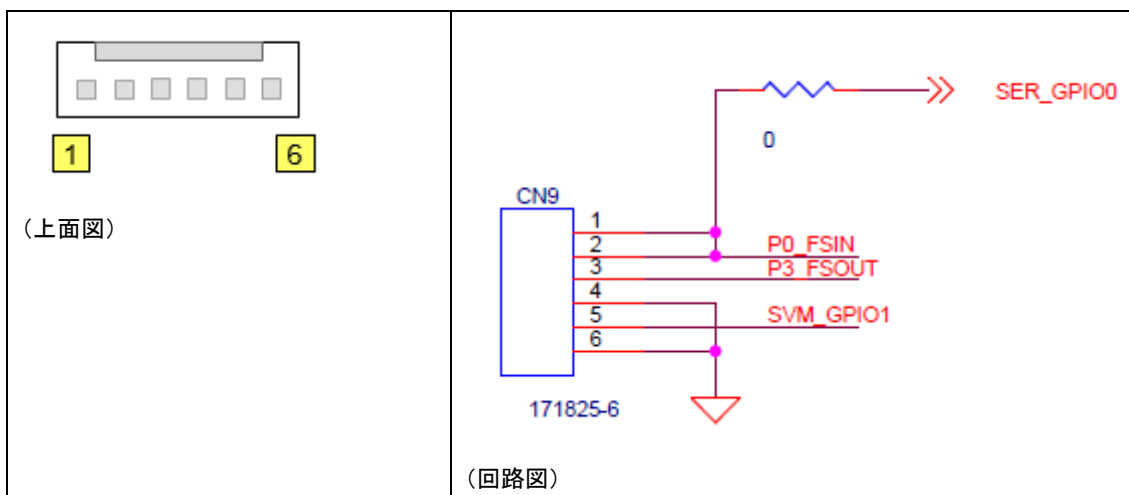
- CXD4963 の I2C バスと直結されています。
- コネクタは未実装です。

・CN7(A2-6PA-2.54DSA(71) / HRS)



- コネクタは未実装です。

・CN9(171825-6 / TE Connectivity)



3.3. スイッチ

本基板にはリセットスイッチとして SW1 が実装されています。SW1 を押下すると、CXD4963 の CE ピンが L 状態になります。

3.4. ジャンパ設定

本基板には CXD4963 設定用のジャンパが 2 個 (JP1, JP2) とリセットスイッチが 1 個実装されており、ジャンパの状態によってシリアライザの I2C アドレスや GVIFID を設定します。

・ JP1

JP1 は CXD4963 の I2C アドレスを指定するジャンパです。ジャンパピンにより、下表のいずれか 1 つを選択してください。

短絡ピン	I2C アドレス (7 bit)
1-2	0b0100000 (0x20)
3-4	0b0100001 (0x21)
(中略)	
19-20	0b0101001 (0x29)
21-22	0b0101010 (0x2A)

出荷時は 1-2 短絡状態となります。

・ JP2

JP2 は CXD4963 の GVIFID を指定するジャンパです。ジャンパピンにより、下表のいずれか 1 つを選択してください。

短絡ピン	GVIFID
1-2	0b01000000 (0x40)
3-4	0b01000001 (0x41)
(中略)	
19-20	0b01001001 (0x49)
21-22	0b01001010 (0x4A)

出荷時は 1-2 短絡状態となります。

3.5. LED インジケータ

LED#	名前	機能
D1	POWER	ボード電源 (3.3V 系) が供給されていれば点灯します。
D2	SCL	CXD4963 の I2C バスの SCL ピンが L のとき点灯します。
D3	SDA	CXD4963 の I2C バスの SDA ピンが L のとき点灯します。
D4	GPIO0	CXD4963 の GIO0 ピンが H のとき点灯します。
D5	GPIO1	CXD4963 の GIO1 ピンが H のとき点灯します。

3.6. 電源

シリアライザ IC CXD4963 の電源は、CN3 を通して接続先ボード (SVO-MIPI 等) から供給します。コア電源、IO 電源は 1.8V となっており、本基板上の 1.8V レギュレータ (LDO) によりシリアライザに対し電源を供給しています。IO 電源電圧は 1.8V / 3.3V に対応しています。

3.7. GPIO

本基板では、シリアライザ IC (CXD4963) の GIO0 - 10 ピンはコネクタ CN3 の GPIO4 - 14 (ピン番号は回路図参照) にジャンパ抵抗を経由して接続しており、SVO-MIPI 基板からのコントロールが可能な構成になっています。また、R33-44 を未実装にすることにより、GPIO の接続を切断することができます。

3.8. MIPI 信号入力の割り当て

本基板では、CXD4963 の MIPI 信号入力はデータ 4 レーン、クロック 1 レーンが CN3 と接続されています。接続割り当ては下表のように固定されています。

CXD4963	CN3 (SVO-MIPI)
RX_AN	MIPI_D4_N
RX_AP	MIPI_D4_P
RX_BN	MIPI_D2_N
RX_BP	MIPI_D2_P
RX_CN	MIPI_CLK1_N
RX_CP	MIPI_CLK1_P
RX_DN	MIPI_D3_N
RX_DP	MIPI_D3_P
RX_EN	MIPI_D1_N
RX_EP	MIPI_D1_P

本基板の動作には CXD4963 の MIPI レシーバのレーン割り当てが必要です。CXD4963 のレジスタを下表のように設定してください。

アドレス	レジスタ	値	説明
0x69 (b7)	MIPI_RX_DATA_MODE	0x1	データモード 1
0x69 (b6-4)	MIPI_RX_CLK_MODE	0x2	クロックモード 2
0x6A (b0)	MIPI_RX_PN_SWAP	0x0	端子名と同じ
0x6B (b3-0)	MIPI_RX_DATA_EXTENDED_MODE	0x2	データ拡張モード 2

4. 主要諸元

項目	値	備考
基板寸法	101.6 x 71.0 mm	コネクタを含まない値
シリアライザ用電源	DC +3.3V	CN3 経由、SVO-MIPI 等映像出力ボードの電源 (3.3V) から供給、内部 LDO で 1.8V に降圧
IO 電圧	DC +1.8V or +3.3V	PIC プログラム時は +3.3V に設定
画像入力	MIPI CSI-2 1-4 Lanes + CLK	CN3 より入力 対応フォーマット詳細は CXD4963 の規格参照 コネクタのインタフェースは SVO-MIPI に準ずる
画像出力	GVIF2 max: 4.8 Gbps	コネクタ CN1 または CN2 から出力
シリアル通信	I2C	I2C バスは CN3 および CN4 に出力 カメラの I2C 通信応答のエミュレーション用として、PIC マイコン (PIC16LF1825T) 実装可能なパターンあり

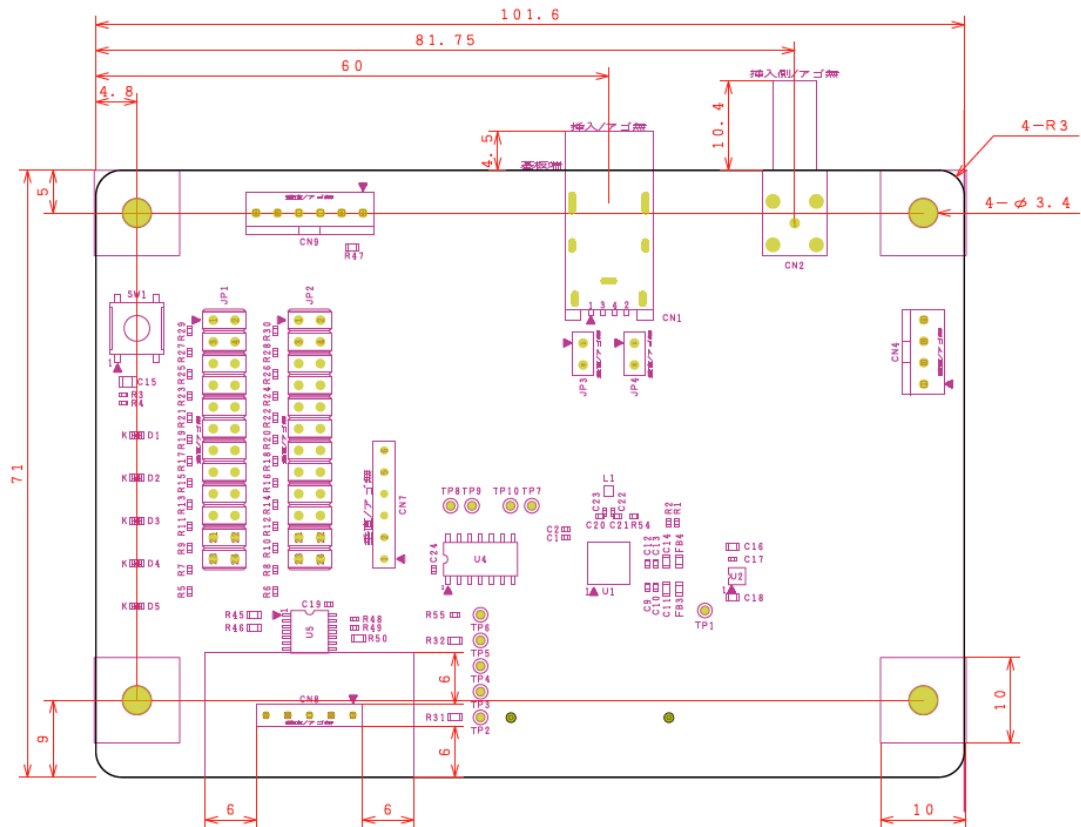
- 上記仕様は型番 NV025-A / GVO-4963-F / -M にのみ適用されます。

- SVO-MIPI 基板と接続する場合、SVO-MIPI 側を Continuous Clock 設定にする必要があります。

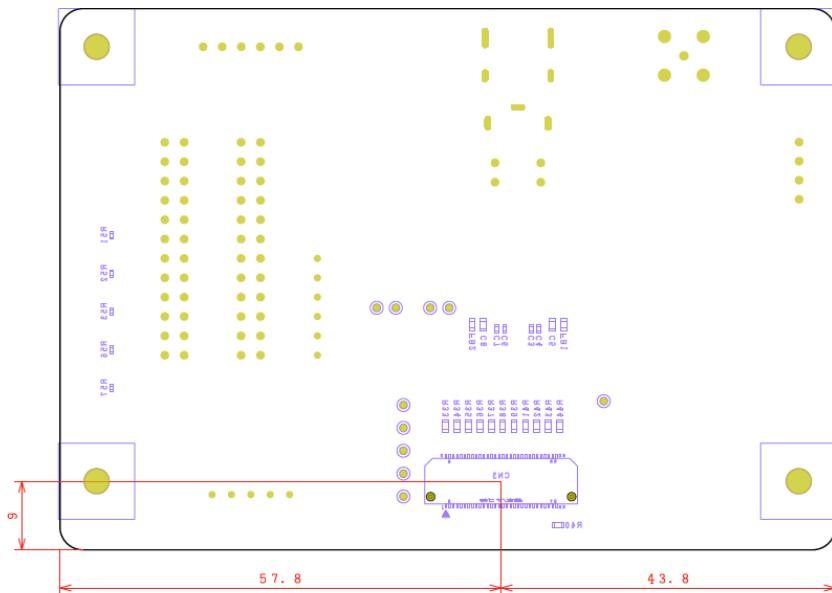
5. Appendix

5.1. 基板寸法図

(部品面/部品面視)



(半田面/部品面視)



5.2. PIC マイコン周辺回路図

