

パラレルイメージレコーダー  
[SVP-01-VND]  
ハードウェア仕様書

Rev.1.0

株式会社ネットビジョン

## 改訂履歴

版数	日付	内容	担当
1.0	2024/11/01	初版（新規作成）	柏木

## 目次

<b>1. 概要</b> .....	<b>3</b>
1.1. 全体ブロック図 .....	4
1.2. 諸元 .....	4
<b>2. Vendor モードの動作詳細</b> .....	<b>6</b>
2.1. Vendor モードの特徴.....	6
2.2. Vendor モードの接続構成例.....	6
2.3. Vendor モードの FPGA 内部ブロック図.....	7
2.4. フォーマットの設定.....	7
2.5. Vendor モードの設定手順.....	7
<b>3. SVP-01-VND ボードの外形</b> .....	<b>9</b>
3.1. 外観写真.....	9
3.2. 寸法図.....	10
<b>4. コネクタ仕様</b> .....	<b>11</b>
4.1. コネクタ一覧表 .....	11
4.2. CN1: サブ電源コネクタ.....	11
4.3. CN4: ターゲット接続コネクタ A.....	13
4.4. CN5: ターゲット接続コネクタ B.....	14
4.5. CN4 と CN5 の位置関係 .....	14
4.6. CN11, CN12: 同期配線用コネクタ .....	15
4.7. 入力データ構成表 .....	16
<b>5. 各部詳細</b> .....	<b>17</b>
5.1. 電源系.....	17
5.2. SW1: プッシュスイッチ.....	17
5.3. SW2: DIP スイッチ .....	17
5.3.1. Vendor モード.....	17
5.4. LED1-10: 動作状態表示 .....	18
5.5. VR1, VR2: VDDH, VDDL 調整用可変抵抗.....	18
5.6. CN4,5 入出力回路概略図.....	19
5.7. 動作温度範囲 .....	19
<b>6. 適用バージョン</b> .....	<b>19</b>
<b>7. 注意事項</b> .....	<b>19</b>

## 1. 概要

本書は、イメージセンサから出力される映像信号を USB3.0 接続でキャプチャする機能を持つボード「SVP-01-VND」のハードウェア仕様書です。SVP-01-VND は SVI-06、SVI-09 (Vendor モード) の後継ボードになります。Vendor モードとアップデータモードのみ動作します。

Vendor モードは、弊社 SVI-06、SVI-09 と同等の動作をするモードで、ベンダークラスドライバ（弊社が開発したドライバ、API）で動作します。CN4/CN5 から入力されたパラレル信号を表示、録画したり、I2C 通信によりイメージセンサの設定を行うことができます。基板は USB バスパワーで動作することができます。USB の供給能力が足りない場合は、基板上の電源コネクタに別途 +5V を供給してください。SVP-01-VND の Vendor モードは SVI-06 に比べて約 2 倍の転送性能（1080p 30fps → 60fps）を持ちます。

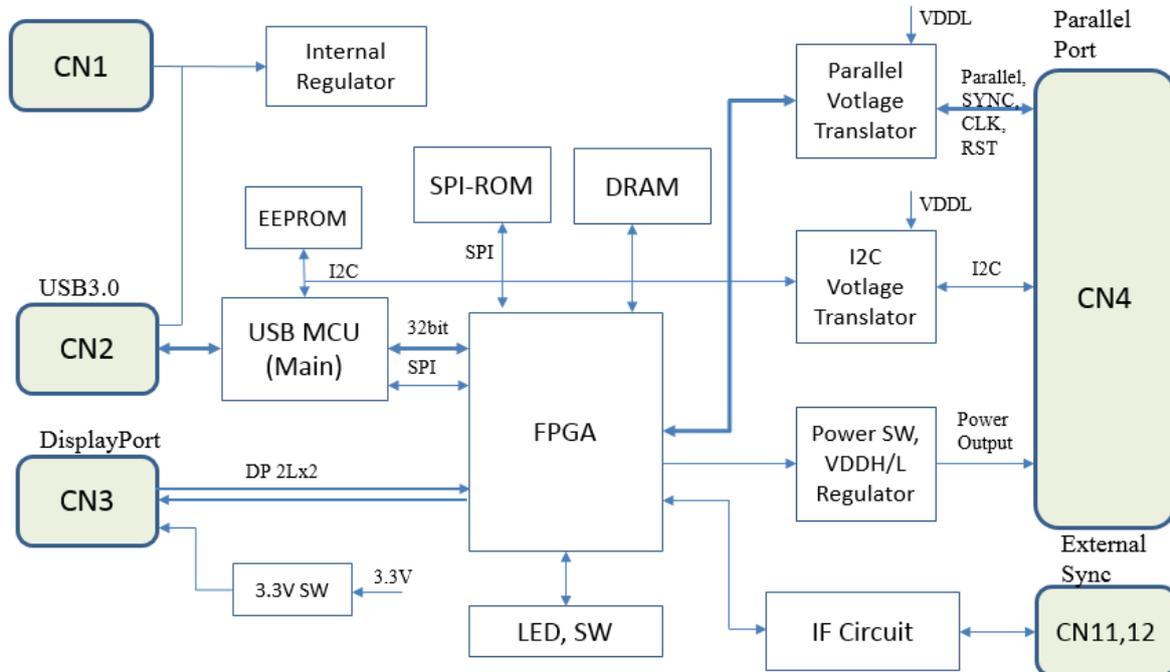
アップデータモードでは、基板上マイコンや FPGA などのデバイスのファームウェアを USB 経由でアップデートすることが可能です。

各モードは基板上の DIP スイッチ (SW2) の #7, #8 の起動時の状態により切り替えることができます。#7 = OFF, #8 = ON で Vendor モードとして動作、#7 = ON, #8 = OFF でアップデータモードとして起動します。

ボード上には Display ポートが実装されておりますが、ご使用をご希望される場合は SVP-01-UVC を別途ご購入ください。



## 1.1. 全体ブロック図



## 1.2. 諸元

- ・ 電源: USB バス給電(外部給電も可能)
  - 供給電圧: +5V (4.75-5.5V)
  - 動作電流 (typ): 0.72A
- ・ 入力フォーマット (CN4, 5 経由):
  - パラレル映像信号 (PCLK/VSYNC/HSYNC; Embedded Sync (BT.656) 対応可)
    - ◇ PCLK < 150MHz
    - ◇ 入力ビット幅: 8bit / 16bit / 24bit / 32bit
    - ◇ 入力ピクセルフォーマット: YUV4:2:2 (8bit), RGB24, RAW
    - ◇ IO 電圧 (VDDL) レベル: 1.8-3.3V
- ・ フレームメモリ: 256MB
- ・ 入力解像度: 最大 8190x4095 pixel (8bit 時は 4094x4095)
  - 入力画像を任意の領域で切り出し可能
- ・ USB 出力: USB3.0 (Vendor Class [SVIUSB20.dll]で動作)
- ・ DisplayPort 出力: DisplayPort 1.1a **※本ボードでは未使用**
  - Raw Bit Rate = 2.7Gbps/Lane x 2L (スループット 4.3Gbps)
  - Dual-Mode (DP++): 非対応
  - HDCP: なし

- 
- ・ 電源出力: IO 電圧 x1、ターゲット電圧 x2
  - ・ シリアル通信: I2C (max. 400kHz, デバイスアドレス 7bit)
    - IO 電圧は映像信号の電圧レベル (VDDL) と同一
  - ・ リセット信号出力
  - ・ クロック信号出力
  - ・ GPIO 入出力 (映像信号 + GPIO = 最大 32bit)
    - コネクタ CN5 を実装することで、32bit 使用可能になります。

## 2. Vendor モードの動作詳細

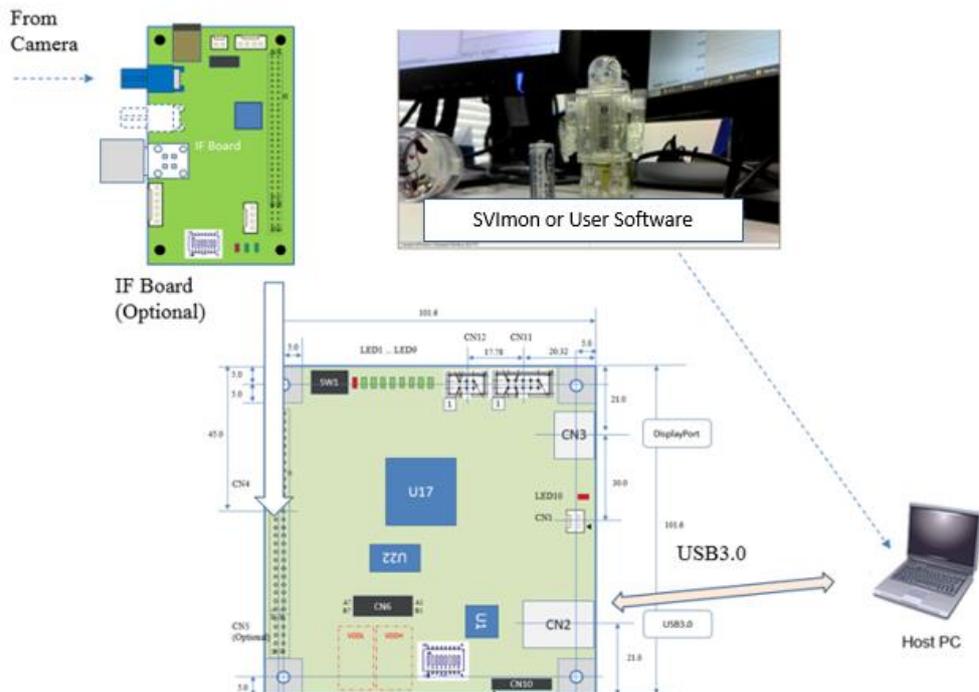
本章では、Vendor モード について説明します。

本ボードの DIP SW を **7: OFF, 8: ON** の状態で電源を入れることで、Vendor モードで起動します。

### 2.1. Vendor モードの特徴

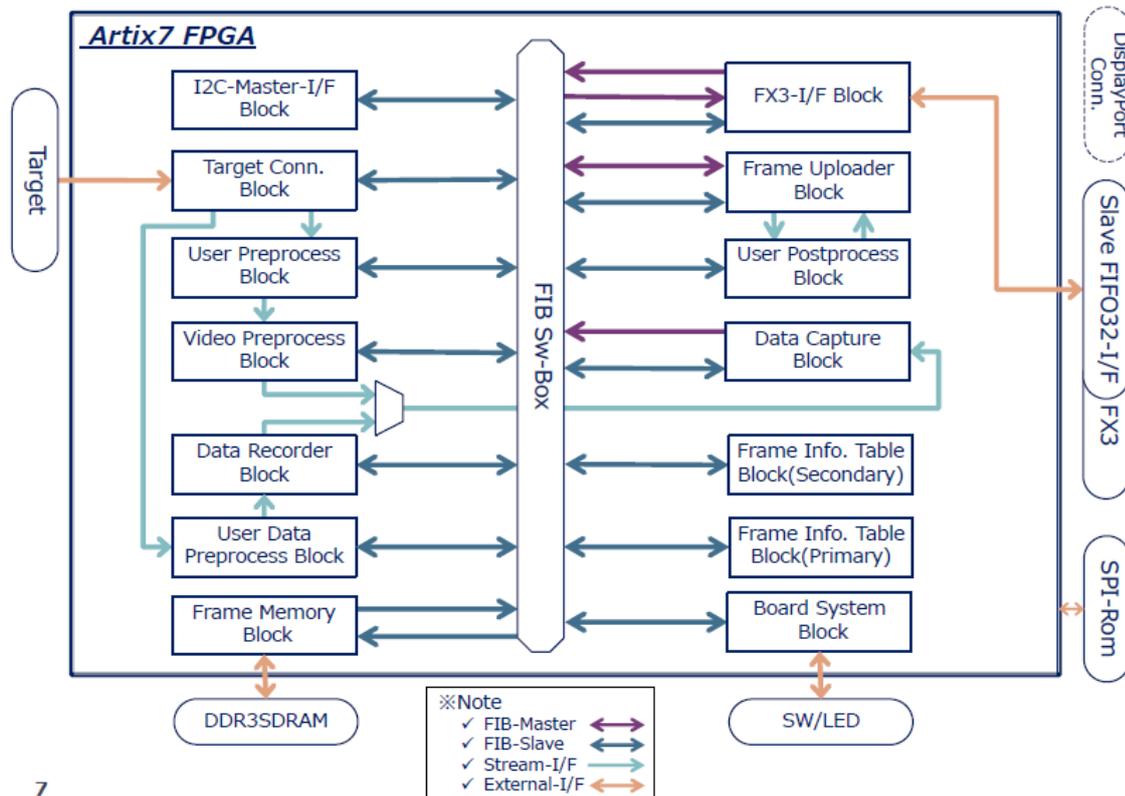
- ・ 弊社 SVI-03、SVI-06、SVI-09 の上位互換となるモードで、ベンダークラスドライバで動作します。
- ・ 弊社が提供する専用 API、専用ドライバを用いて動作します。
- ・ SVI-06 に比べて 2 倍の速度で映像を取り込むことができます。(1080p 30fps → 60fps)
- ・ SVI-03/SVI-06/SVI-09 と同じ CN4/5 からのパラレル入力をサポートします。
- ・ モニタリングモード、レコーディングモードの 2 つのモードに対応しています。
- ・ I2C通信機能をサポートしています。
- ・ ホスト PC への定期情報通知機能があります。
- ・ カメラモジュールからの画像データは 8bit(YUV4:2:2)、8bit(RGB5:6:5)、16bit(YUV4:2:2)、16bit(RGB5:6:5)、8bit(RAW)、10bit(RAW)、12bit(RAW)、24bit(RGB)の入力が可能。
- ・ 8 ビットの汎用出力ポートと 8 ビットの汎用入力ポートを使用することで、評価ボードへの設定、ステータス読み込み等が可能です (CN5 実装時)。
- ・ 大きな画像を入力する場合、クリッピング機能を用いて、入力画像の一部領域のみを出力することができます。

### 2.2. Vendor モードの接続構成例



- ボードの電源供給は USB コネクタから行います。
- Host PC に給電能力が足りない場合は、CN1 から +5V を供給してください。

### 2.3. Vendor モードの FPGA 内部ブロック図



7

### 2.4. フォーマットの設定

Vendor モードで設定が必要な項目は、解像度、フレームレート、ピクセルフォーマット設定と、同期信号の設定です。SVImon を使う場合、ピクセルフォーマットと同期信号の設定は SVImon の設定画面から行います。API を使ってユーザがソフトを作成する場合、API を使って設定してください。解像度、フレームレートは自動的に検出されます。

パラレル映像信号の場合、同期信号の極性を適切に設定する必要があります。本ボードでは、VSYNC, HSYNC, DE(使用する場合のみ)の極性を任意に設定することができます。また、BT.656 形式の埋め込み同期 (Embedded Sync) の信号を入力する場合は、埋め込み同期を有効にする設定を行います。

### 2.5. Vendor モードの設定手順

#### ・IO 電圧出力電圧の設定

ターゲットデバイスの接続前に、VDDL をイメージセンサや変換ボードの IO 電圧に合わせる必要があります。VDDH 出力、3.3V 出力も使用可能ですので、使用している場合は合わせて設定してください。

ターゲットへのクロック出力 (CLKOUT) の周波数は 54MHz となっています。DIP SW 設定で 1/2 に分周するかどうか選択することができます。

**・DIP SW の設定**

ターゲットデバイスへのマスタークロック出力分周、起動時のカメラ電源 OFF 設定、ボード番号指定など、DIP SW を設定してください。

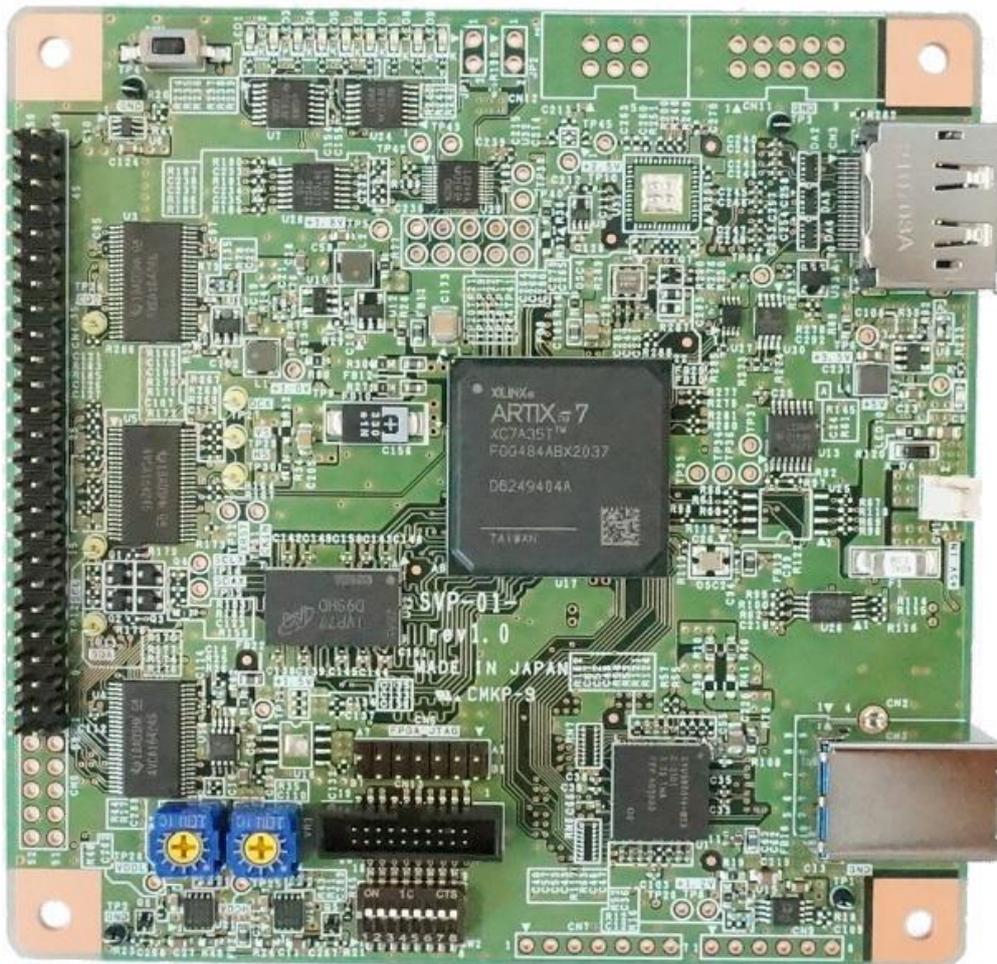
**・PC からの初期設定**

弊社アプリ、または弊社 API を使用したアプリよりピクセルフォーマット等の初期設定を行う必要があります。  
弊社アプリを使用する際は、CD に同梱されているソフトウェア「SVImon」によって行います。SVImon の操作については、「SVI ソフトウェアマニュアル」を参照してください。

### 3. SVP-01-VND ボードの外形

以下に SVP-01-VND ボードの外形に関する写真や図を掲載します。

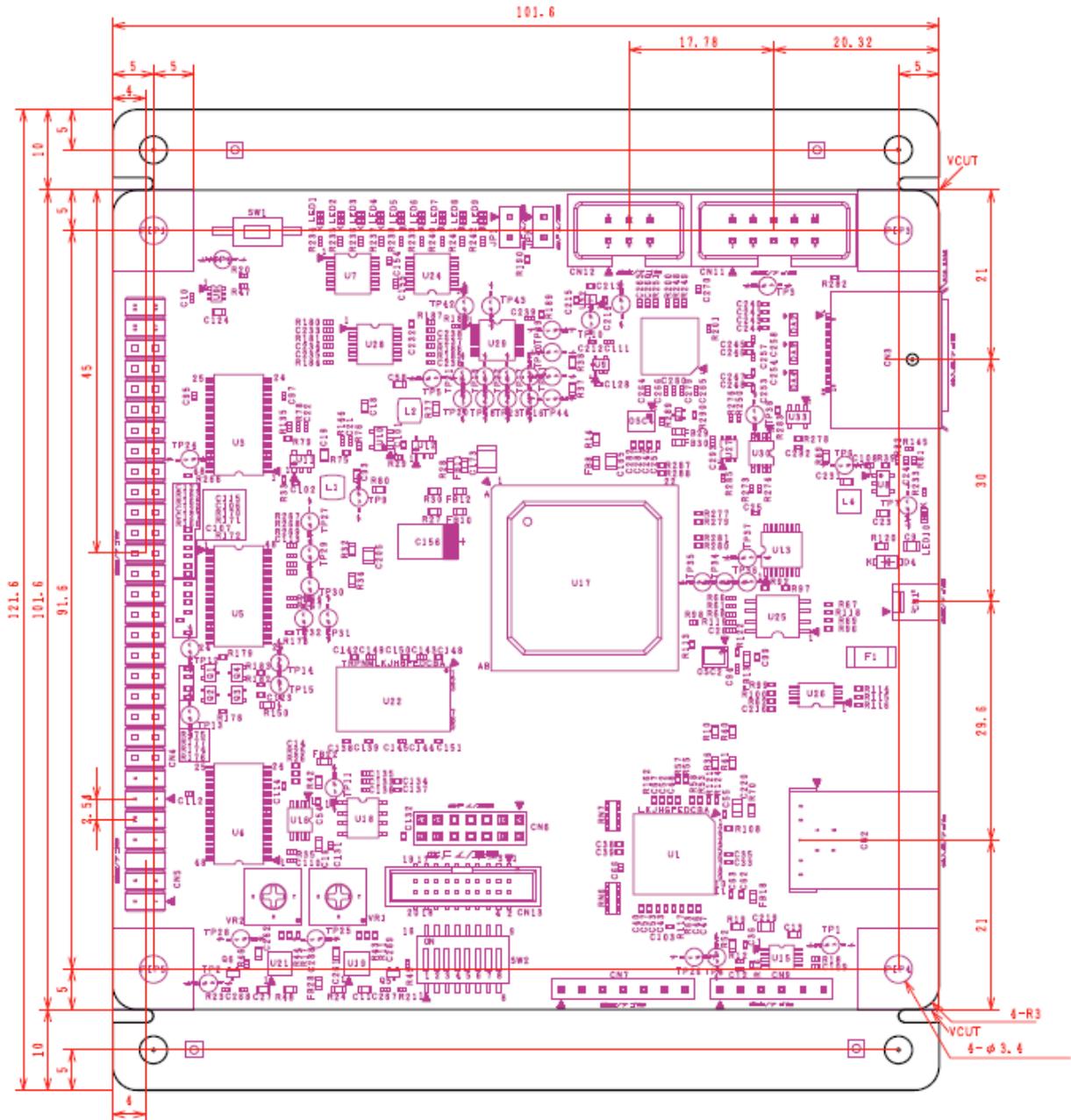
#### 3.1. 外観写真



- ロットによって部品の実装状態が異なることがあります。
- SVP-01-VND と SVP-01-GEN, SVP-01-UVC は共通基板で、書き込まれているファームウェアが異なります。基板の種類は基板裏面のラベルを参照してください。

### 3.2. 寸法図

上下 10mm は捨て板です。基板には付属しません。



## 4. コネクタ仕様

本章では、カメラとの接続や通常の使用時に考慮すべきコネクタの仕様について記述します。

### 4.1. コネクタ一覧表

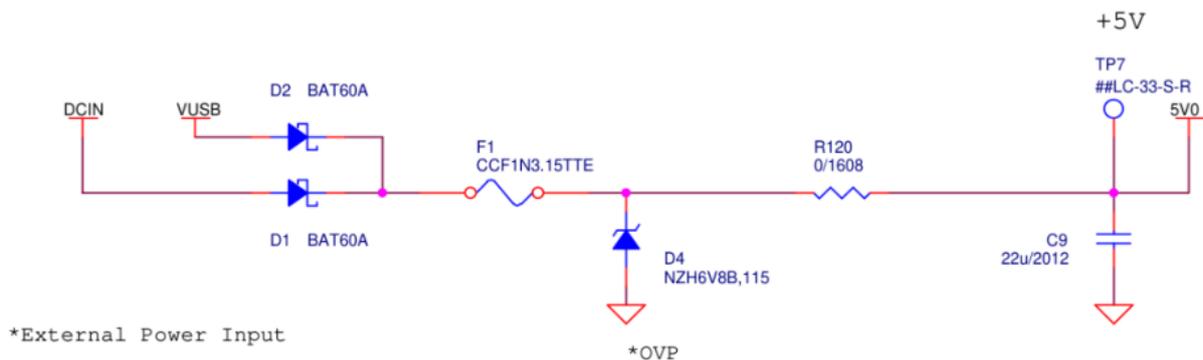
CN#	実装状態	型番	機能
CN1		22-04-1021	サブ電源コネクタ
CN2		1003-024-02000	USB3.0 type-B コネクタ
CN3		0472720001	DisplayPort コネクタ
CN4		PRPC025DAAN-RC	パラレル信号入出力 (1-50P)
CN5	未実装	PRPC005DAAN-RC	パラレル信号入出力(51-60P)
CN6		0877581416	JTAG コネクタ
CN7	未実装	A2-7PA-2.54DSA	(デバッグ用)
CN9	未実装	A2-6PA-2.54DSA	(デバッグ用)
CN10	未実装	A2-6PA-2.54DSA	(デバッグ用)
CN11	未実装	87834-1019	同期配線用コネクタ (5x2)
CN12	未実装	87834-0619	同期配線用コネクタ (3x2)
CN13		3220-20-0300-00	出荷検査用コネクタ

- 実装状態は SVP-01-VND 標準仕様のものです。
- CN6-CN13 は通常使用しません。
- CN5 は、パラレル信号の bit 幅を拡張するときに使用します。

### 4.2. CN1: サブ電源コネクタ

USB バスパワーでは電源容量を満たせない場合に使用するための電源コネクタです。

使用コネクタ		22-04-1021: Molex					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	+5V	IN	DC5V 電源入力	2	GND	-	電源グランド



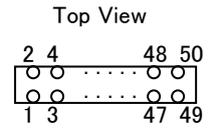
- CN1 の電源入力と CN2 の VBUS (VUSB)、CN3 の VBUS (VBUS\_2) は、上図のようなダイオード OR で接続されています。
- 入力電圧範囲は 4.75-5.5V です。

#### 4.3. CN4: ターゲット接続コネクタ A

ターゲットとなるイメージセンサを接続するためのコネクタです。

2.54mm ピッチのピンヘッダです。一般的なピンソケットや IDC ケーブルが接続可能です。

ビット幅 24-32bit のイメージセンサは、CN4, CN5 を組み合わせて使用します。

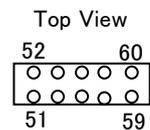


使用コネクタ		PRPC025DAAN-RC					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
1	VDDL	OUT	IO 電圧レベル出力 (1.8-3.3V)	2	GND	-	-
3	P0	IN	汎用入力ポート 0 / Pixel_DATA16	4	GND	-	-
5	P1	IN	汎用入力ポート 1 / DE 入力 (8-16bit) / Pixel_DATA17	6	GND	-	-
7	P2	IN	汎用入力ポート 2 / Pixel_DATA18	8	GND	-	-
9	P3	OUT / IN	汎用出力ポート 0 / Pixel_DATA24	10	GND	-	-
11	P4	OUT / IN	汎用出力ポート 1 / DE 入力 (24bit) / Pixel_DATA25	12	HSYNC	IN	水平同期入力
13	VSYNC	IN	垂直同期入力	14	XRST	OUT	リセット信号出力
15	VDDH	OUT	ターゲット電源出力 (1.2 - 3.6V まで設定可能)	16	GND	-	-
17	SDA	IO	I2C_DATA	18	GND	-	-
19	SCL	IO	I2C_CLK	20	GND	-	-
21	DCK	IN	Pixel_CLK (ピクセルクロック入力)	22	GND	-	-
23	Y0	IN	Pixel_DATA0	24	GND	-	-
25	Y1	IN	Pixel_DATA1	26	GND	-	-
27	Y2	IN	Pixel_DATA2	28	GND	-	-
29	Y3	IN	Pixel_DATA3	30	GND	-	-
31	Y4	IN	Pixel_DATA4	32	GND	-	-
33	Y5	IN	Pixel_DATA5	34	GND	-	-
35	Y6	IN	Pixel_DATA6	36	GND	-	-
37	Y7	IN	Pixel_DATA7	38	GND	-	-

使用コネクタ		PRPC025DAAN-RC					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
39	CLKOUT	OUT	ターゲット駆動用クロック	40	GND	-	-
41	Y8	IN	Pixel_DATA8	42	Y9	IN	Pixel_DATA9
43	Y10	IN	Pixel_DATA10	44	Y11	IN	Pixel_DATA11
45	Y12	IN	Pixel_DATA12	46	Y13	IN	Pixel_DATA13
47	Y14	IN	Pixel_DATA14	48	Y15	IN	Pixel_DATA15
49	3V3	OUT	3.3V 出力	50	P5	OUT / IN	汎用出力ポート 2 / Pixel_DATA26

#### 4.4. CN5: ターゲット接続コネクタ B

ターゲットを接続するコネクタです。

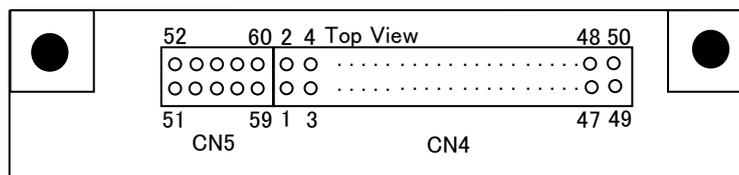


使用コネクタ		PRPC005DAAN-RC					
ピン番	信号名	方向	備考	ピン番	信号名	方向	備考
51	P6	OUT / IN	汎用出力ポート 3 / Pixel_DATA27	52	P7	OUT / IN	汎用出力ポート 4 / Pixel_DATA28
53	P8	OUT / IN	汎用出力ポート 5 / Pixel_DATA29	54	P9	OUT / IN	汎用出力ポート 6 / Pixel_DATA30
55	P10	OUT / IN	汎用出力ポート 7 / Pixel_DATA31	56	P11	IN	汎用入力ポート 3 / Pixel_DATA19
57	P12	IN	汎用入力ポート 4 / Pixel_DATA20	58	P13	IN	汎用入力ポート 5 / Pixel_DATA21
59	P14	IN	汎用入力ポート 6 / Pixel_DATA22	60	P15	IN	汎用入力ポート 7 / Pixel_DATA23

- CN5 はオプションです。SVP-01-VND標準版ではピンヘッダは未実装となっています。

- Pixel\_DATA[31:24] の入出力方向は、入力 bit 幅設定に応じて変更されます。

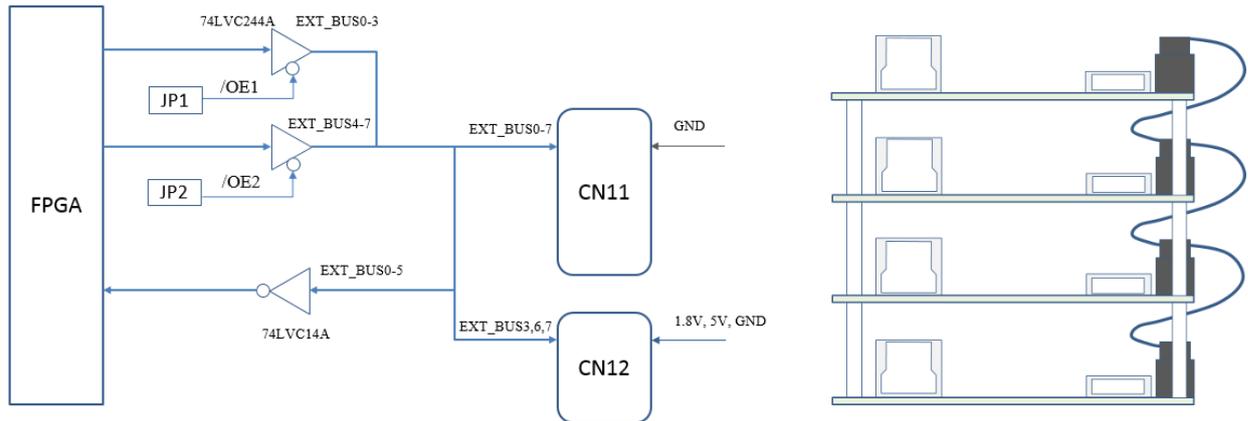
#### 4.5. CN4 と CN5 の位置関係



・ CN4 と CN5 を合わせて、60 ピンのピンヘッダとして使用することができます。

#### 4.6. CN11, CN12: 同期配線用コネクタ

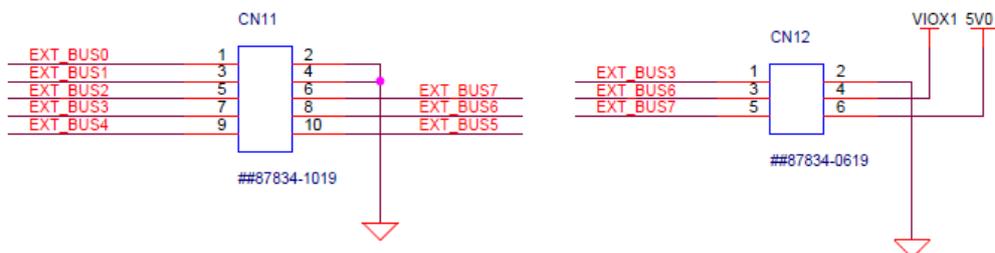
CN11, CN12 はボード間で同期配線を行うためのコネクタで、2.54mm ピッチの IDC コネクタを使用して、ボード間の配線を行うことができます。カスタム機能として、このコネクタを使用して複数の SV シリーズ基板を接続することで、キャプチャの同期やタイムスタンプなどの機能を使用することができます。標準仕様では使用しません(将来の機能追加で対応予定の機能です)。



(ブロック図)

基板上の JP1 を短絡すると、EXT\_BUS0-3 信号線は出力となります。JP2 を短絡すると、EXT\_BUS4-7 信号線は出力となります。

(ピンアサイン)



※本ボードでは未使用です。

#### 4.7. 入力データ構成表

SVP-01-VND に YUV 形式や RGB24 形式のイメージセンサを接続する場合、下表に従って結線してください。

Format	YUV4:2:2			RGB24
	8bit (UYVY/YUY2)	16bit (UYVY)	32bit (UYVY)	24bit
Pixel_DATA [31:24]	-	-	V	-
Pixel_DATA [23:16]	-	-	Y	R
Pixel_DATA [15:8]	-	U, V	U	B
Pixel_DATA [7:0]	Y, U, V	Y	Y	G

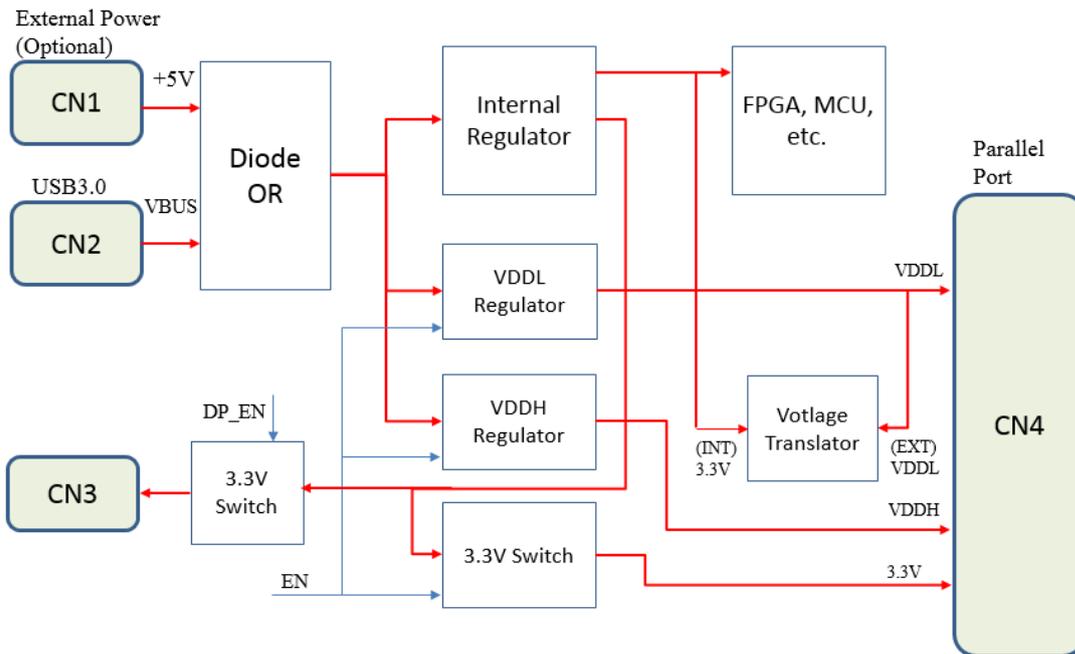
- VS, HS, とクロック信号の極性は任意に設定可能です。

**※本ボードでは 32bit 入力(UYVY)はサポートされていません。**

## 5. 各部詳細

### 5.1. 電源系

SVP-01-VND 基板の電源系は下記のようになっています。ボード電源は USB 給電もしくは外部 +5V で動作します。基板内部レギュレータの出力の一部は CN4 に接続されており、接続先デバイスも USB 給電で動作することが可能です。



### 5.2. SW1: プッシュスイッチ

SW1 はリセット出力信号線の制御を行うためのスイッチです。

### 5.3. SW2: DIP スイッチ

SVP-01-VND の各種動作モードを設定するための 8bit のスイッチです。モードによって、下記の設定が可能です。

#### 5.3.1. Vendor モード

番号#	項目	OFF 時	ON 時
1	I2C 周波数	1:OFF, 2:OFF: 400kHz	
2		1:OFF, 2:ON: 200kHz それ以外: 100kHz	
3	ボード ID	3:OFF, 4:OFF: ID = 0	
4		3:ON, 4:OFF: ID = 1	
		3:OFF, 4:ON: ID = 2 3:ON, 4:ON: ID = 3	
5	クロック出力分周	1/1	1/2-

番号#	項目	OFF 時	ON 時
6	CN4 電源出力設定	起動時電源 ON	起動時電源 OFF
7	動作モード設定 (起動時)	7:ON, 8:OFF: アップデータモード	
8		7:OFF, 8:ON: Vendor モード	
		7:OFF, 8:OFF: 予約	
		7:ON, 8:ON: 予約	

#### 5.4. LED1-10: 動作状態表示

ボードや FPGA の動作状態を表示する LED です。

LED#	説明
1	点灯時、ターゲットへの電源供給を行っていることを示します。赤色 LED です。
2	点灯時、ターゲットへ供給しているクロックが Lock していることを示します。
3	点灯時、ターゲットからの映像入力に関する同期信号を検出していることを示します。
4	ターゲットからの VSYNC 同期信号を 3 分周した周期で ON/OFF します。入力画像が 30 fps の場合、一秒間に 5 回点滅を繰り返します。
5	<Reserved>
6	<Reserved>
7	<Reserved>
8	<Reserved>
9	<Reserved>
10	点灯時、ボードへ電源供給が行われていることを示します。赤色 LED です。

- Reserved となっている LED は将来の機能拡張時に割り当てる予定のもので、現在のバージョンではボードの内部状態によって点灯状態が変化します。
- ボードに書き込まれている I2C 設定を送信中は、LED1-8 が高速で点滅します。
- ボードにライセンスキーが書き込まれていない場合、LED1-8 が低速で順番に点灯する動作になります。
- ボードが USB エラーなどで停止した場合、全ての LED が同時に低速で点滅します。

#### 5.5. VR1, VR2: VDDH, VDDL 調整用可変抵抗

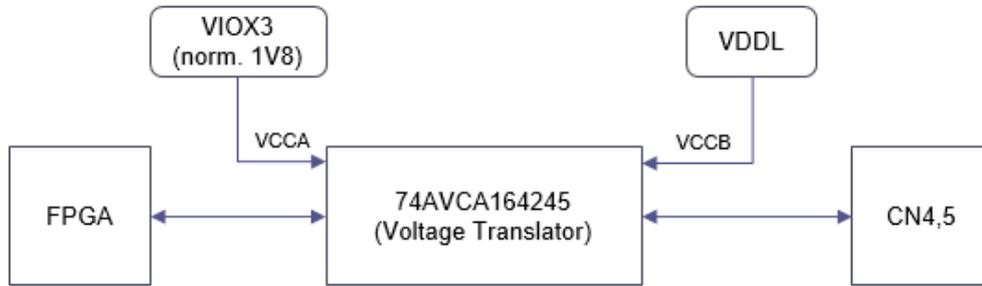
SVP-01-VND ボードで生成するターゲットデバイス用電源の調整用可変抵抗です。VDDL は 1.8V-3.3V, VDDH は 1.2-3.6V の範囲で調整することができます。

VDDL はトランスレータ IC に接続されており、パラレル映像入力信号や汎用入出力の電圧レベルは VDDL 電圧となります。VDDL はターゲットに合わせて設定する必要があります。

一方、VDDH はコネクタに出力されているだけで、ボード内部では使用していません。ターゲットの供給電源として使用することができます。

**出荷時には VDDL、VDDH は 3.3 V に設定されています。**使用前にターゲット側の電圧に合わせて調整してください。

## 5.6. CN4,5 入出力回路概略図



- CN4,CN5 側の各シングルエンド IO ピンの IO 電圧は、VDDL 電圧によって決定されます。

## 5.7. 動作温度範囲

SVP-01-VND ボード上の IC の動作温度範囲は 0-80°C です。ただし、これはデバイスの発熱を考慮しない値です。デバイス動作状態では、IC のダイを 0-80°C の範囲内で動作させるために、周囲温度（動作温度範囲）は Vendor モードで 0-36°C の環境で動作させてください。これ以上の温度（60°C）でも動作することは確認していますが、動作は保証されません。

上記を超える温度範囲で動作させる場合や、ケースに組み込む場合には、適当なヒートシンクを FPGA に装着するかファンによって冷却することをお勧めします。参考までに、ヒートシンク LPD25-15B (25x25x15mm) を FPGA に装着、オープンスペースで自然空冷のとき、同じ方法で算出した動作温度上限は Vendor モードで 49°C となります。(弊社での実測値)

## 6. 適用バージョン

本仕様書は下記のバージョンに対応しています。

モード	FX3 Version	FPGA Version
アップデートモード	101 以降	0.20 以降
Vendor モード	92 以降	0.94 以降

## 7. 注意事項

本ボードをご使用する際は、以下の注意事項をできるだけお守り下さい。

- ファーム / FPGA のアップデートは DIP SW (SW2) の #7 = ON, #8 = OFF に設定した状態で、ホスト PC からアップデートソフトウェア (SVMUpdater) を使用して行います。
- インタフェースボードなどのターゲットの接続および取り外しを行う場合は、SVP-01-VND ボードの電源を切った状態にして行って下さい。
- インタフェースボードにデバイスを接続するとその分の消費電流も必要になるため、本ボードへの電源供給、電流量に余裕のある電源をご使用ください。
- 本書の内容に関しては、将来予告なしに変更することがあります。

5. 本書の内容については万全を期していますが、万一不審な点や誤り、記載もれなどお気づきの点がありましたら [support@net-vision.co.jp](mailto:support@net-vision.co.jp) へご連絡ください。
6. 特に理由がない限り最新のアプリケーションをご使用ください。古いバージョンのソフトウェアを使用して本ボードのアップデートや設定を行うと、ソフトウェアから SVP-01-VND ボードが認識できないため、正常に動作しないことがあります。最新アプリケーション、ドキュメント等は弊社ダウンロードページにアップさせていただいております。  
<https://www.net-vision.co.jp/support/update.html>