

SV シリーズの GPIO ピンの制御方法

2023/05/22

NetVision

1 概要

本書では、ソフトウェアから GPIO ピンを制御する方法について説明します。

SV シリーズのターゲット接続コネクタには、映像信号、電源出力、I2C バスのほかに GPIO 信号が割り当てられています。この GPIO ピンをご依頼に応じたカスタム機能で使用するほか、標準仕様で汎用入出力ピンとして使用することができます。

2 パラレルボード (SVM-03, SVI-09, SVP-01-U, SVO-03, SVP-01-G) の GPIO ピン



GPIO 信号は 50 Pin コネクタ (CN4) または 60 Pin コネクタ (CN4+CN5) に割り当てられており、入力データ幅は基板上 DIP SW により指定します。

IN/OUT は SVM-03, SVI-09, SVP-01-U 起動時のデフォルト状態です。SVO-03, SVP-01-G では IN/OUT の方向は逆向きになります。

GPIO の向きは 8bit 単位で変更することができます。入力となっているピンは Hi-Z (プルアップ、プルダウンなし) です。映像信号と GPIO ピンの I/O 電圧レベルは VDDL 電圧が適用されます。

コネクタ CN4・5 の各信号線に外部から信号を入力する場合は、電圧がボードの VDDI0 電圧を超えないように注意してください。故障につながりますので、ボード電源を入れていない時は外部から信号を入力しないでください。

2.1 基本ポート

ピンは映像信号と共有しており、使用できる GPIO ピンは入力データ幅によって下表のように割り当てられています。

ピン番号はハードウェア仕様書を参照してください。信号名と GPIO 番号は一致しないので注意してください。

コネクタ	信号名	入力 8bit	入力 16bit	入力 24bit	入力 32bit
CN4	Y0-7	(映像)	(映像)	(映像)	(映像)
CN4	Y8-16	(使用不可)	(映像)	(映像)	(映像)
CN4	P0-2	GPIO8-10 (IN)	GPIO8-10 (IN)	(映像)	(映像)
CN4	P3-5	GPIO0-2 (OUT)	GPIO0-2 (OUT)	GPIO0-2 (IN)	(映像)
CN5	P6-10	GPIO3-7 (OUT)	GPIO3-7 (OUT)	GPIO3-7 (IN)	(映像)

CN5	P11-15	GPIO11-15 (IN)	GPIO11-15 (IN)	(映像)	(映像)
-----	--------	-------------------	-------------------	------	------

2.2 レジスタ表 (SVM-03, SVI-09, SVP-01-U, SVO-03, SVP-01-G)

2.2.1 GPIO 信号方向設定 レジスタ

レジスタ名 : TCB_EXT_BUF_CTRL1

FPGA 空間レジスタアドレス: 10000008h

ビット	ビット名	説明	RST 後
[0]	TCB_EXT_BUF_CTRL1_ GPIO_DIR[0]	P[10:3] (GPIO[7:0]) 信号線の IN/OUT 方向を設定します。 1 で出力、0 で入力となります。	SVP-01-U : 1 SVP-01-G : 0 SVM, SVI : 1 SVO : 0
[1]	TCB_EXT_BUF_CTRL1_ GPIO_DIR[1]	P[15:11], P[2:0] (GPIO[15:8]) 信号線の IN/OUT 方向を設定 します。 1 で出力、0 で入力となります。	SVP-01-U : 0 SVP-01-G : 1 SVM, SVI : 0 SVO : 1
[3:2]	<Reserved>	予約	2'b00
[4]	TCB_EXT_BUF_CTRL1_ GPIO_CUT	バッファ IC に対する OE 信号を制御します。1 を書き込むと P[15:0]が Hi-Z となり、入出力が無効になります。 0 を書き込むとバッファが有効になります。	0
[7:5]	<Reserved>	予約	3'b000
[8]	TCB_EXT_BUF_CTRL1_ DATA_DIR[0]	Y[7:0]信号線の IN/OUT 方向を設定します。 1 で出力、0 で入力となります。	SVP-01-U : 0 SVP-01-G : 1 SVM, SVI : 0 SVO: 1
[9]	TCB_EXT_BUF_CTRL1_ DATA_DIR[1]	Y[15:8]信号線の IN/OUT 方向を設定します。 1 で出力、0 で入力となります。	SVP-01-U : 0 SVP-01-G : 1 SVM, SVI, SVP : 0 SVO : 1
[11:10]	<Reserved>	予約	3'b000
[12]	TCB_EXT_BUF_CTRL1_ DATA_CUT	バッファ IC に対する OE 信号を制御します。1 を書き込むと Y[15:0] が Hi-Z となり、入出力が無効になります。 0 を書き込むとバッファが有効になります。	0
[23:13]	<Reserved>	予約	11'h0

2.2.2 GPIO 出力値コントロール レジスタ

レジスタ名 : TCB_GPIO_OUT_CTRL

FPGA 空間レジスタアドレス: 10000030h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GPIO_OUT_CTRL	ターゲットに対する 16bit 汎用 I/O の出力値を制御するためのレジスタです。 ボード上ファームウェアやホスト PC アプリから汎用 I/O 出力を設定したい場合に使用します。本レジスタへの書込み値を正論理で出力します。但し、汎用 I/O は SPI 通信、外部同期信号入力、後述の 24bit または 32bit データ・バス出力などの機能とシェアしているため、これらの機能が設定されている場合と外部バッファを入力として設定している場合には、一部の bit または全 bit に関しては、出力は行われません。	16'h0
[23:16]	<Reserved>	予約。	8'h0

パラレルボードの GPIO レジスタは信号線名ではなく GPIO 番号に基づく割り当てなので注意してください。

例えば、TCB_GPIO_OUT_CTRL[3] は P3 ではなく P11 信号線に割り当てられています。

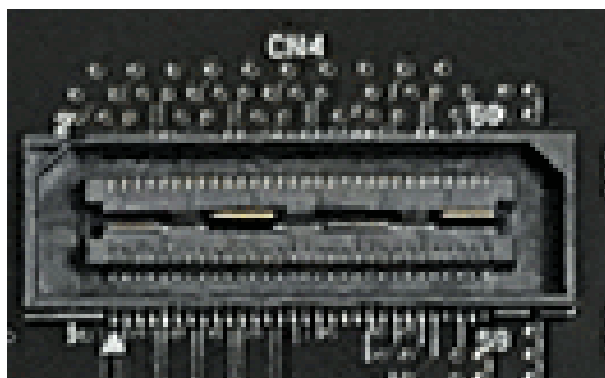
2.2.3 GPIO 入力値モニタ レジスタ

レジスタ名 : TCB_GPIO_IN_STTS

FPGA 空間レジスタアドレス: 10000034h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GPIO_IN_STTS	GPIO[15:0] の入力値をモニタするためのレジスタです。 H が入力された場合、1 が読み出されます。	16'hx
[23:16]	<Reserved>	予約。	8'h0

3 SVM-MIPI の GPIO ピン



16本のGPIO信号は60ピンコネクタ（CN4）に割り当てられています。

各GPIOの向きは1bit単位で変更することができます。入力となっているピンはHi-Z（プルアップ、プルダウンなし）です。GPIOピンの電圧レベルはVDDIO電圧が適用されます。

コネクタCN4の各信号線に外部から信号を入力する場合は、電圧がボードのVDDIO電圧を超えないように注意してください。故障につながりますので、ボード電源を入れていない時は外部から信号を入力しないでください。

ピン番号はハードウェア仕様書を参照してください。

3.1 レジスタ表

3.1.1 GPIO 信号方向設定 レジスタ

レジスタ名：TCB_EXT_BUF_CTRL_MIPI

FPGA 空間レジスタアドレス：10000058h

ビット	ビット名	説明	RST 後
[15:0]	TCB_EXT_BUF_CTRL1_ GPIO_DIR	GPIO[15:0]のIN/OUT方向を設定します。 1で出力、0で入力となります。	16'h0000
[23:16]	<Reserved>	予約	8'h0

3.1.2 GPIO 出力値コントロール レジスタ

レジスタ名：TCB_GPIO_OUT_CTRL

FPGA 空間レジスタアドレス：10000030h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GPIO_OUT_CTRL	ターゲットに対する16bit汎用I/Oの出力値を制御するためのレジスタです。 ボード上ファームウェアやホストPCアプリから汎用I/O出力を設定したい場合に使用します。本レジスタへの書込み値を正論理で出力します。但し、GPIO信号方向設定レジスタで入力に設定しているbitに関しては、出力は行われません。	16'h0
[23:16]	<Reserved>	予約	8'h0

3.1.3 GPIO 入力値モニタ レジスタ

レジスタ名 : TCB_GPIO_IN_STTS

FPGA 空間レジスタアドレス : 10000034h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GPIO_IN_STTS	GPIO[15:0] の入力値をモニタするためのレジスタです。 Hが入力された場合、1 が読み出されます。	16' h0
[23:16]	<Reserved>	予約	8' h0

4 SVO-03-MIPI の GPIO ピン



16本のGPIO信号は60ピンコネクタ（CN4）に割り当てられています。

各GPIOの向きは1bit単位で変更することができます。入力となっているピンはHi-Z（プルアップ、プルダウンなし）です。GPIOピンの電圧レベルはVDDIO電圧が適用されます。

コネクタCN4の各信号線に外部から信号を入力する場合は、電圧がボードのVDDIO電圧を超えないように注意してください。故障につながりますので、ボード電源を入れていない時は外部から信号を入力しないでください。

ピン番号はハードウェア仕様書を参照してください。

4.1 レジスタ表

4.1.1 GPIO 信号方向設定 レジスタ

レジスタ名：TCB_EXT_BUF_CTRL_MIPI

FPGA 空間レジスタアドレス：10000008h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GPIO_OHZ_CTRL	GPIO[15:0]のIN/OUT方向を設定します。 0で出力、1で入力となります。	16'hFFFF
[23:16]	<Reserved>	予約	8'h0

4.1.2 GPIO 出力値コントロール レジスタ

レジスタ名：TCB_GPIO_OUT_CTRL

FPGA 空間レジスタアドレス：10000030h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GP_OUT_CTRL	ターゲットに対する16bit汎用I/Oの出力値を制御するためのレジスタです。 ボード上ファームウェアやホストPCアプリから汎用I/O出力を設定したい場合に使用します。本レジスタへの書込み値を正論理で出力します。但し、GPIO信号方向設定レジスタで入力に設定しているbitに関しては、出力は行われません。	16'h0000
[23:16]	<Reserved>	予約	8'h00

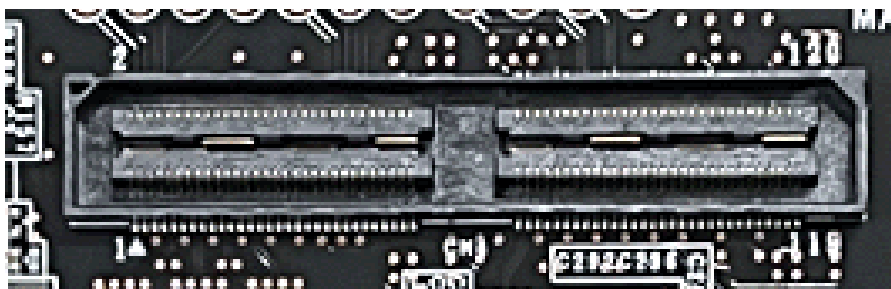
4.1.3 GPIO 入力値モニタ レジスタ

レジスタ名 : TCB_GPIO_IN_STTS

FPGA 空間レジスタアドレス : 10000034h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GP_IN_STTS	GPIO[15:0] の入力値をモニタするためのレジスタです。 Hが入力された場合、1 が読み出されます。	16' h0000
[23:16]	<Reserved>	予約	8' h00

5 SVM-06 の GPIO ピン



16本のGPIO信号は120ピンコネクタ（CN4）の基本ポートに割り当てられています。

各GPIOの向きは1bit単位で変更することができます。入力となっているピンはHi-Z（プルアップ、プルダウンなし）です。GPIOピンの電圧レベルはVDDIO電圧が適用されます。

コネクタCN4の各信号線に外部から信号を入力する場合は、電圧がボードのVDDIO電圧を超えないように注意してください。故障につながりますので、ボード電源を入れていない時は外部から信号（MIPI信号を含む）を入力しないでください。

ピン番号はハードウェア仕様書を参照してください。

5.1 レジスタ表

5.1.1 GPIO 信号方向設定 レジスタ

レジスタ名：TCB_EXT_BUF_CTRL_MIPI

FPGA 空間レジスタアドレス：10000008h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GPIO_OHZ_CTRL	GPIO[15:0]の IN/OUT 方向を設定します。 0で出力、1で入力となります。	16'hFFFF
[23:16]	<Reserved>	予約	8'h0

5.1.2 GPIO 出力値コントロール レジスタ

レジスタ名：TCB_GPIO_OUT_CTRL

FPGA 空間レジスタアドレス：10000030h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GP_OUT_CTRL	ターゲットに対する16bit汎用I/Oの出力値を制御するためのレジスタです。 ボード上ファームウェアやホストPCアプリから汎用I/O出力を設定したい場合に使用します。本レジスタへの書込み値を正論理で出力します。但し、GPIO信号方向設定レジスタで入力に設定しているbitに関しては、出力は行われません。	16'h0000
[23:16]	<Reserved>	予約	8'h00

5.1.3 GPIO 入力値モニタ レジスタ

レジスタ名 : TCB_GPIO_IN_STTS

FPGA 空間レジスタアドレス : 10000034h

ビット	ビット名	説明	RST 後
[15:0]	TCB_GP_IN_STTS	GPIO[15:0] の入力値をモニタするためのレジスタです。 Hが入力された場合、1が読み出されます。	16' h0000
[23:16]	<Reserved>	予約	8' h00

6 SVMctl で FPGA 空間レジスタを直接操作する

FPGA 空間レジスタを適切に設定することで GPIO を制御することができます。

SVM-03 基板の GPIO[15:0] を全て出力に設定して GPIO[15:0] = 0x1234 を出力するには、GPIO 信号方向設定レジスタに 0x0003、GPIO 出力値コントロールレジスタに 0x1234 を書き込みます。

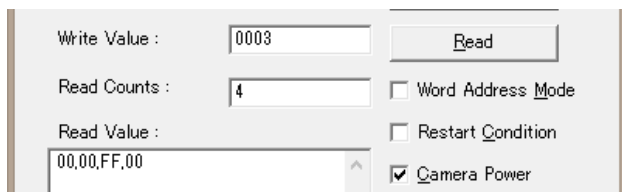
FPGA 空間レジスタは SVMctl で読み書きが可能です。下図のように I2C Slave Address に 8 を設定することで FPGA へのアクセスとなります。

Sub Address に FPGA 空間レジスタのアドレス、Write Value にレジスタ値を 16 進数で入力し、Write ボタンを押すと書き込みが行われます。



Read Counts に 4 を設定して Read ボタンを押すと、レジスタの値が読まれ Read Value に表示されます。

下図の場合、レジスタ値 0x0000FF00 が読まれたことを意味しています。



6.1 設定ファイルによる制御

上記の操作は、SVMctl で送信可能な設定ファイル中に記述することができます。また、SVMctl の Advanced Setting 設定でこの設定ファイルをボードに書き込むことで、起動時に自動的に GPIO を設定することができます。

レジスタ 10000030 に 0x1234 を書き込むには、下記のように記述します。FPGA レジスタの値は 32bit 幅で指定します。

```
SLAVE, 8 ; Address 8: FPGA
10000030, 00, 00, 12, 34 ; Reg 10000030 = 0x1234
```